

基于 USB 2.0 多通道同步数据采集系统设计

郭 宏

(武汉科技大学计算机科学与技术学院, 湖北 武汉, 430081)

摘要:介绍了支持 USB 2.0 高速传输的 EZ-USB FX2 单片机 CY7C68013。详细论述了基于该芯片的多通道同步数据采集系统的硬件构成与设计, 以及系统固件程序、驱动程序和应用程序的设计。

关键词: CY7C68013; USB 2.0; 数据采集; 固件; 驱动

中图分类号: TP335+.1 **文献标志码:** A **文章编号:** 1672-3090(2006)05-0496-04

Design of a Multi Channel Synchronous Data Collection System Based on USB 2.0

GUO Hong

(College of Computer Science and Technology, Wuhan University of Science and Technology, Wuhan 430081, China)

Abstract: This paper introduces the EZ-USB monolithic processor of FX2 series, CY7C68013, that supports USB 2.0 high-speed transfer. The hardware and design of a multi channel synchronous data collection system based on the processor are discussed in detail, together with the design of the system firmware program, driver and application program.

Key words: CY7C68013; USB 2.0; data collection; firmware; driver

现代工业生产和科学研究对数据采集的要求日益提高,在瞬态信号测量、图像处理等一些高速、高精度的测量中,需要进行高速数据采集。现在通用的高速数据采集卡一般多是 PCI 卡或 ISA 卡,但它们都存在以下缺点:安装麻烦、价格昂贵;受计算机插槽数量、地址、中断资源限制,可扩展性差;在一些电磁干扰性强的测试现场,无法专门对其做电磁屏蔽,导致采集的数据失真。

近几年出现的通用串行总线 USB 是用来连接外围设备与计算机之间的新式标准接口总线。它是一种快速、双向、同步传输、廉价并可实现热拔插的串行接口。该总线接口具有安装方便、带宽高、易于扩展等优点,已逐渐成为现代数据传输的发展趋势。

笔者结合某测井系统中数据采集的实际需要,设计了该高速多通道同步数据采集系统。该系统的的核心部分采用 MAX116 A/D 转换器 + CY7C68013 USB 接口控制芯片结构,可实现四路同步采样,四通道同时采样速度可达 620 ksp/s。

通过对其可编程接口控制逻辑的合理设计和芯片内部 FIFO 的有效运用,实现了数据的高速连续采样和传输。

1 系统组成与工作原理

1.1 系统组成

采集系统主要由 3 个部分组成:主机(能支持 USB 2.0 协议的 PC 机)、内部包含 CPU 及高速缓存的 USB 接口控制芯片(CY7C68013)和高速同步采样芯片(MAX116),如图 1 所示。

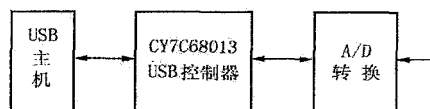


图 1 系统结构框图

数据传输分两部分:控制信号传输和采集数据传输。控制信号方向为由主机到外设,由外设 CPU 控制,数据量较小;采集到的数据由外设到主机,数据量较大,为了保证较高的传输速度,不

收稿日期: 2005 - 12 - 29

作者简介: 郭宏 (1962 -), 男, 武汉科技大学计算机科学与技术学院, 副教授。

经过CPU。

1.2 工作原理

主机首先给外设发一个采样控制信号,FX2根据该信号向A/D转换器送出相应控制信号,即采样模式控制字;之后由A/D转换器自主控制转换,并将各通道采样数据存入其片内缓存。一旦转换完成,由A/D的转换完成位向FX2的可编程控制接口发读采样结果信号;然后由可编程接口的控制逻辑依次将各通道采样结果从A/D的缓存读入FX2的内部FIFO。当FIFO容量达到指定程度后,自动将数据打包传送给USB总线。期间所有操作不需要CPU的干预。采样过程中接口控制逻辑依次取走批量数据,在打包传送时,A/D仍持续转换,内部FIFO也持续写入转换结果。只要内部FIFO写指针和读指针位置相差达到指定的值就立即取走数据。从而保证了数据连续高速采集的可靠性。

2 系统硬件设计

2.1 芯片简介

CY7C68013为Cypress公司的FX2系列产品,它提供了对USB2.0的完整解决方案。该芯片包括带8kB片内RAM的高速CPU,16位并行地址总线+8位数据总线,2C总线,4kB FIFO存储器以及通用可编程接口(GPIF),串行接口引擎(SIE)和USB2.0收发器。在代码的编写上,与8051系列单片机兼容,且速度是标准8051的3~5倍。

MAX116是MAXM公司的高速多通道同步采样芯片。含有两组4路同步通道,共8个输入端。采样精度为12位,采样模式由操作模式控制字决定,可灵活地在两组中的1~4个通道间选择。采样时,各通道转换结果先存入其内部相对应的4个12bit存储单元,各通道都转换完后再一起取走。

2.2 电路原理及设计

2.2.1 接口电路的构成

USB与外设有两种接口方式:可编程接口GPIF和Slave FIFO。可编程接口GPIF是主机方式,可以由软件设置读写控制波形,灵活性很大,几乎可以对任何8/16bit接口的控制器、存储器和总线进行数据的主动读写,使用非常灵活。Slave FIFO方式是从机方式,外部控制器可以像对普通FIFO一样对FX2的多层缓冲FIFO进行读写。FX2的Slave FIFO工作方式可设为同步或异步;工作时钟为内部产生或外部输入可选;其他

控制信号也可灵活地设置为高有效或低有效^[1]。本系统在设计中采用主机方式即可编程控制接口(GPIF)。

在GPIF方式下,所有的读写及控制逻辑通过CY7C68013的GPIF以软件编程的方式实现,且控制逻辑的变换方便灵活(只需要改变接口的一个配置寄存器的值)。接口电路如图2所示。

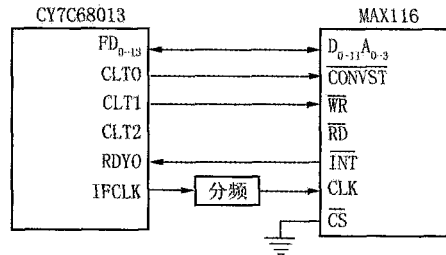


图2 MAX116与CY7C68013接口电路

由于MAX116共有/CONVST、/WR、/RD、/INT和/CS五个接口控制信号。因此本系统分别将它们与CY7C68013的三个输出控制CTL0、CTL1、CTL2和一个外部输入RDY0相连,/CS接地。数据总线采用双字节,其中FD0~FD11接MAX116的数据输入端D0~D11;FD12和FD13接模式选择输入端的A0和A1,FD0和FD1复用接模式选择输入端的A2和A3,用作通道选择。MAX116的采样基准时钟由FX2的输出时钟经CPLD时钟分频器三分频得到,为16MHz。

GPIF是FX2端点FIFO的内部控制器。FX2专门为GPIF提供了外围接口信号,如8位或16位的数据线、控制信号、Ready信号以及地址线。其功能描述如下:

(1) IFCLK(双向时钟信号)。IFCLK是一个参考时钟,可以配置成输入或输出。当配置为输出时,IFCLK被FX2驱动为30MHz或48MHz;当配置为输入时,时钟范围为5~48MHz。

(2) GPIFADR[8:0](输出)。GPIF使用GPIFADR信号为外部设备提供地址线,同时可以接6个外部输入(RDY0~RDY5)和2个内部输入。

(3) FD[15:0](双向)。这是USB主机通过FX2和外部设备进行数据传输的数据线,它可配置成8位或16位。当16位时,FD[7:0]代表端点FIFO中的第一个字节,FD[15:8]代表第二个字节。

(4) CTL[5:0](输出)。FX2为外部设备提供了几个控制信号,如读写选通、使能等。

(5) RDY[5:0](输入):FX2提供了几个状态检测信号,它可以检测外部设备的状态,如FIFO的空、满、半满等。

(6) GSTATE[2 0] (输出)。这是调试信号,表示 GPIF 波形执行的状态,通常连接到逻辑分析仪上。

2.2.2 A/D 转换与采样

CY7C68013 上电、初始化后,在第一个判决点,若采样数据已准备就绪,MAX116 传给 GPIF 一个负脉冲信号 RDY0;根据此信号,波形按顺序转入 2,3,4,5 状态,使指向内部 FIFO 的指针在每个时钟上升沿加 1,依次读取 4 个数据,取完数据后利用 CTL0 的上升沿启动下一次采样。若在状态 1 时没有出现负脉冲,则直接跳转到状态 6,之后重复执行此波形描述符。

对应 4 种数据传输方式(8 种不同的采样模式),GPIF 的控制及握手信号波形有所不同。四通道同步采样时,模式选择输入端 A3A2A1A0 = 0011,读取数据的状态需要持续 4 次。四通道同步采样的工作时序如图 3 所示。

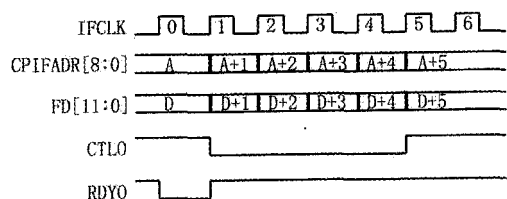


图 3 系统采样数据波形(时序)

3 系统软件设计

3.1 固件程序设计

固件程序一般包括以下内容:芯片的初始化;设备的重新列举;中断的处理;数据的接收和发送以及外围电路的控制等。

Cypress 公司为了简化和加速用户使用 EZ-USB FX2 芯片进行 USB 外设的开发过程,特别设计了 CY7C68013 的开发板,并带有一个开发包,内含开发一个 USB 外设所必需的驱动程序、应用程序以及一个完整的固件程序框架^[2]。

使用该开发包根据实际情况,构造基本的固件程序框架函数如下:

```
void TD_Init(void) //EZ-USB FX2 初始化
{
    CPUCS = 0x10; //设定工作频率 48 MHz
    IFCONFIG = 0x00; //设定 FX2 的工作模式 (GPIF)
    HDCFG = 0x75; //设定数据线的宽度 16 位
    ...
}

void TD_Poll(void) //EZ-USB FX2 状态检测和传输
```

```
{
    ...
}

BOOL TD_Suspend(void) //判断设备是否被挂起
{
    return (TRUE);
}

BOOL TD_Resume(void) //产生一个恢复事件
{
    return (TRUE);
}
```

在整个固件程序中,EZ-USB FX2 设备上电或复位后,首先对所有的内部状态变量初始化,随后调用 TD_Init() 函数,并开中断,此时固件程序不断检测控制端口 0 是否收到 SETUP 包。一旦收到,固件程序就开始调用用户函数 TD_Poll(),其中用户需要完成的功能代码就在 TD_Poll() 函数中。调用完成后,重复检测端口 0 是否收到 SETUP 包,若有,继续执行设备请求,调用 TD_Poll() 函数;否则,检测 USB 核是否有 USB 挂起事件,若有,调用 TD_Suspend() 函数,其返为真时,检测 USB 核是否有重新开始事件,没有时,设备进入挂起状态,反之,调用 TD_Resume(),进行下一次循环;当 TD_Suspend() 函数返回为假时,直接转入下次循环。

3.2 驱动程序设计

USB 设备驱动程序是基于 WDM 的。WDM 型驱动程序是内核程序,与标准的 Win32 用户程序不同。采用了分层处理的方法。通过它,用户不需要直接与硬件打交道(在 USB 驱动程序中尤为明显),只需通过下层驱动程序提供的接口号访问硬件。因此,USB 设备驱动程序不必具体对硬件编程,所有的 USB 命令、读写操作通过总线驱动程序转给 USB 设备。但是,USB 设备驱动程序必须定义与外部设备的通讯接口和通讯的数据格式,也必须定义与应用程序的接口。

Cypress 公司提供了完整的 CY7C68013 驱动程序、控制面板程序及固件的框架,这大大提高了用户开发的进度。用户只需稍加修改或不需任何修改即可使用所带驱动程序,使用户将大量的时间主要集中在应用程序和固件的开发^[3]。本文所述的数据采集系统驱动程序就是在原驱动程序的基础上进行简单的修改来满足我们的需要的。根据使用需求,一般只需修改 DeviceIoControl 例

程,笔者主要增加了控制数据传输函数、启动和停止AD、复位FIFO等,即DCIL_START_AD, DCIL_STOP_AD, DCIL_RESET_FIFO。

3.3 应用程序设计

应用程序是系统与用户的接口,它通过通用驱动程序完成对外设的控制和通信。在编写用户程序时,首先要建立与外设的连接,然后才能实施数据的传输。启动采样后,为了保证不丢失数据,用户程序应该建立一个新的工作线程专门获取外设传来的数据。

程序中主要用到两个API函数:CreateFile()和DeviceIoControl()。CreateFile()取得设备句柄后,DeviceIoControl()根据该句柄完成数据传输。

程序代码简要如下:

```
HANDLE hDevice; //USB句柄
hDevice = CreateFile ( \\.\EZUSB - 0,
    GENERIC_READ | GENERIC_WRITE,
    FILE_SHARE_WRITE,
    NULL,
    OPEN_EXISTING,
    FILE_ATTRIBUTE_NORMAL,
    NULL ); //打开USB句柄
if( hDevice == INVALID_HANDLE_VALUE
)
{
    Application MessageBoxA (“无法创建设备,请
    确认设备是否连上!”,NULL, DOK);
}
else
{
    DeviceIoControl (
    hDevice,
    DCIL_EZUSB_BULK_WRITE,
    &blkctl,
```

```
sizeof( BULK_TRANSFER_CONTROL ),
    &Buffer, //定义数据缓冲区
    sizeof( Buffer ),
    &length,
    NULL);
WriteFile ( hDevice, pBuffer, writelength,
    &writelength, NULL); //写数据
ReadFile ( hDevice, pBuffer, 64, &readlength,
    NULL); //读数据
CloseHandle (hDevice); //关闭USB句柄
}
```

4 结语

在该高速同步数据采集系统的设计中,CY7C68013芯片灵活的接口和可编程特性简化了外部硬件的设计,提高了系统的可靠性,且利于设备的生产与调试。另外,USB设备的可热插拔特性使得该系统具有便携式的特点,使用方便,无需关机重启或打开机箱进行安装。该数据采集系统已成功应用于某型便携式测井系统中,实现了钻井深度、斜度、泥皮厚度和孔壁岩石电阻率等参数的在线动态测量,取得了良好的效果。事实证明,该基于USB 2.0接口的高速数据采集系统完全满足设计和使用要求。

参 考 文 献

- [1] 萧世文. USB 2.0硬件设计 [M]. 北京:清华大学出版社,2002:171—176.
- [2] 边海龙,贾少华. USB 2.0设备的设计与开发 [M]. 北京:人民邮电出版社,2004:199—215.
- [3] 许永和. EZ-USB FX系列单片机USB外围设备设计与应用 [M]. 北京:北京航空航天大学出版社,2002:217—224.

[责任编辑 郑淑芳]