

# 基于 USB2.0 的高速视频采集系统设计

严伟<sup>1, 2</sup>, 胡松<sup>1</sup>, 吴钦章<sup>1</sup>, 陈瑛<sup>3</sup>

(1.中国科学院 光电技术研究所, 成都 610209; 2.中国科学院 研究生院, 北京 100039;

3.四川大学 电子信息学院, 成都 610065)

摘要: 介绍了基于 USB2.0 的高速视频采集系统的实现方法。通过介绍 Philips 视频解码芯片 SAA7111 以及 USB 通用接口芯片 CY7C68013 的性能特点, 提出了基于 USB2.0 的视频采集系统硬件平台设计方案; 讨论并给出了软件设计方法, 诸如 SAA7111 初始化方案、如何使用状态机实现双帧轮换存储方式、各种时序控制、驱动程序设计以及应用程序设计等。对该采集系统测试分析, 主频为 27 MHz 时, 达到了 158 Mbit/s 的数据传输速率。

关键词: SAA7111; 通用串行总线; 视频采集系统

中图分类号: TP274.2 文献标识码: A 文章编号: 1671-4776 (2007) 09-0892-05

## Design of High-Speed Video Image Capture System Based on USB2.0

YAN Wei<sup>1, 2</sup>, HU Song<sup>1</sup>, WU Qin-zhang<sup>1</sup>, CHEN Ying<sup>3</sup>

(1.The Institute of Optics and Electronics, Chinese Academy of Sciences, Chengdu 610209, China;

2.Graduate University of Chinese Academy of Sciences, Beijing 100039, China;

3.School of Electronics and Information Science, Sichuan University, Chengdu 610065, China)

Abstract: The implement methods of the high-speed video image capture system were mainly introduced. The characteristic of the popular video decoder SAA7111 of Philips and the universal serial bus interface chip CY7C68013 were discussed. A very simple hardware design plan with great efficiency was proposed. The software design methods such as initialize SAA7111, how to realize the two buffer access control, drivers and applications designs were discussed. Some test data show a very good result. When clock frequency comes to 27 MHz, the data transfer rate is 158 Mbit/s.

Key words: SAA7111; universal serial bus (USB); video image capture system

## 1 引言

随着图像处理技术迅猛发展, 对图像采集设备要求也越来越高。在实时图像采集系统中, 由于图像数据量庞大, 在使用计算机采集数据时, 传统的

方法如使用串口、并口或 ISA 卡等方式传送数据不能适应高速大容量数据吞吐的需要, 而需要一种高速率传输的总线以适应系统设计的需要。PCI 总线因具有众多的功能、强大的兼容性、传输的高速率等优点, 很好地解决了计算机系统的总线传输问

收稿日期: 2007-03-05

基金项目: 自然科学基金资助项目 (60671046); 成都光电技术研究所所长基金资助项目 (C06K010)

题,但同时也带来了 PCI 卡安装问题,因此多应用于工控领域。

USB 的出现,为方便快捷的数据传输提供了较好的解决方案,由于其使用方便、传输速率高、连接灵活等特点,广泛应用于数字家电、智能设备、监控系统以及医疗仪器等领域。此后经不断完善和发展,2004 年 4 月发表了 USB2.0 版本,新增加了高速模式,传输速率达到 480 Mbit/s,非常适合图像传输等高速实时采集领域,随着 OTG 技术的诞生,这种高速数据传输方案可用于移动存储设备,将大大拓展 USB 接口的应用范围。

本文论述了基于 USB2.0 接口的采集卡设计方案及具体实现过程。

## 2 设计方案

### 2.1 硬件平台

硬件平台的搭建首先要考虑的是实时性问题,因此,硬件平台首先进行码流计算。主流的采集卡设计帧频皆为 25 帧/s,这也符合图像变化频率应大于人眼频响的要求。以  $576 \times 720 \times 2 \text{ byte/帧}$  为例,  $720 \text{ pixels} \times 576 \text{ lines} \times 16 \text{ bit} \times 25 \text{ 帧/s} = 158 \text{ Mbit/s}$ 。采集卡的吞吐率设计应当大于 158 Mbit/s,约为 20 Mbyte/s。依据这一指标,初步设定了图 1 所示的采集卡设计方案。

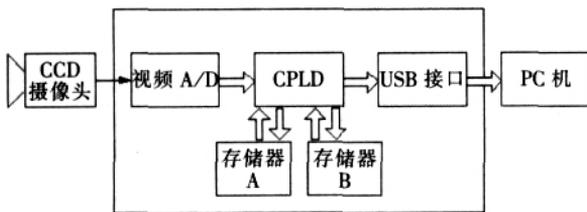


图 1 硬件平台框图

#### 2.1.1 采集模块

模拟视频摄像头采集的是模拟信号,并且视频信号中不仅包含图像信号,还包括了行同步信号、行消隐信号、场同步信号、场消隐信号以及槽脉冲信号、前均衡脉冲、后均衡脉冲等。因此,视频采集中的视频输入处理愈加重要。传统的视频输入处理模块采用分离元件,电路非常复杂,而且可靠性差,不易调试。目前许多著名的半导体生产厂家将

这些复杂的视频 A/D 转换电路集成在一块芯片内,生产出视频输入处理芯片,为后继的图像处理提供了极大的方便。本系统所采用的是 Philips 公司的可编程视频输入处理芯片 SAA7111 [1-2]。

SAA7111 是 Philips 公司的一种增强型视频输入处理器芯片。它集 A/D 与解码功能于一身,片内有锁相、自动钳位、自动增益控制、时钟产生、多制式解码等电路,另外还可对亮度、对比度和饱和度进行控制,既支持 PAL 电视制式,又支持 NTSC 电视制式。SAA7111 内部含有 FC 接口,可通过 I<sup>2</sup>C 总线对 SAA7111 的工作方式进行设定。视频解码芯片 SAA7111 从输入的标准视频信号中分离出场同步信号、行同步信号、奇偶场信号、垂直同步信号、像素时钟信号,并按像素逐点输出 4 2 2 的 YUV 格式的数字图像数据。该格式中,图像的分辨率为 720 × 576,即每行有 720 个像素。

#### 2.1.2 存储模块

双缓存结构常常用于高速大容量数据传输中。本设计也将采用这一方式实现图像实时采集。

经过 SAA7111 的图像数据,若采用 RGB565 或 YUV 格式,每个像素用 2 个字节表示,每帧图像为  $720 \text{ pixels} \times 576 \text{ lines} \times 16 \text{ bit} = 414720 \times 16 \text{ bit} = 405 \text{ k} \times 16 \text{ bit}$ ,分成奇数场和偶数场两场。在图像处理领域,通常只需要黑白图像,每个像素用一个字节表示,每帧图像为  $720 \text{ pixels} \times 576 \text{ lines} \times 8 \text{ bit} = 405 \text{ k} \times 8 \text{ bit}$ 。为了兼容黑白和彩色图像采集模式,数据存储空间按彩色图像的数据量来设计。因此采用两片容量为 256 k × 16 bit 的 SRAM 来构成乒乓式存储结构。

#### 2.1.3 视频传输模块

CYPRESS 公司提供的 CY7C68013 [3] 不仅带有 USB2.0 引擎 SE,还集成了改进的增强型 8051 内核,可实现高速 IQ、直接存储器存取 DMA、辅助先进先出和通用可编程接口 GPIF 等功能。内部先进先出可配置 8/16 bit 数据通道,并允许主动和从属操作。该芯片实现 USB2.0 协议,并兼容 UBS1.1,传输速率由 12 Mbit/s 提高到 480 Mbit/s。

### 2.2 软件设计

#### 2.2.1 I<sup>2</sup>C 总线控制

对 SAA7111 的初始化需要使用 I<sup>2</sup>C 总线。I<sup>2</sup>C

总线是 Philips 公司推出的芯片间串行传输总线，主要由双向串行时钟线 SCL 和双向串行数据线 SDA 两条线路组成。内嵌 I<sup>2</sup>C 总线接口的器件可共享同一 I<sup>2</sup>C 总线，由于走线减少，简化了硬件电路，也减小了 PCB 板的面积，提高了系统的可靠性和经济性。传送数据时其速率可达 100 kb/s，最高速率可达 3.4 Mb/s，总线上允许连接的设备数主要决定于总线上的电容量，一般设定为 400 pF 以下。

本设计直接使用 CY7C68013 的 I<sup>2</sup>C 模块配置 SAA7111 寄存器。实现简单可靠，并可通过应用程序传输数据到 CY7C68013，读写 SAA7111 寄存

器，实现实时调节图像对比度、明暗度等。

### 2.2.2 时序控制 [4-5]

根据数据流向，采集卡需要控制采集时序、双存储器读写时序以及 SlaveFIFO 时序，这三部分时序控制皆由 CPLD 编程实现。

#### 1) 状态机实现乒乓式采集

双存储器读写时序使用状态机实现，在 Verilog HDL 硬件描述语言中，可以用 always 语句和 case 语句表达。如图 2 所示，将读写时序描述为 8 个状态，控制 8 个状态转移关系，同时控制各个状态输出信号即可实现对双存储器读写控制。

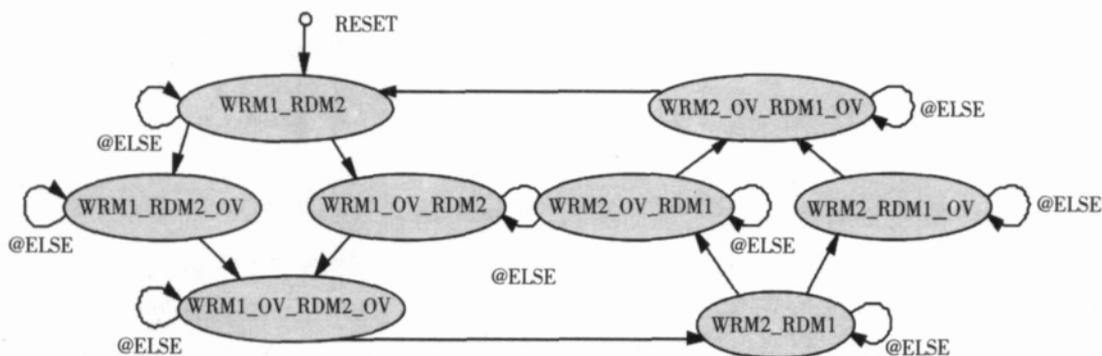


图 2 双存储器读写状态转移图

系统上电复位后 CPLD 进入写 M1 存储器读 M2 状态。

#### 2) SlaveFIFO 时序

CY7C68013 既可以作为一个 Master，又可以工作在 Slave 模式。由于在图像传输过程中，CPLD 将控制整个采集卡的时序，图像数据在 LLC 的时钟下按节拍送到 USB 芯片，因此，CY7C68013 采用 SlaveFIFO 的工作方式。图 3 是 CY7C68013 工作在 SlaveFIFO 模式时的写时序图。

Verilog 实现代码如下：

```

if (read_start)
begin
if (m_addr==END)
begin
read_finished<=1;
m_addr<=0;
end
else
begin
if (cy_full==1)
begin
flag<=!flag;
if (flag==1)
begin
m_addr<=m_addr+1;
cy_slwr<=!cy_slwr;
end
end
end

```

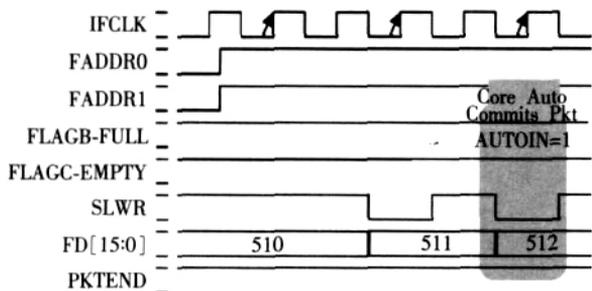


图 3 SlaveFIFO 同步时序

```

end
else
begin
flag<=1;
cy_slwr<=1;
end
end
end
end
    
```

3) 采集时序

系统上电初始化完成后, 如图 4 所示, 当 HREF, VREF, RTSO 同时为高时, 即表示奇场的第一个有效行开始, 采集控制模块开始控制图像数据的存储。HREF 作为行开始标志, 控制采集一行的 720 个像素。VREF 信号的上升沿表示一场中有效图像行信号的开始, 在无效信号之后的 286

行图像信号为有效采集图像信号, 采集完 286 行, 等待下一个场同步信号的到来, 按同样方式对另一场图像进行采集。两场构成要采集的一帧图像。

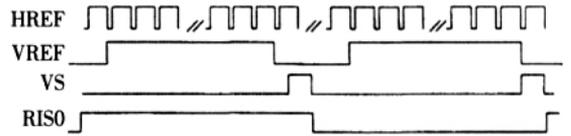


图 4 场同步信号时序

图 5 为行数据采集时序图, SAA7111 可以对 YUV 总线进行 720 采样/行, LLC 为 27 MHz; HREF 为水平同步信号, 作为有效行和无效行计数器的时钟, 输出 YUV 为 8 bit 宽 CCIR656 格式的数据。

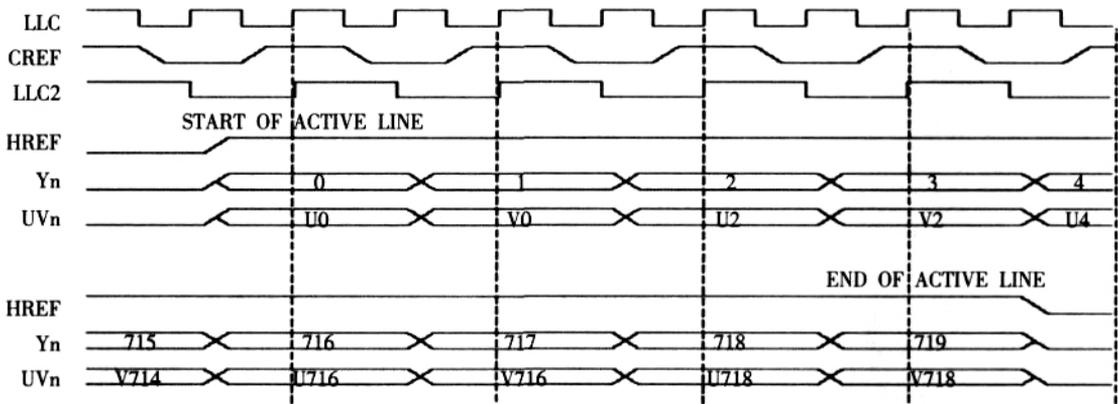


图 5 行同步信号时序

在 CPLD 中, 依据图 4, 5 的场、行同步时序, 使用硬件描述语言, 易实现 SAA7111 图像数据采集。

Verilog 实现代码如下:

```

if (write_start)
begin
if (m_addr==END)
begin
write_finished<=1;
m_addr<=0;
end
else
begin
    
```

```

if (saa_vref&saa_href)
begin
m_addr<=m_addr+1;
end
end
else
begin
write_finished<=0;
end
    
```

2.2.3 驱动设计

要生成用户定制的驱动程序, 有两种方案可以实现。

(1) 采用 Numega 公司的开发包 DriverStudio v2.7 和 Driver Development Kit (DDK) for Windows XP, 以 VC++6.0 作为辅助开发平台。DriverStudio 提供的驱动向导, 可根据用户的需要, 自动生成代码框架。详细开发过程参阅文献 [6-9]。

(2) 采用 Cypress 提供的 GPD, 由于 GPD 只能执行一些标准的 USB 设备请求和数据传输, 不能满足用户特定外设的需要, 需进行扩充以生成用户定制驱动程序。对 GPD 中的 EZUSBSYSC, EZUSBSYSH, SOURCES 进行修改, 再在 Windows DDK 与 VC++6.0 利用 Build 命令重新编译即可生成用户定制驱动程序。

本次设计采用了第二种方案, 修改了帧存体的大小。

## 2.2.4 应用程序设计 [10]

用户应用程序通过 I/O 控制调用访问 EZ-USB 设备驱动程序达到控制 USB 设备的目的, 应用程序首先通过调用 Win32 函数 CreateFile () 来取得访问设备驱动程序的句柄, 再利用 Win32 函数 DeviceIoControl () 对设备进行 I/O 控制。

(1) 获取设备句柄。EZ-USB 设备驱动程序可以与多个 EZ-USB 设备通信, 每一个连接到主机的 EZ-USB 设备, 驱动程序都为它创建一个形如 Ezusb-i (i 从 0 递增) 的链接符。Win32 函数 CreateFile () 以设备链接符为参数获取第 i 个 Ezusb 设备的句柄。

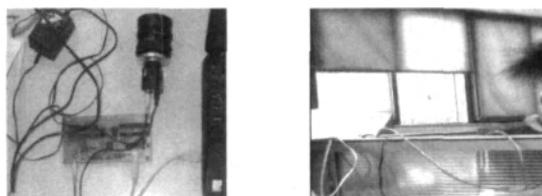
通过 CreateFile () 函数获取 USB 设备句柄后, 再利用 I/O 控制来处理设备的 I/O 请求。

(2) 设备 I/O 控制。应用程序通过 Win32 函数 DeviceIoControl () 向设备驱动程序发送 I/O 请求。DeviceIoControl () 函数通过 I/O 控制码 (IOCTRL) 及其他辅助参数向设备驱动程序发送特定的 I/O 请求并返回操作结果, 如果请求成功则返回 1, 并且获取的设备描述符存放在 pvBuf 中; 如请求失败则返回 0。

## 3 试验及结论

采集系统 (图 6) 选用 Watec 公司的 WAT-902H 型 CCD 相机对采集卡做测试。该 CCD 提

供 PAL 电视制式输出, 应用程序采用 VC 编制。本系统加入了 CY7C68103 初始化代码, 解决了图像边界对齐的问题; 使用回调方式, 解决了 VC 中 Timer 定时器采集频率慢的问题, 并采用双帧轮换存储方式。系统设计结构简单, 成本低。主频为 27 MHz 时, 可达到 158 Mbit/s 的数据传输速率。



(a) 采集系统外观图

(b) 采集结果截图

图 6 采集系统及采集结果

经测试, 图像品质高, 显示画面流畅不间断, 可达 25 (PAL) 帧/s, SECAM 制式显示分辨率可达 720 x 576 (PAL)。可实时动态调整亮度、对比度、饱和度、色度。视频源回调方式可实现自定义区域抓拍可采集单场、单帧、连续帧、间隔几帧、连续相邻帧的图像, 并且设计简单, 工作稳定, 使用动态连接库, 封装了图像采集函数, 可广泛应用于银行、医疗、社区、交通、农业监控及远程通信等方面的系统开发。

### 参考文献:

- [1] Philips Semiconductors. Video and imaging, SAA7111 datasheet [Z]. 1998.
- [2] 李浩, 方康玲, 杨帆. 基于 DSP 和 SAA7111 AHZ 的工业用实时视频控制器的设计 [J]. 工业控制计算机, 2004, 17 (11): 40-42.
- [3] Cypress Semiconductor Corporation. EZ-USB FX2 Manual Technical Reference Version 2.1 Copyright © [S]. 2000, 2001.
- [4] 高尔龙. 基于 DSP 的嵌入式视频采集处理系统设计与实现 [D]. 哈尔滨: 哈尔滨工程大学, 2005.
- [5] 胡瑶荣. 基于 FPGA 的实时视频采集系统 [J]. 电视技术, 2005 (2): 81-83.
- [6] 于晓琳, 张崇, 邓长军. SAA7111A 在实时图像采集系统中的应用 [J]. 电子产品世界, 2005 (1): 97-99.
- [7] 林志贤, 廖志君, 郭太良. SAA7111 在彩色视频 FED 中的应用 [J]. 现代显示, 2005 (5): 48-51, 26.
- [8] 黄慧娟, 王瑞光, 丁铁夫. SAA7111 在平板显示视频接口中的应用 [J]. 电视技术, 2005 (2): 81-83.

(下转第 899 页)

位氧气氛下退火处理,有助于 Zn 原子的迁移并与 O 原子结合,改善了薄膜的结晶质量。

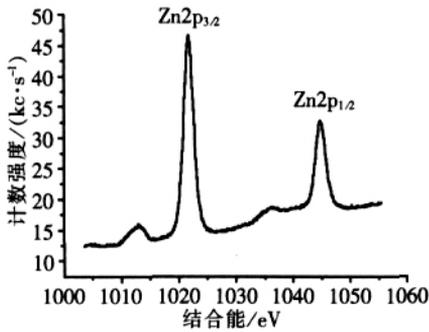


图 2 ZnO 薄膜的 Zn2p XPS 谱峰

Fig.2 Zn2p XPS spectrum of ZnO thin films

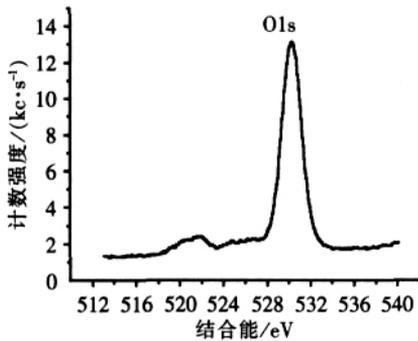


图 3 ZnO 薄膜的 O1s XPS 谱峰

Fig.3 O1s XPS spectrum of ZnO thin films

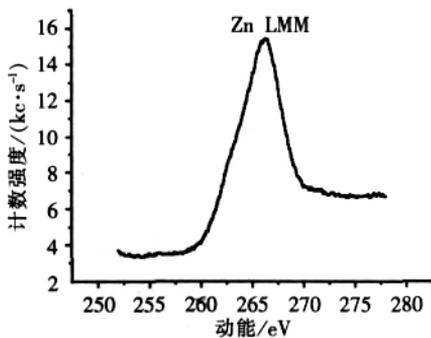


图 4 ZnO 薄膜的 Zn LMM X 射线激发 AES 谱峰

Fig.4 Zn LMM XAES spectrum of ZnO thin films

## 4 结 论

采用 RF 反应磁控溅射法沉积 ZnO 薄膜,薄膜在氧气氛下原位退火。XRD 分析表明,薄膜结晶性能好,具有高度的 C 轴取向,晶粒大小约 20.7 nm; XPS 分析表明,薄膜中不存在金属态 Zn,薄膜的主要成分为 ZnO,退火处理有助于 Zn 原子与 O 原子结合,改善薄膜的结晶质量。

参考文献:

- [1] POLLA D L, MULLER R S, WHITE R M. Pyroelectric properties and applications of sputtered zinc-oxide thin films [C]. Ultrasonics Symposium, IEEE. 1985: 495-498.
- [2] CHANG R C, CHU S Y, LO K Y, et al. Physical and structural properties of RF magnetron sputtered ZnO films [J]. Integrated Ferroelectrics, 2005, 69: 43-53.
- [3] BAGNALL D M, CHEN Y F, ZHU Z, et al. Optically pumped lasing of ZnO at room temperature [J]. Applied Physics Letters, 1997, 70: 2230-2232.
- [4] BACHARI E M, BAUD G, AMOR S B, et al. Structural and optical properties of sputtered ZnO films [J]. Thin Solid Films, 1999, 348 (1-2): 165-172.
- [5] JEONG S H, KIM B S, LEE B T. Photoluminescence dependence of ZnO films grown on Si (100) by radio-frequency magnetron sputtering on the growth ambient [J]. Applied Physics Letters, 2003, 82 (16): 2625-2627.
- [6] 吕文中, 贾小龙, 何笑明. 直流磁控溅射工艺对 ZnO 薄膜结构影响的研究 [J]. 人工晶体学报, 2004, 33 (1): 35-39.
- [7] 孙成伟, 刘志文, 秦福文, 等. 生长温度对磁控溅射 ZnO 薄膜的结晶特性和光学性能的影响 [J]. 物理学报, 2006, 55 (3): 1390-1398.
- [8] JIN B J, BAE S H, LEE S Y. Effects of native defects on optical and electrical properties of ZnO prepared by pulsed laser deposition [J]. Material Science and Engineering B, 2000, 71: 301-305.

作者简介:

刘黎明 (1974—), 男, 湖南蓝山人, 工程师, 硕士, 目前主要从事光电功能材料的研究, E-mail: liulmxps@126.com;

杨培志 (1966—), 男, 云南大理人, 研究员, 博士生导师, 主要从事光电功能材料与器件的研究。

[J]. 光电工程, 31 (21): 133-136.

作者简介:

严伟 (1977—), 男, 四川内江人, 助理研究员, 博士研究生, 主要从事信号及信息处理方面的研究, E-mail: wander77@sohu.com.

(上接第 896 页)

应用 [J]. 液晶与显示, 2004, 19 (4): 293-298.

[9] 伞景辉, 孙广富. SAA7111 中 FC 总线控制器的 FPGA 实现 [J]. 微处理机, 2004, 25 (4): 3-6.

[10] 佟雨兵, 常青, 张其善. 嵌入式 CCD 视频图像采集系统