

ST AN966 应用笔记

L6551，增加版的临界模式功率因数校正器

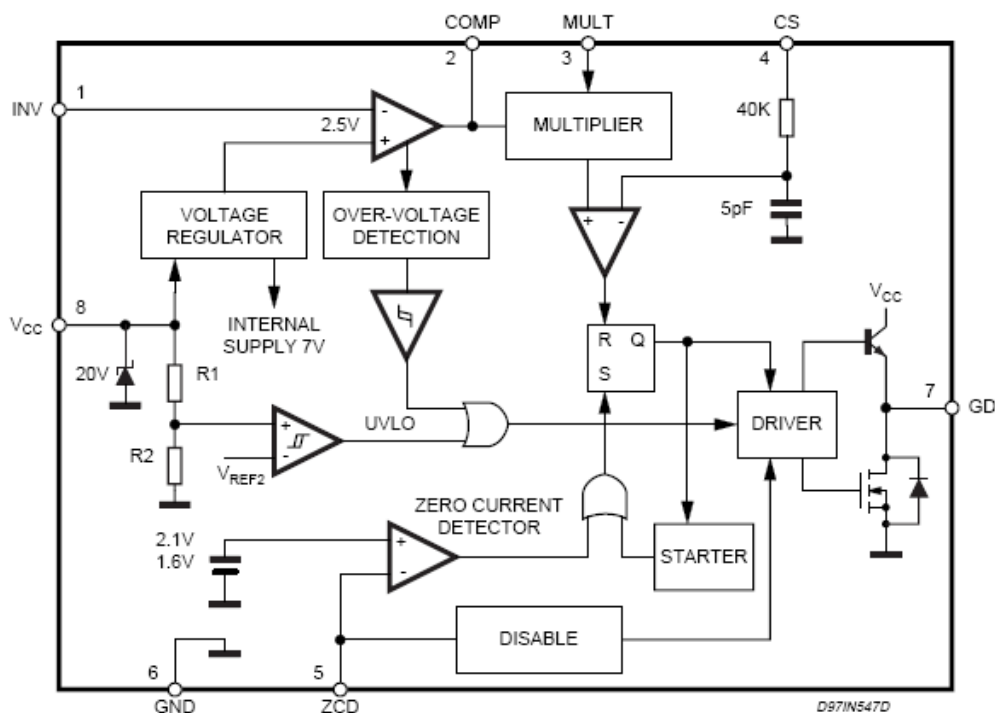
TM（临界模式）技术广泛应用于低功率产品的功率因数校正，例如灯具镇流器，视频终端控制电路。L6561 是后期针对这个市场推出的产品，不但符合要求而且是一款低价的功率因数校正器。基于一个非常好的电路架构，L6561 展现出非常优越的性能，而且应用领域更为广泛。

介绍

传统的单级离线式转换电路，都是由一个全桥整流和一个电容滤波构成。通过交流主线电源获得一个未校准的直流电压，滤波电容必须足够大以便可以得到一个纹波电压比较小的直流电压，这就意味着在大多数时间内，电容上的电压高于输入 AC 电源线电压，这就意味着，全桥整流电路仅在输入线电压每半周期内（因为有整流桥的存在，整流后的每个周期相当于 AC 电源的半个周期），工作很短的时间。使得从电网输入的电流变成很窄的脉冲波形，其幅度是同等直流电压下电流幅度的 5-10 倍。许多缺点因此而产生：过高的峰值电流和 RMS 电流比，使得交流电网电压畸变，在三相线输电电网中，使中性线过电流，总之，会使电网的输电能力减弱。

关于这项指标，可以参考谐波允许量标准 EN61000-3-2，或功率因数 PF（有功功率（传送到输出端的功率）和输入视在功率（线电压真有效值和线电流真有效值的乘积）的比值），功率因数 PF 是最直观的。传统的输入电容滤波电路功率因数很低（0.5-0.7），并且谐波含量很高。

图片 1. L6561 内部模块图



由于使用了开关技术，功率因数校正器（PFC）位于整流桥和滤波电容之间，从电源获取一个准正弦波电流，与线电压同步，功率因数变得非常接近 1（可以超过 0.99），上述的缺点得以消除。

从理论上讲,任何开关拓扑技术都可以用来获取一个高功率因数,但是,实际应用中,升压拓扑是一种最流行的方式,因为它有以下优势:

- 1) 主要是,因为升压电路所需的元件最少,因此这种方式最便宜的。还有:
- 2) 由于升压电感位于整流桥和开关之间,引起的电流 di/dt 比较低,可以使输入产生的噪音最小化,可以减少输入 EMI 滤波元件。
- 3) 开关管的源极接地,便于驱动。

然而,升压拓扑结构要求输出的直流电压要高于输入的最大峰值电压(400V 是一个典型值对于 220V 输入或宽电压输入)。而且,输入和输出之间是没有隔离的,线电压上的任何波动(主要指浪涌)都会影响到输出端。

目前广泛应用于 PFC 控制的方法有两种:固定频率的平均电流 PWM 模式和临界 PWM 模式(TM 模式)(固定开通时间,频率变化)。第一种模式控制方法复杂,需要一个精密的控制芯片(如 ST 的 L4981A,同时需要一片 L4981B 来进行频率调制)并且需要很多的外围元器件。第二种模式只需要一个简单的控制器(例如 ST 的 L6561),很少的外围器件,因此这种方式更便宜。

在第一种方式中,升压电感工作于连续模式,临界模式(TM)使电感工作在介于连续和不连续模式之间,从定义上来看,相对同样的输出功率,工作在临界模式(TM)的峰值电流会比连续模式下更高,峰值电流的高低会影响到产品的成本,所以,建议在低功率输出时使用临界模式(小于 150W),第一种方式适合在更高的输出功率中应用。

L6561 PFC 控制芯片

L6561 内部的结构图在图片 1 中已给出,这是一种使用临界模式的功率因数校正芯片。芯片提供迷你插件和 SO-8 贴片两种封装。

L6561 有以下几个重要特点:

- 欠电压迟滞锁死;
- 极小的启动电流(典型值 50uA, 90uA 即可保证正常启动),简易的启动电路(仅需一个电阻),非常低的功耗;
- 内部参考信号精度为 1% (在 $T_j=25^{\circ}\text{C}$);
- 具有使能功能,可以关断芯片,减少电路功耗;
- 两级过压保护;
- 内置启动器和零电流检测电路用来运行临界模式;
- 内置乘法器动态延续以适应宽输入电压应用**,卓越的 THD;
- 电流检测脚内置 RC 滤波;
- 高性能图腾柱输出,可以直接驱动 MOSFET 或 IGBT。

L6561 已经最优化,可以用来作为基于升压拓扑电路的功率因数校正,如电子镇流器,AC-DC 适配器,低功率开关电源(<150W)。然而,由于它的卓越性能和非常少的外围元件,同样也可以在其他拓扑结构中使用。在低功率离线式 AC-DC 转化器中(使用隔离反激式拓扑)带 PFC 或不带 PFC 就是最常见的应用例子。

L6561 内部模块描述

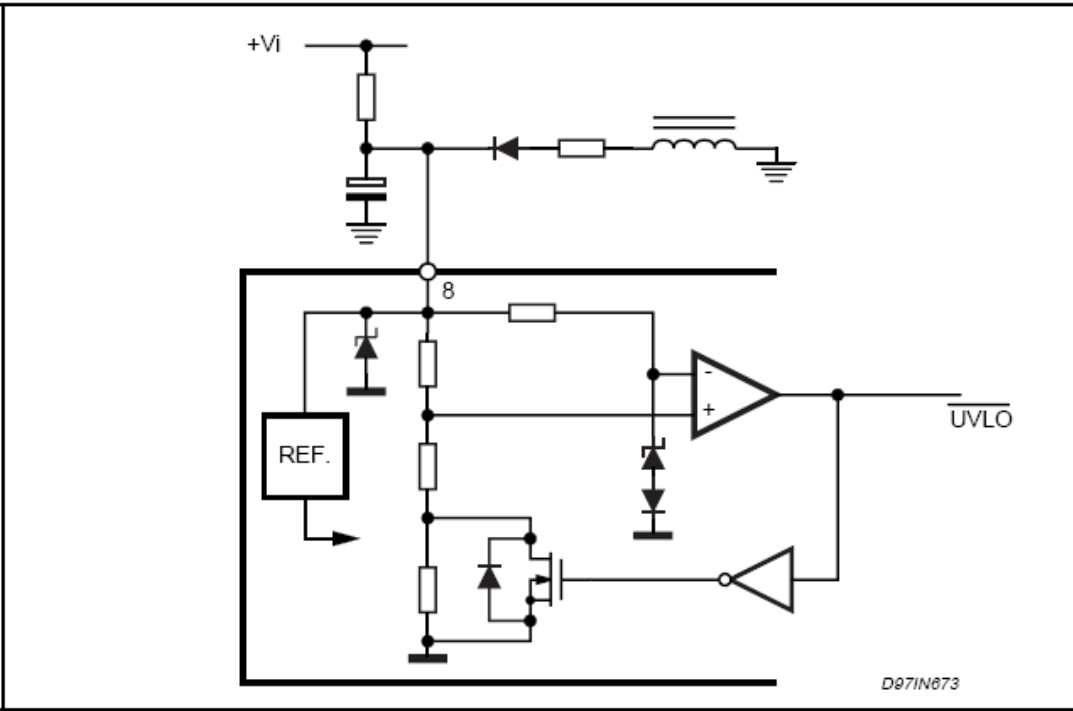
供电模块

正如图片 1 中所画的那样,一个线性电压调节器通过 Vcc 产生一个 7V 的内部电

压用来给芯片内部供电，但是输出驱动 MOSFET 是由 Vcc 直接供电。另外，一个带隙电路产生一个精准的 2.5V 内部参考电压 ($2.5V \pm 1\%$)，用于环路控制，以此来获得一个稳定的调节。

在图片 2 中可以看到，一个欠电压锁死迟滞比较器，用来保证只有当输入电压足够高，芯片才运行，以此保证芯片运行在可靠的条件下。

图片 2. 内部供电模块



差分放大器和过压检测模块（见图片 3 和 4）

差分放大器 (E/A) 的反向输入端，通过外部的分压电路连接到输出主线上，升压后的直流电压 V_o 经过电阻分压和内部的参考电压比较，以此来调节内部控制器，使输出电压得以稳定。

差分放大器的输出用来做频率补偿，通常在输出端和反向输入端之间并联一个反馈电容来实现。差分放大器的带宽非产的低，因为差分放大器的输出周期必须始终大于线性频率的半个周期（差分放大器的频率低于 100Hz (线性频率的一半周期)），才能获得高功率因数。

差分放大器的动态输出，籍位在 2-5.8V 之间，籍位的目的是使差分放大器能在过电压低压饱和状态和过电流高压饱和状态中快速恢复。

芯片拥有两级过电压保护功能 (OVP)，通过连接到差分放大器的输出脚来实现。一旦过电压，差分放大器的输出会趋向于低饱和状态，但是差分放大器的响应速度非常慢，因此要花比较长的时间才进入饱和状态。另一方面，一旦过压必须马上校正过来。因此，就很有必要需要一个快速的过压检测器，

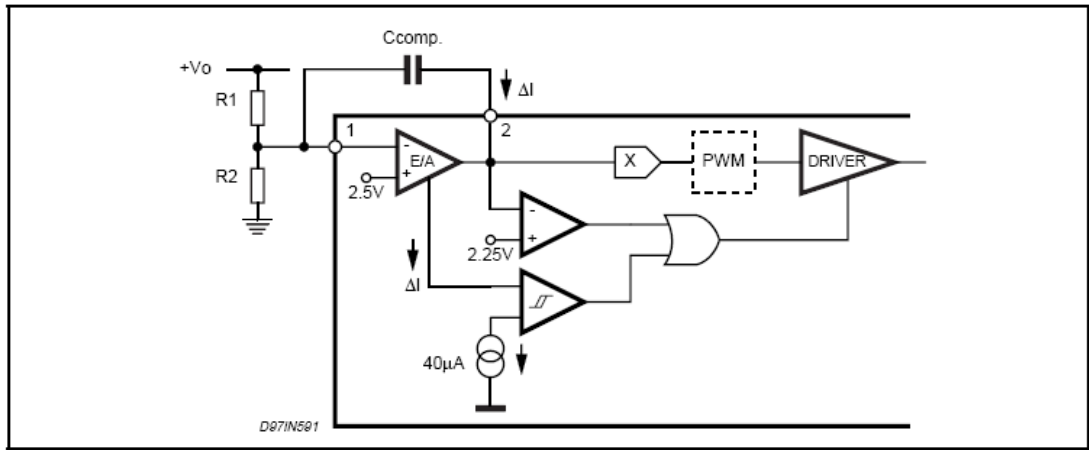
在稳定状态下，通过 R1 的电流和通过 R2 的电流是相等的，因为补偿电容不能流过直流电流的，（同时差分放大器的反向输入端也呈现高阻状态）；

$$I_{R1, R2} = (V_o - 2.5) / R1 = 2.5 / R2$$

当输出电压突然升高时（由于负载突变），通过 R1 的电流也增大，但是通过 R2

的电流不会变大，因为 R2 上的电压在内部固定为 2.5V，不是因为 E/A 慢。增大的电流通过反馈电容流入到差分放大器的低阻抗输出端，增大的电流将被检测到。在这种情况下，两种步骤将发生。

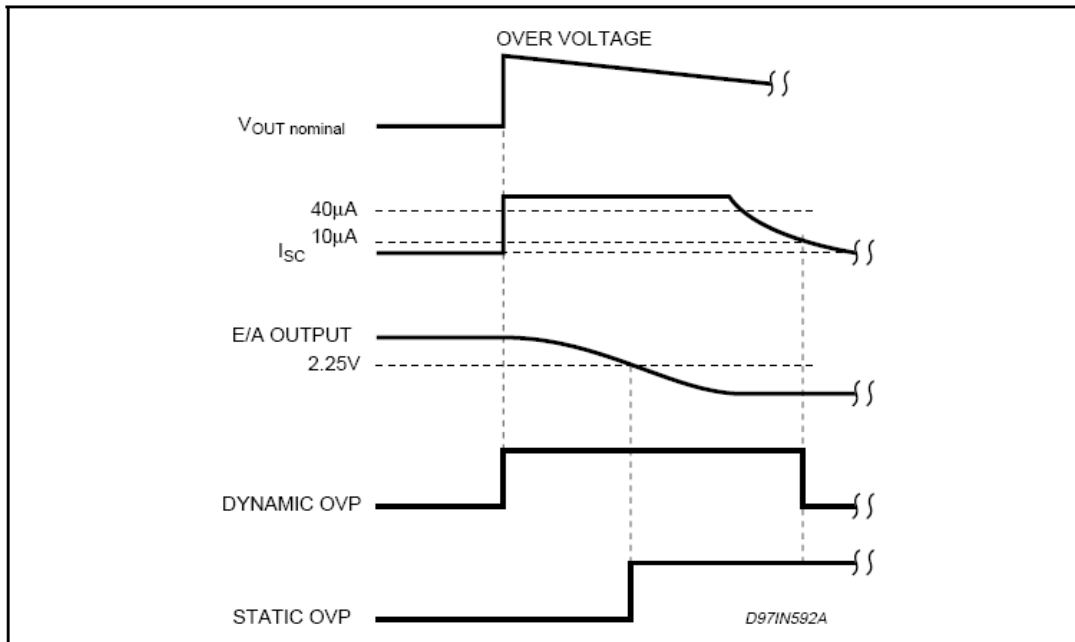
图片 3. 差分放大器和过压检测模块



当增大的电流达到 37μA 时，乘法器的输出电压将减少，导致从电源输入的能量也减少。以此来减小输出电压的上升速率。在某些情况下，这种“软制动”功能可以避免输出电压过度偏离设定值。

尽管有软制动的存在，有时输出电压也会过度的增加，一旦流入差分放大器的电流达到 40μA，“紧急制动”将发生。乘法器的输出将被拉低到地电平，于是输出关断同时外部 MOSFET 也关断。同时内部启动电路也关闭。由于电流比较器有迟滞功能，直到输入差分比较器的电流小于 10μA 时，电压拉低才结束，输出状态得以激活。

图片 4，动态和静态 OVP 运行



在动态 OVP 时，由于存在软制动和紧急制动，他们能处理大多数负载变动引起的

电压波动，但是不能提供完善的保护。事实上，“软制动”和“紧急制动”容易受到输出电压变化的影响（称为动态变化），并不能使输出电压稳定，例如发在负载断开的状况。

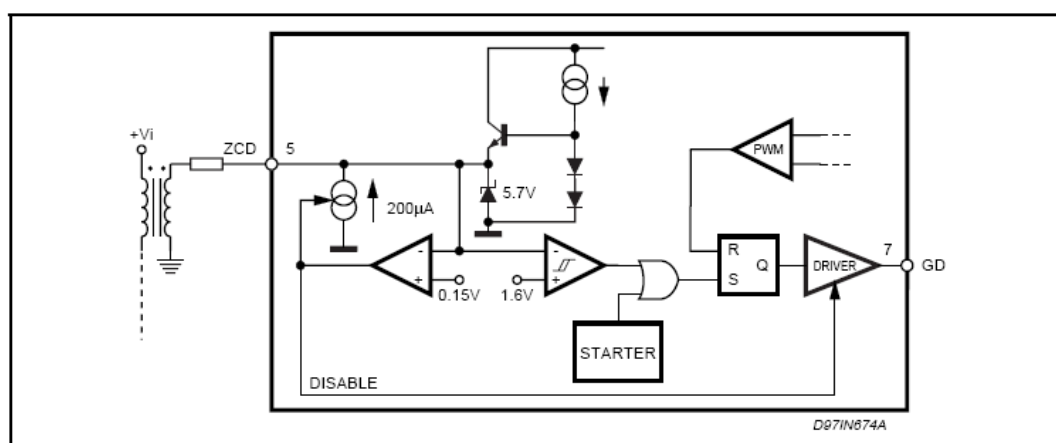
上面提到差分放大器在饱和时可以触发静态 OVP，如果过压时间过长以致差分放大器的输出电压小于 2.25V（差分放大器的线性动态为 2.5V），保护功能将被触发。并且关断输出，使外部 MOSFET 停止工作，同时关断一些内部模块，使静态工作电流减小到 1.4mA。当差分放大器的输出回到它的线性区域时，芯片又被重新激活。

图片 4，动态和静态 OVP 的图片说明

零电流检测和触发模块（见图片 5）

当通过升压电感的电压反向时，零电流检测（ZCD）模块开通外部 MOSFET，并且要在通过升压电感的电流变为零后才开通 MOSFET。只有当这两个条件都满足时，才会运行在临界模式。

图片 5，零电流检测，触发和使能模块。



电流流动时，过零检测信号可以通过升压电感上一个辅助绕组获得。当然，在启动阶段，过零点检测还没有信号，需要一个辅助电路来开通外部 MOSFET。通过内部启动电路来实现，内部启动模块就会产生一系列的脉冲波形，用来驱动 MOSFET 的门极，MOSFET 管工作起来后就会产生信号给 ZCD 电路。

启动器重复启动时间大大超过 70us（大约 14KHz）最大的启动频率在设计时需要考虑

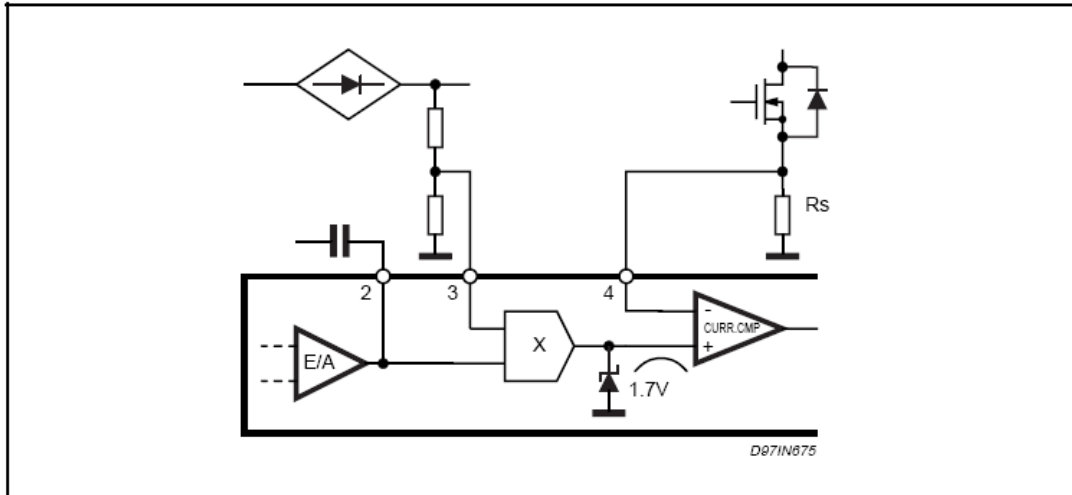
使能模块（见图片 5）

过零检测 ZCD 引脚也用来触发使能模块。如果这个引脚上的电压低于 150mV 芯片将被关断。同时，芯片的损耗也将降低。为了使芯片重新工作，这个引脚上的电压必须上升。

乘法器模块（见图片 6）

乘法器有两个输入端：第一个输入端输入的信号是经过分压后的即时线电压（整流后的电压），第二个输入端输入的信号是差分放大器的输出端。如果这个电压持续不变（持续时间超过线性频率的一半，即小于 100Hz），乘法器输出波形的包络就是一个整流后的正弦波。乘法器输出的信号将被作为电流比较器的参考信号，电流比较器的输出用来控制 MOSFET 每个周期的峰值电流。

图片 6. 乘法器模块

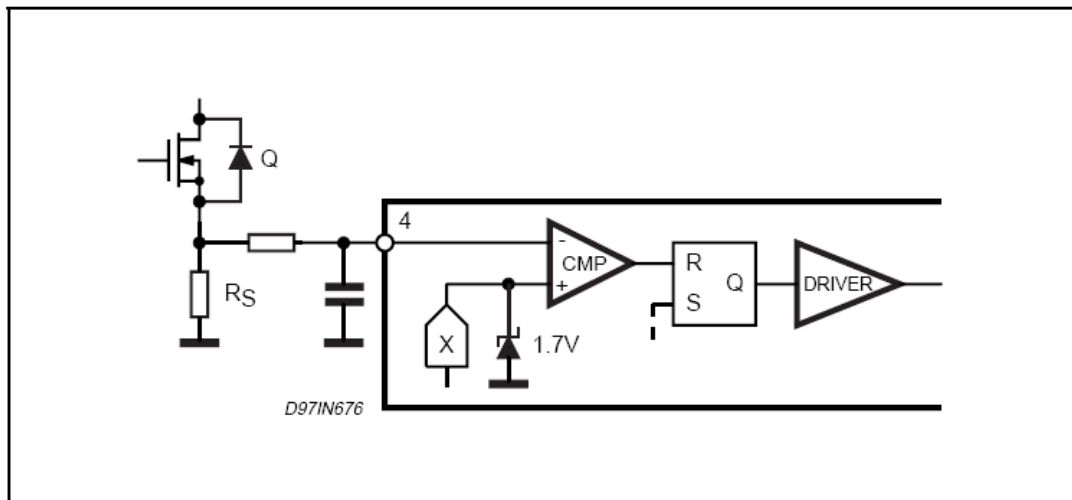


电流比较器和 PWM 锁存器（见图片 7）:

电流比较器通过一个电流检测电阻（Rs 源极电阻）获取一个电压信号，通过和乘法器的输出信号进行比较，来决定外部 MOSFET 的关断时间。PWM 锁存功能避免噪音对 MOSFET 管误开关。

乘法器的输出被箝位在 1.7V（典型值），一旦电流检测电阻上的电压超过此值（1.7V）限流功能将发生。

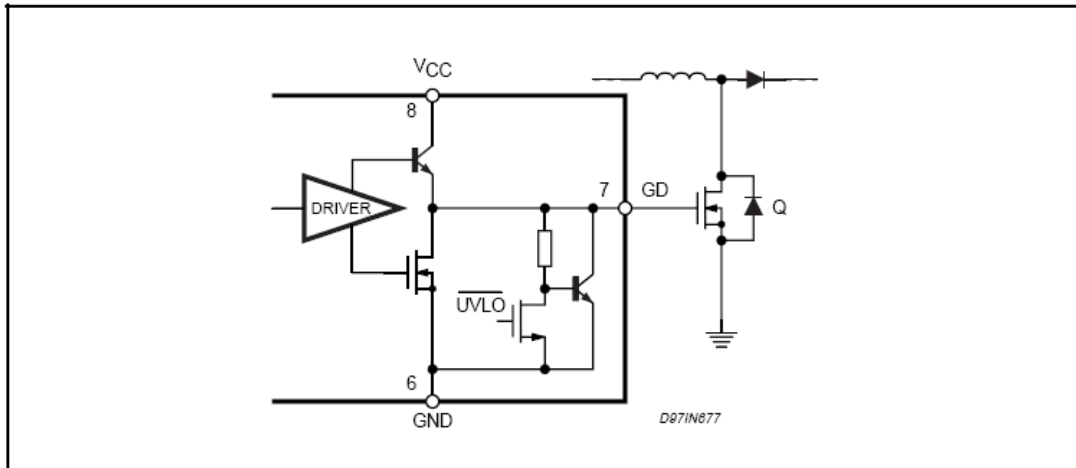
图片 7. 电流比较器和 PWM 锁存



驱动（见图片 8）

由于使用推挽结构，能提供一个高达 400mA 推挽电流能力，可以直接驱动外部 MOSFET。当芯片处于欠电压时，一个内部下拉电路可以把输出拉低。以确保外部 MOSFET 不会意外导通。

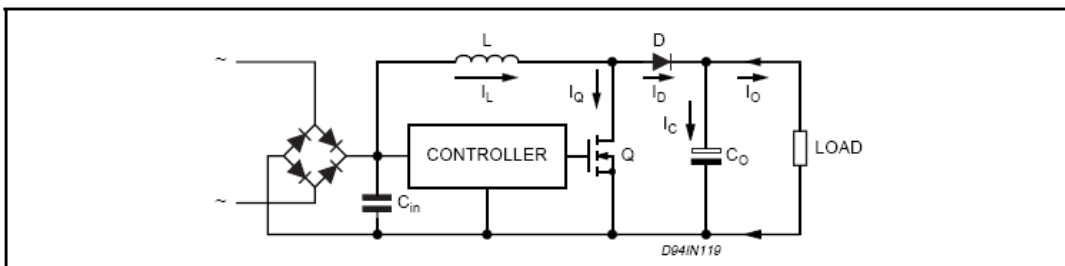
图片 8. 驱动输出



TM(临界)模式 PFC (升压拓扑)

运行在临界模式下的升压型功率因数校正器，以下是关于他工作原理的描述。输入交流电压经过整流桥整流后流向升压转换器。使用开关技术，把整流后的输入电压升压到一个固定值的直流电压输出 (V_o)。升压转换器由一个升压电感 (L)，一个开关控制器 (Q)，一个升压二极管 (D)，一个输出电容 (C_o) 组成，连接电路图见图片 9。升压的目的是使输入电流的波形为正弦波，并且和输入电压的波形同相位。为了达到这个目的，L6561 使用临界模式技术。

图片 9。升压电路图



升压后的电压经过电阻分压后，连接到差分放大器，做为一个输入端（反相端），和内部参考电压（同相端）进行比较，运放把他们的差值放大一定的倍数，从运放的输出端输出，如果差分放大器的带宽足够窄（低于 20Hz），放大器输出信号（直流电压值）的周期大于线电压的半个周期。放大器的输出信号同时传送给乘法器模块，和整流后的线电压通过电阻分压的电压信号相乘，他们相乘的结果是产生一个正弦波校正信号，信号的峰值幅度由输入峰值电压和差分放大器的输出信号共同决定。乘法器的输出作为电流比较器同相输入端 (+)，于是电流比较器产生一个正弦信号，此信号用来作为 PWM 控制的参考信号。事实上，当电流检测脚上的电压（即电感电流通过检测电阻的即时电压值）和电流比较器的同相输入端电压相等时，外部 MOSFET 结束导通。由此产生的结果是，电感电流的峰值包裹在一个正弦波内。可以证明每半个线性周期内导通时间都是相等（见升压电感）。MOSFET 关断后，升压电感释放储存在它身上的能量直到电流为零，此时升压电感完全释放储存在它身上的能量，此时漏极浮空，升压电感和 MOSFET 的漏极电容产生谐振。漏极电压迅速的下降到低于当时的输入线电压，ZCD 检测到信号并

且驱动 MOSFET 导通，一个新的周期又开始。

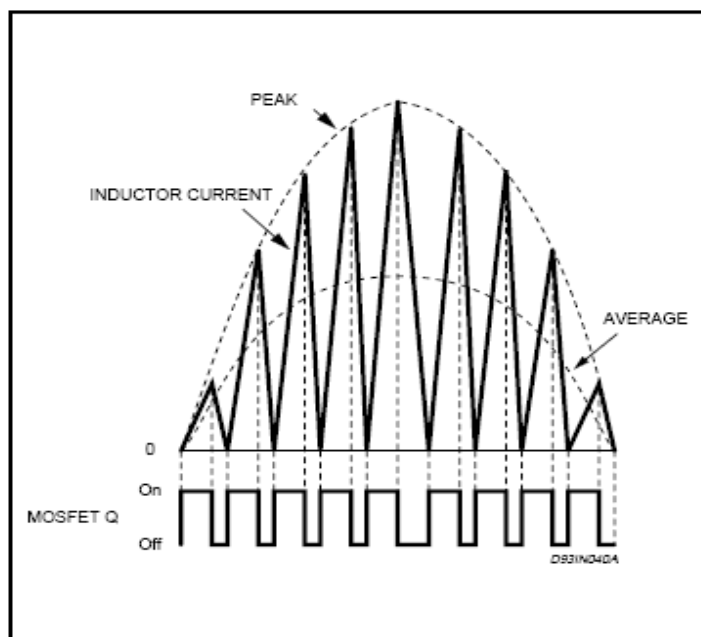
MOSFET 导通时，导通压降低有助于减少开关损耗和漏极等效电容产生的损耗（即开关损耗和导通损耗）。

电感电流和 MOSFET 导通时序图在图 10 中已画出。同时也以几何图的形式画出，平均输入电流（从电源输入的电流）的波形，此波形刚好是电感峰值电流波形的一半。

系统运行在（不是非常的精确，但是已经非常接近）介于连续和非连续模式之间，这就是为什么叫临界模式 PFC 的原因。

由于只需要很少的几个外部元件，所需的电感值也很小，可以最小化电感的尺寸。另一方面，由于电感电流纹波高，产生的 RMS 电流也大，会在输入主线上产生比较大的噪音，因此需要一个比较大的 EMI 滤波器来滤除噪音。由于这个缺点，使得临界模式 PFC 只能在低功率范围内应用。

图片 10. 电感电流波形和 MOSFET 导通时序图



设计标准

下面是关于一些设计标准的描述。基本的设计参数如下：

- ☐ 输入电压范围： $V_{rms} (min) - V_{rms} (max)$
- ☐ 输出直流电压： V_o
- ☐ 额定输出功率： P_o
- ☐ 最小开关频率： F_{sw}
- ☐ 最大输出电压纹波： ΔV_o
- ☐ 最大过压范围： ΔV_{ovp}

为便于设计，确定以下参数也是很有用的

- ❑ 期望效率: η
- ❑ 输入功率: $P_i = (P_o / \eta)$
- ❑ 最大输入电流 RMS: $I_{rms} = (P_i / V_{rms}(\min))$
- ❑ 额定输出电流: $I_o = (P_o / V_o)$

功率部分描述

输入整流桥

输入整流桥可以使用普通的低价位慢恢复二极管，满足输入电流需求 (I_{rms})，最大峰值电压和相关热参数的二极管即可。

输入电容

输入高频滤波电容 (C_{in}) 可以减弱由电感高频高纹波电流产生的噪音 (峰值电流是平均电流的两倍)。最恶劣的情况发生在输入电压最小时。

最大的高频电压纹波通常是最小输入电压的 1% 到 10%。可以利用 r 来计算 C_{in} 的大小 (r 的典型值, $r=0.01$ 到 0.1):

$$C_{in} = \frac{I_{rms}}{2\pi * f_{sw} * V_{rms}(\min)}$$

C_{in} 取较大的值有助于减弱噪音，改善 EMI, 但是会使功率因数和电流谐波变差，尤其在高输入电压和轻载时。另一方面，小的 C_{in} 值，有助于提高功率因数和减小输入电流畸变，但是需要更大的 EMI 滤波器，会增加输入整流桥前面的功率损耗。这就要求工程师选取合适的值，以适合需求。

输出电容

输出大电容 (C_o) 的选择要根据输出电压的大小，最大允许过电压值的大小，输出功率和期望的电压纹波率来选择。

整流后的电压纹波大小 (100-120Hz, 两倍线频率) 与电容的等效阻抗和电容的峰值电流有关 ($I_{c(2f)pk} = I_o$) , ($\Delta V_o = 1/2$ 纹波电压峰峰值):

$$\Delta V_o = I_o * \sqrt{\frac{1}{(2\pi * 2f * C_o)^2 + ESR^2}}$$

使用低 ESR 值的电容器，电容的容抗会比较好，因此

$$C_o \geq \frac{I_o}{4\pi * f * \Delta V_o} = \frac{P_o}{4\pi * f * V_o * \Delta V_o}$$

ΔV_o 通常选择输出电压的 1%-5%。

尽管 ESR 通常不影响输出电压纹波，但是在计算功率损耗时要考虑的。电容器总纹波电流的真有效值 (RMS)，受线性频率和开关元件频率影响:

$$I_{crms} = \sqrt{\frac{22\sqrt{2}}{9\pi} * I_{rms}^2 * \frac{V_{rms}}{V_o} - I_o^2}$$

如果应用中对启动时间有要求，电容的选择方法是不一样的， C_o 要在允许的最大压降和时间 (t_{Hold}) 内传递所需的输出功率需求:

$$C_o = \frac{2 * P_o * t_{Hold}}{V_{o_min}^2 - V_{op_min}^2}$$

V_{o_min} 是指电容 C_o 上的最小输出电压（和输出电压纹波和带载调整率有关），

V_{op_min} 是指 PFC “功率下降” 检测模块检测出功率下降前的最小工作电压。

升压电感

设计升压电压需考虑以下几个参数，可以使用不同的方法来设计。

首先，电感值必须先确定，电感值（ L ）通常先确定，以便使启动器最大工作频率远小于最小工作频率，确保运行在一个正确的临界模式下。假设功率因素是不变的，可以列出下式：

$$T_{on} = \frac{L * I_{Lpk} * \sin(\theta)}{\sqrt{2} * V_{lrms} * \sin(\theta)} = \frac{L * I_{Lpk}}{\sqrt{2} * V_{lrms}} \quad T_{off} = \frac{L * I_{Lpk} * \sin(\theta)}{V_o - \sqrt{2} * V_{lrms} * \sin(\theta)}$$

这里 T_{on} 和 T_{off} 是指 MOSFET 的开通和关断时间， I_{Lpk} 是指电感的在一个线性周

期内的最大峰值电流。 θ 是指线性周期内的即时相位值（ $\theta \in 0, \pi$ ）。注意在一个

线性周期内 MOSFET 开通时间是不变的。（关断时间改变）

如前面所描述， I_{Lpk} 是线行峰值电流的两倍，和输入功率和输入线电压的关系式

为

$$I_{Lpk} = 2 * \sqrt{2} * \frac{P_i}{V_{lrms}}$$

通过几次数学公式转换后，可以得出一个瞬时开关频率的表达式，此公式可以替换用 T_{on} 和 T_{off} 来计算频率的公式：

$$f_{sw}(\theta) = \frac{1}{T_{on} + T_{off}} = \frac{1}{2 * L * P_i} * \frac{V_{lrms}^2 * (V_o - \sqrt{2} * V_{lrms} * \sin(\theta))}{V_o}$$

开关频率的最小值出现在正弦曲线的顶部 ($\theta=\pi/2 \Rightarrow \sin(\theta)=1$), 最大频率出现

在线性电压的过零点 ($\theta=0$ 或 $\pi \Rightarrow \sin(\theta)=0$), 此时 $T_{off}=0$.

绝对最小开关频率 $f_{sw}(\min)$ 发生在主电压最大或最小时, 因此电感值可通过下式计算得出:

$$L = \frac{V^2_{rms} \cdot (V_o - \sqrt{2} \cdot V_{rms})}{2 \cdot f_{sw}(\min) \cdot P_1 \cdot V_o}$$

在等式中 V_{rms} 可以取 $V_{rms}(\min)$ 或 $V_{rms}(\max)$, 选取最大和最小输入电压计算得出电感值中较小的一个电感值 L 。

建议 $f_{sw}(\min)$ 取 15KHz (实际可取 20KHz 以上, 避免可听见噪音), 不要随意改变内部启动器的工作方式 (参见 ZCD 和启动触发模块描述)。

一旦确定了电感 L 值的大小, 电感的整体设计就可以开始了。至于磁性材料和形状, 由于高压隔离要求, 运行频率比较高, 所以需使用高频铁氧体磁芯 (中间带有气隙的磁芯和骨架) 来做 PFC 升压电感。不同的厂商提供了各种不同性能的产品, 选择一款符合技术要求, 性价比又高的产品来做升压电感。

下一步就是估计磁芯尺寸, 计算出满足需求的最小磁芯尺寸, 可以参照下面这个经验公式:

$$\text{Volume} \geq 4K \cdot L \cdot I^2_{rms}$$

公式中 Volume 是指体积 (单位 cm^3), L 的单位是 mH , K 是指比能 (单位体积消

耗的能量), K 的大小受气隙长度 (L_{gap}) 与磁路总长 (L_e) 比值的影响:

$$K \cong 14 \cdot 10^{-3} \cdot \frac{L_e}{L_{gap}}$$

L_e/L_{gap} 的比值大小由设计者设定。

下一步就是确定绕线窗口的大小, 接下来就是确定匝数和线径。

升压电感内部瞬时储存的能量 ($1/2 * L * I_{1pk}^2$) 可以描述为储存在磁场中的能量。

能量大小可以用最大磁通密度乘以有效体积来计算

$$0.5 * L * I_{1pk}^2 = 0.5 * \Delta H * \Delta B * V_e \approx 0.5 * \Delta H * \Delta B * A_e * L_e$$

公式中 A_e 是指磁芯有效截面积, ΔH 是磁场强度变化量, ΔB 是磁感应强度变化量。

因为磁芯的磁导率很高, 为使在磁芯在一定 ΔH 变化量内不饱和, 磁芯需开气隙。虽然气隙长度 L_{gap} 只是磁路长度 L_e 的百分之几, 由于铁氧体的磁导率很高 (功率铁氧体的典型磁导率 $\mu_r = 2500$), 可以假设所有的磁场都集中在磁芯气隙处, 同时 $\Delta H \approx \Delta H_{gap}$ 。举个例子来说, 如果气隙长度和磁路长度的比值 (L_{gap}/L_e) 为 1% (这是最小建议值), 假设值和实际值的误差只有 4%, 如果气隙长度和磁路长度的比值 (L_{gap}/L_e) 更大些的话误差将会更小。

如果忽略磁芯气隙周围的漏磁, 能量平衡等式如下:

$$L * I_{1pk}^2 \approx \Delta H_{gap} * \Delta B * A_e * L_{gap}$$

穿过磁芯的磁感应强度变化量 ΔB 和穿过磁芯气隙的磁感应强度变化量 ΔB 是一

样的, ΔB 和磁芯气隙处的磁场强度关系为:

$$\Delta B = \mu_0 * \Delta H_{gap}$$

接下来, 从安培定律来考虑 (仅使用于磁芯气隙处):

$$L_{gap} * \Delta H_{gap} \approx N * I_{1pk},$$

基于能量平衡定律, 可以导出以下公式:

$$L \approx \mu_0 * \frac{N^2 * A_s}{L_{gap}} \Rightarrow N \approx \sqrt{\frac{L * L_{gap}}{\mu_0 * A_s}}$$

N 是指绕线匝数。

一旦绕线匝数确定了，接下来就是确定磁芯是否饱和了（见 Pin 4 描述）。如果计算发现磁芯非常接近饱和值，那就必须增加气隙 L_{gap} ，并且重新计算电感。线经的选择可以参考铜耗可接受限值。

$$P_{cu} = \frac{4}{3} * I_{rms}^2 * R_{cu};$$

由于工作在高频纹波电流下，受趋肤效应和邻近效应的影响，导线的有效电阻值 R_{cu} 将增加。由于这个原因导线可以使用利兹线或多股绞线。

最后，估计绕线窗口的利用系数，如果骨架不能绕下所有的线，可以选择一付更大的磁芯，但绕线需重新计算。

接下来就是给电感增加一个辅助绕组，目的是在电感电流过零时，ZCD 引脚可以检测到信号。辅助绕组只需要比较细的线就可以了，匝数是唯一一个需要确定的参数（见 Pin 5 描述）。

功率 MOSFET

选择 MOSFET 的主要参考依据是导通电阻 $R_{DS(on)}$ ，可根据输出功率来选择型号，MOS 管需承受的最大电压值固定为输出电压，MOSFET 的耐压值选择为输出电压加上最大允许正向过压和一定的安全余量。

MOSFET 的损耗分为导通损耗和开关损耗。

导通损耗计算公式如下：

$$P_{ON} = I_{Qrms}^2 * R_{DS(on)}$$

这里

$$I_{Qrms} = 2 * \sqrt{2} * I_{rms} * \sqrt{\frac{1}{6} - \frac{4\sqrt{2}}{9\pi} * \frac{V_{rms}}{V_o}}$$

由于运行在临界模式下，开关损耗仅在 MOSFET 关断时电压-电流的交叠处发生：

$$P_{CROSS} = V_o * I_{rms} * t_{fall} * f_{sw},$$

这里 t_{fall} 是指 MOSFET 在关断时的下降时间，在 MOSFET 导通时，开关损耗主要由 MOSFET 内漏极电容放电产生。总的来说，损耗可通过下式计算：

$$P_{CAP} = (3.3 * C_{oss} * V_{DRAIN}^{1.5} + \frac{1}{2} * C_d * V_{DRAIN}^2) * f_{sw},$$

C_{oss} 是指 MOS 管的漏极内部电容（@ $V_{ds}=25V$ ）， C_d 是漏极外部寄生电容， V_{DRAIN} 是指 MOS 管导通时漏极上的电压。实际上开关损耗只是一个大概的估计值，因为开关频率 f_{sw} 和 V_{DRAIN} 在线性周期内不停的变化， V_{DRAIN} 的大小不仅受输入正弦

电压的影响也受升压电感和漏极寄生电容产生谐振的影响（见图片 12）。由于这个原因， V_{DRAIN} 在每个线性半周期都有一段时间为零，“零电压开关”发生在当输入线电压小于一半的输出电压时。

升压二极管

升压二极管要选用一个快恢复二极管，选择合适的 IDC 和 RMS 值的二极管有利于减少损耗，按下式选择：

$$I_{D0} = I_o$$

$$I_{Drms} = 2 * \sqrt{2} * I_{rms} * \sqrt{\frac{4\sqrt{2}}{9\pi} * \frac{V_{rms}}{V_o}}$$

导通损耗计算如下：

$$P_{DON} = V_{to} * I_{D0} + R_d * I_{Drms}^2$$

V_{to} （指导通压降），和 R_d （微分电阻）是二极管的参数，二极管的耐压要和 MOS 管的耐压一样。

L6561 偏置电路（pin by pin）

请参考图 13 中的原理图。

Pin 1 (INV) 连接到放大器 E/A 的反向输入端和 OVP 电路。升压后的输出电压通过一个电阻分压网络联接到此引脚。

内部为 2.5V 的参考电压为加在放大器 E/A 同相输入端的，OVP 保护触发电流为 40uA。R11+R12 和 R13 按下式选择：

$$\frac{R11+R12}{R13} = \frac{V_o}{2.5V} - 1 \quad R11+R12 = \frac{\Delta V_{ovp}}{40\mu A}$$

Pin 2 (COMP) 放大器 E/A 的输出引脚，同时也是乘法器的一个输入引脚，反馈补偿网络接在 1 脚和 2 脚间，减少带宽以避免系统试图控制输出电压纹波（100-120Hz）。

最简单的补偿网络只需一个电容即可，它提供一个低频极点和高的直流增益。电容容量计算如下：以保证在 100HZ 时有 60dB 的衰减。

$$C23 = \frac{10}{2\pi * R7}$$

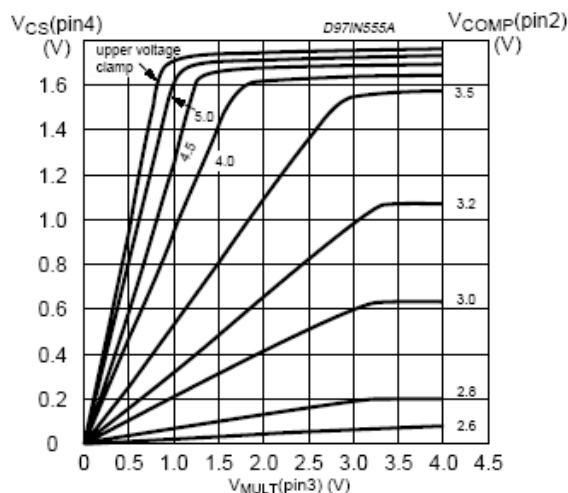
请参考【1】以获得更多关于放大器 E/A 补偿的信息。

Pin 3 (MULT) 3 脚是乘法器的第二个输入端。整流后的电压通过一个电阻分压网络联接到此引脚，以获得一个正弦波的参考电压信号。乘法器的关系式如下：

$$V_{cs} = k * (V_{COMP} - 2.5) * V_{MULT}$$

V_{cs} （乘法器的输出）是电流检测引脚上的参考电压，K 是乘法器的增益， V_{COMP} 是 2 脚上的电压（E/A 的输出）， V_{MULT} 是 3 脚上的电压。关于 V_{cs} 和 V_{MULT} 的关系图

Figure 11. Multiplier characteristics family



11 有详细的描述，图 11 描绘了乘法器的典型参数特性。乘法器的线性运行区在

V_{MULT} 0 到 3V 和 V_{CS} 0 到 1.6V 包围的区间. 最大斜率值($\Delta V_{CS}/\Delta V_{MULT}$)至少为 1.65。

考虑到这一点，接下来的步骤就是如何设置乘法器的合适工作点。

首先，确定 V_{MULT} 的峰值， $V_{multpkx}$. 这个值在线电压最大时出现，应保证这个值为 3V 或接近 3V，在宽电压输入范围，在单电压输入时，可以取小一点的值。最小值出现在输入线电压最低时。

$$V_{multpkmin} = V_{multpkmax} * \frac{V_{rms(min)}}{V_{rms(max)}}$$

最小值乘以固定的斜率 $\frac{\Delta V_{CS}}{\Delta V_{MULT}}$ 将使乘法器的输出峰值电压最大。

$$V_{xcspk} = 1.65 * V_{multpkmin}$$

如果 V_{xcspk} 超过电流检测线性限制值 (1.6V)，需选择一个更低的 $V_{multpkx}$ 重新计算。

用这种计算方式，电阻的比值为：

$$\frac{R3}{R1+R2+R3} = \frac{V_{multpkx}}{\sqrt{2} * V_{rms(max)}}$$

具体电阻值的设定，可通过调节流过 R3 的电流来设定，流过 R3 的电流值通常为

几百 μA 或更低，以减少功率消耗。

Pin 4 (CS) 电流检测比较器的反向输入端，通过这个引脚，L6562 可以检测到流过电感的瞬间电流大小，通过一个外部检测电阻 R_S 转换成电压值。一旦这个值达到了乘法器输出极限值，PWM 输出锁存器将复位，MOS 管关断。MOS 管将一直保持为关断状态，直到 ZCD 信号把 PWM 锁存器再次触发。内部的一个保护线路确保 PWM 锁存器不会被触发，除非 4 脚上的信号消失。

电流检测电阻 R_S 的大小可通过下式计算：

$$R_S \leq \frac{V_{xcspk}}{I_{Rspk}}$$

V_{xcspk} 可通过前面描述的方法计算。

$$I_{Rspk} = 2\sqrt{2} \cdot I_{rms}$$

R_S 消耗的功率大小为：

$$P_{RS} = R_S \cdot I_{Qrms}^2$$

PWM 比较器反向输入端的箝位二极管把输入电压最大箝位在 1.8V，这个值是电流检测电阻上的极限值。因此通过 R_S 上的最大电流为：

$$I_{Rspkmax} = \frac{1.8}{R_S}$$

这个值同时也是通过电感的最大电流值，但是的确保电感在此电流下没有饱和，特别是在升压转换开通（特别在低压输入时）和关闭时期容易出现饱和。

Pin 5 (ZCD) 5 脚和芯片内的零电流检测电路连接，ZCD 脚通过一个限流电阻和升压电感的辅助绕组连接。

过零检测 (ZCD) 在下降沿触发：当此脚上的电压低于 1.6V 时，PWM 锁存器置位，MOS 管导通，这样做必须要有一定的条件，首先 5 脚上的电压要下降到低于 1.6V，同时 5 脚上要经历一个电压超过 2.1V 的上升沿（在 MOS 管关闭期间）。

初-次级绕组的最大匝比， m ，必须保证在 MOS 管关闭时 ZCD 引脚上的电压，超过触发值。

$$m \leq \frac{V_O - \sqrt{2} \cdot V_{I_{rms(max)}}}{2.1}$$

如果辅助绕组也用来给 IC 供电，上面的匝比取值方法可能不符合 VCC 的供电电

压范围。为了解决这个相互矛盾的问题，可以使用原理图 13 中的自由供电方法。

限流电阻的最小取值为，当辅助绕组电压最大（绝对值）时，流过电阻的电流小于 3mA。

实际值可以在调试时微调的更好，设法使 MOS 管精确的在漏极振荡电压（升压电感，完全释放能量时和漏极电容产生的振荡电压）谷值时导通。这将使 MOS 管导通损耗降到最低。

如果这个引脚是用外部信号来驱动，L6561 将和这个信号同步（下降沿同步），

如果引脚悬空，L6561 的工作频率和内部启动器频率一致，此时即不会发生临界

模式也不会是高功率因数。但是这个特性可以在除 PFC 以外的其他模式下利用。

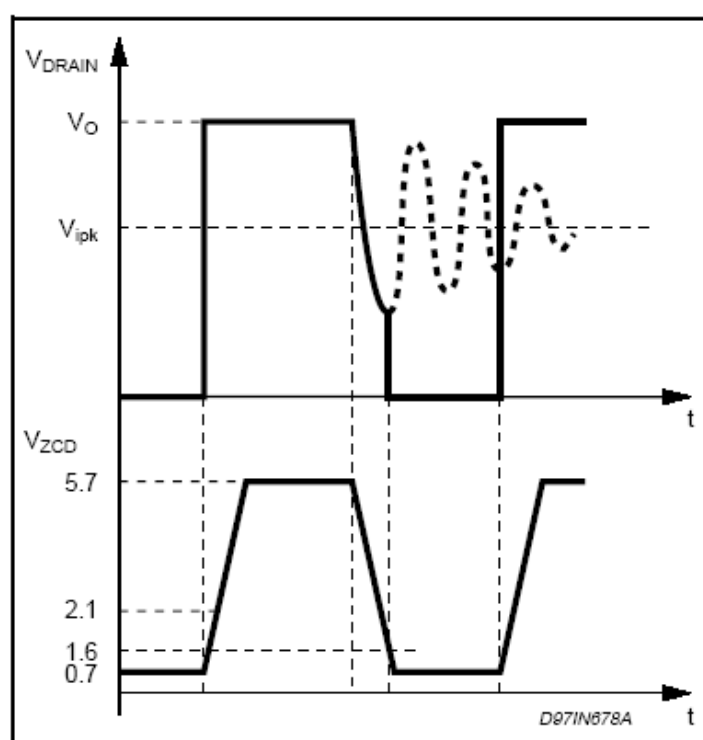
这个引脚同时也有使能功能，如果这个引脚上的电压低于 150mV，芯片将被关

闭，这样的话，超过 10mA 的电流会从这个引脚被抽出，芯片的休眠电流将减少

到 1.4mA。当引脚上的下拉电压消失后同时内部电流源提供一个 150uA 的电流

到此引脚，芯片重启。

Figure 12. Optimum MOSFET Turn-on



Pin 6(GND). 这个引脚是内部信号电流和门极驱动电流的返回点。在画 PCB 时，

这两个回路应分开。

Pin 7 (GD)驱动输出引脚，这个引脚可以驱动外部 MOS 管，提供高达 400mA 的

灌电流和抽电流能力。为了避免在芯片供电欠压时，漏电流误把外部 MOS 管开

通，芯片内一个下拉电路把 5 脚电压拉低，下拉电路保证引脚上最大电压不超过

0.3V ($@I_{\text{sink}}=10\text{mA}$) ,在 $V_{\text{CC}}>3\text{V}$ 时。由于使用这个方法，可以省略连接在门

极和源极上的下拉电阻。

Pin 8 (V_{CC}) 芯片的供电引脚。这个引脚连接到一个外部启动电路（通常通过一

个电阻接到整流桥后），和自供电电路。

任何结构的自供电电路，都有一个电容并联在 VCC 引脚和地脚上，