

DSP 与单片机串口通信的设计与实现

闵晓勇

(西安电子科技大学通信工程学院, 陕西 西安 710071)

摘要 结合实际工程应用重点介绍了 TMS320VC5416 与单片机 89C51 之间串行通信的实现方法。通过 DSP 的输入接口对 89C51 的输出串口进行高速采样和判决达到单片机对 DSP 的数据传输, 而通过将 DSP 所发送的数据进行数据变换达到 89C51 串口接收的标准来实现 DSP 对单片机的串行通信。串行接口与并行接口相比, 最大的优点就是减少了使用 DSP 的引脚数目, 降低了接口电路设计的复杂性。同时, 充分利用 DSP 多功能串行接口和 DMA 搬移数据的能力, 使 DSP 在处理串口通信时不会占用太多的处理时间, 节约了 DSP 的资源。

关键词 多通道缓存串行口 (McBSP); 串口通信; DSP

中图分类号 TN43

TI 公司的定点通用数字信号处理器 TMS320VC5416 以其强大的功能及优秀的性能价格比而得到了广泛的应用, 为了采用单片机进行控制和信息交流, 需要设计一个简单的接口, 串行接口与并行接口相比, 其最大的优点就是减少了使用 DSP 的引脚数目, 降低了接口设计的复杂性。同时充分利用 DSP 多功能串行接口和 DMA 搬移数据的能力, 使 DSP 在处理串口通信时不会占用太多的处理时间, 节约了 DSP 的资源。

1 TMS320VC5416 的多通道缓冲串口 (McBSP) 简介

TMS320VC5416 提供了 3 个高速、全双工、多通道缓存串行口 (McBSP), 每个串行口可以支持 128 通道。McBSP 是在标准串行接口的基础之上对功能进行扩展, 因此它具有与标准串行接口相同的基本功能: (1) 全双工通讯; (2) 拥有两级缓冲发送和三级缓冲接收数据寄存器, 允许连续数据流传输; (3) 为数据发送和接收提供独立的帧同步脉冲和时钟信号; (4) 支持外部移位时钟或者内部移位时钟。

此外, McBSP 还具有以下特殊功能: (1) 串行字长度可选, 包括 8、12、16、20、24 和 32 位; (2) 支持 U-Law 和 A-Law 数据压缩扩展; (3) 帧

同步脉冲和时钟信号的极性可编程; (4) 内部时钟和帧同步脉冲的产生可编程。

1.1 McBSP 的结构

McBSP 在结构上可以分为一个数据通道和一个控制通道。

数据通道负责完成数据的发送和接收。McBSP 的接收操作采取 3 级缓冲方式, 发送操作则采取 2 级缓冲方式。这种多级缓冲方式使得片内的数据搬移和外部数据的通信可以同时进行。

控制通道完成的任务包括内部时钟产生、帧同步信号产生、对这些信号的控制以及多通道的选择等。控制通道还负责产生中断信号 RINT 和 XINT 送往 CPU, 产生接收同步事件 REVT 和发送同步事件 XEVT 通知 DMA 控制器。

1.2 McBSP 帧同步和时钟信号

McBSP 的时钟和帧同步脉冲均可以由内部的采样率发生器产生后输出, 或者是由外部输入, 用户只需设置 PCR 寄存器中相应的位即可。同样的, 用户也可以对外部管脚的 FSR, FSX, CLKR 及 CLKX 信号的有效电平/触发边沿的极性进行任意的设置。McBSP 的接收与发送使用相反的有效边沿, 这对于接收和发送使用同一时钟 (不论是内部产生还是外部输入) 的应用系统带来许多好处, 可以为数据的传输在收发边沿处留出更多的建立和保持时间。

收稿日期: 2005-04-07

帧有效表示一帧串行数据传输的开始。帧同步信号的产生方式由管腿控制寄存器 (PCR) 中的 FSXM 位以及采样率发生器寄存器 (SRGR) 中的 FSGM 共同控制。

CLKGDV、FPER 和 FWID 位控制, 它们之间的关系如下:

$$\text{CLKG 频率} = \text{采样率发生器输入时钟的频率} / (\text{CLKGDV} + 1)$$

$$\text{FSG 的周期} = (\text{FPER} + 1) \times \text{CLKG}$$

$$\text{FSG 的有效电平宽度} = (\text{FWID} + 1) \times \text{CLKG}$$

McBSP 的一种配置(异步串口):

STM PCR, SPSA2

STM #0B0CH, SPSD2

输入和输出帧同步都是低有效; 输出帧同步由采样率发生器寄存器 (SRGR) 中的 FSGM 控制, 输入帧同步由 FSR 决定; 输入和输出时钟由采样率发生器寄存器决定。

STM SRGR1, SPSA2

STM #009eH, SPSD2 帧同步宽度位1
个CLKG, 采样率为140M/0x9f=923274 b/s

STM SRGR2, SPSA2

STM #2000H, SPSD2 采样率发生器的时钟由CPU提供

2 89C51的串口

2.1 串行接口的构成

C51的串行口主要由2个物理上独立的串行数据缓冲器SBUF.发送控制器.接收控制器.输入移位寄存器和输出控制门组成。

2.2 串行口的工作方式

串行口的4种工作方式中, 串行通信只使用方式1、2、3。方式0主要用于扩展并行输入输出。下面只介绍方式1。其他的参考文献[2]。

在方式1状态下, 串行口为8位异步通信接口。一帧信号为10位: 1位起始位 (0), 8位数据 (低位在先) 和1位停止位 (1)。TXD为发送位, RXD为接收端。波特率不变。

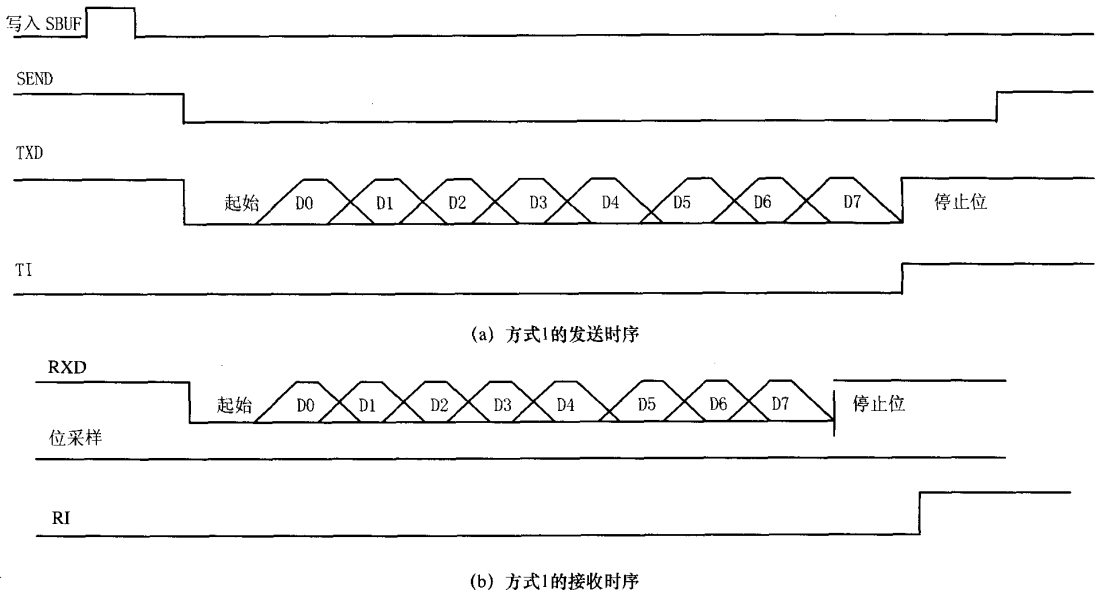


图1 单片机串行口时序

3 TMS320C5416与单片机89C51通过串口进行通信的实例

本例将DSP的一个串口和C51相连, DSP的McBSP的数据搬移工作由其DMA负责。DSP输入的帧同步信号由C51发送的起始位提供, 输入的时

钟采样信号由其内部产生; DSP输出的帧同步信号和时钟由其内部产生。单片机工作在方式1上。DSP与单片机通过串口进行通信的实例所需的串口连线示意图如图2所示。

在此实例中, C51就以方式1正常的接收和发送, 将C51的波特率设置成57600 bit/s。DSP的串口

采样率为 $140M/0x9f=923274$ b/s。DSP和C51串口速率比为 $923274/57600=16.03$,即C51的1 bit被DSP采样成了16.03 bit, DSP的工作流程如图3所示。

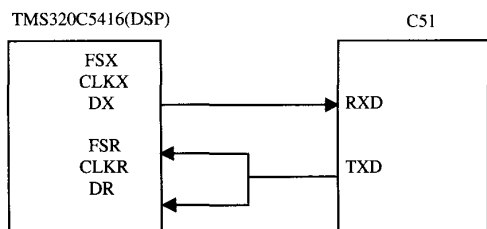


图2 DSP和单片机的连接框图

在C51端的发送和接收:

(1) 发送: CPU执行一条写入SBUF的指令后,便启动串行口发送,数据由TXD输出,发送完一帧信息时,发送中断标志置1。时序如图1(a)。

(2) 接收: 当允许输入位REN置1后,接收器便以波特率的16倍速率采样RXD端电平,当采样到1至0的跳变时,启动接收器接收,并复位内部的16分频计数器,以实现同步。在RI=0的状态下,接收到停止位为1(或者SM2=0)时,将停止位送入RB8,8位数据进入接收缓冲器SBUF,并置RI=1中断标志。时序如图1(b)。

在DSP端的接收和发送:

(1) 发送: DSP将需要发送的数据放在发送缓冲区,并对发送的数据进行数据扩展: DSP每次只发送一个字节,将此字节的每一bit扩展为16位bit,“0”扩展为“0x0000”,“1”扩展为“0xFFFF”,在扩展后的数据头上加一个字“0x0000”,尾上加一个字“0xFFFF”,这样将需要发送的一个字节扩展成为10个字,这10个字组成一帧,通过DSP的串口发送出去。

(2) 接收: DSP串口接收9字(16bit)为一帧,当帧同步信号到来时,TMS320C5416开始启动接收,根据上面讨论的结果,C51的1 bit被DSP采样成了16.03 bit,当收到9字后,TMS320C5416停止接收。并对DSP接收到的数据应该进行判决:对接收到的每个字,取其中间的5位进行大数判断,如果有大于或者等于3个“1”的,则判断收到的此bit为“1”,否则为“0”。DSP收到的一帧为C51发送的一个字节。

通过上面的讨论,DSP与单片机可以实现串口通信。

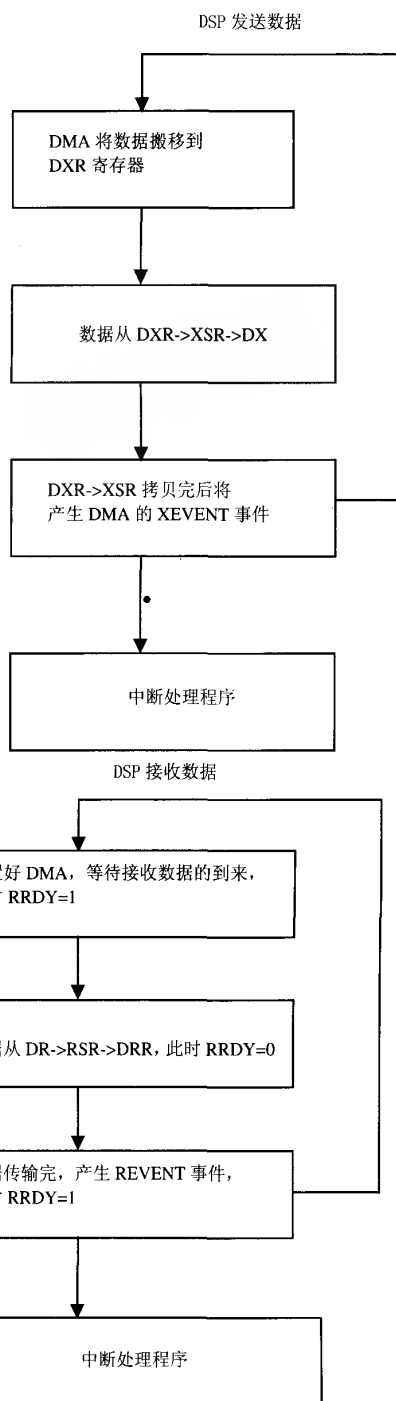


图3 DSP发送和接收数据串口的工作流程

4 总结

在调试过程中,由于我们需要的C51传输的速率较高,设定在57600kb/s,DSP的CLKG频率设定在923274 b/s。在很多地方C51不需要如此高的

速率。而DSP的CLKG 频率 = 采样率发生器输入时钟的频率 / (CLKGDV+1) , DSP一般工作速率大于100Mb/s, 而CLKGDV只有8位, 从而CLKG 频率较大, 不能满足C51的串口频率较低的情况, 所以为了设计的灵活性, CLKR和CLKX应该接外部时钟, 通过改变外部时钟和CLKGDV的值来改变DSP的CLKG 频率, 达到与C51之间的速率匹配。为了增加通信的可靠性, 可以在通信协议中增加一些校验工作。

参考文献

- 1 TMS320C54x DSP Enhanced Peripherals. Texas Instruments. Literature Number: SPRU302. 1999.
- 2 张雄伟, 曹铁勇. DSP芯片的原理与开发应用(第2版). 北京: 电子工业出版社, 2000.
- 3 何立民. 单片机应用系统设计. 北京: 北京航空航天大学出版社, 1990.

作者简介

闵晓勇(1975—), 男, 西安电子科技大学通信工程学院硕士研究生。研究方向: 数字。

Design and Realization of Serial Communication between DSP and SCM

Min Xiaoyong

(School of Telecommunications Engineering, Xidian University, Xi'an 710071, China)

Abstract This paper gives a detailed introduction to the implementation of serial communication between TMS320VC5416 and 89C51(SCM) in engineering application. Data can be transported into DSP from SCM by sampling and judging the output port of 89C51 at the input port of DSP and into SCM from DSP by transferring the output of DSP into the standard of serial port of 89C51. Serial communication has the advantage over parallel communication that the number of pins of DSP used is reduced, and thus the designing complexity of the interface circuit can be lowered greatly. In addition, full use of the DSP multifunction serial interfaces and the capability of DMA to transport data can reduce the time needed for DSP to process serial communication and therefore save the resource of DSP.

Keywords multichannel buffered serial port(McBSP); serial communication; DSP

(上接第12页)

参考文献

- 1 邵贝贝译. μ C/OS-II -源码公开的实时嵌入式操作系统. 北京: 中国电力出版社, 2001.
- 2 Stankovic, John A, Krithi Ramamritham. Tutorial Hard Real-Time Systems Washington, D. C: Computer Society Press of The IEEE, ISBN 0-8186-4819-8, 1998.

- 3 Barr, Michael Programming Embedded system in C and C++, Sebastopol, CA: o' Reilly & Associates, Inc. 1999

作者简介

李建军(1977—), 男, 西安电子科技大学硕士研究生。研究方向: 仿真与信号处理, 嵌入式系统应用。

Porting of μ C/OS-II on S3C4510B

Li Jianjun

(School of Electronic Engineering, Xidian University, Xi'an 710071, China)

Abstract This paper introduces the architecture and principle of the embedded real-time operation system of μ C/OS-II and the architecture and characteristics of S3C4510B by Samsung Corporation and presents the scheme of porting μ C/OS-II on S3C4510B. It also explains some points to be paid attention to in system porting and realizes the porting of μ C/OS-II on S3C4510B.

Keywords real time operating system; portable; kernel; microcontroller unit