

模拟乘法器电路设计

冯业胜

(中国兵器工业第 214 研究所 蚌埠 233042)

摘 要 主要介绍了运用运算放大器的对数、反对数电路实现模拟信号乘法运算的原理和实用化模拟乘法器电路的拓扑结构、设计要点等。

关键词 运算放大器 对数放大器 反对数放大器 四象限运算

1 引 言

模拟乘法器是一种基础的信号处理电路,广泛地应用于各种电子系统。有多种方法可以实现模拟乘法运算,大家比较熟悉的是运用运算放大器的对数和反对数电路的方法。这种方法原理清晰,电路简单,因而最为常用。教课书上及大多数的模拟电路书籍中介绍的也都是这种方法。但书上介绍的原理性的东西多,实用性的内容少,即使个别地方给出实用化的电路,也只能用于一象限的运算(输入信号只能是大于零的正信号),而不能用于四象限运算。因此,大多数情况下,看过书以后也不知如何设计一个实际的模拟乘法器电路。这里,从基本原理出发,介绍运用运算放大器的对数和反对数电路设计模拟乘法器电路的思路、实用化电路的结构以及需要注意的问题。

2 基本原理及电路

对数—反对数模拟乘法器的电路技术主要基于如下两条原理:一是对数运算的基本性质,即两个数的对数和等于这两个数积的对数,用公式可表示为 $\ln X + \ln Y = \ln(XY)$;二是晶体管的基本特性,即晶体管 PN 结的正向压降与电流成对数关系,用公式表示为 $V_{be} = (KT/q) \ln(I_c/I_s)$ 。式中 V_{be} 是发射结的压降, I_c 为集电极电流, I_s 为反向饱和漏电流, KT/q 是一个系数,有的地方写

为 V_T ,实际上是一个与温度有关电压系数。

将上述晶体管特性与运算放大器相结合,可以得到对数和反对数放大器,把两个对数放大器的输出求和(加法器),再进行反对数放大,即可实现模拟信号的乘法运算。

一般的教课书中给出的原理性的模拟乘法器电路如图 1 所示。

图 1 中 A_1 、 A_2 为对数放大器; A_3 为加法器,用于将 A_1 、 A_2 的输出求和; A_4 为反对数放大器。

$$V_{o1} = -V_{be1} = -V_T \ln(I_{c1}/I_{s1})$$

$$= -V_T \ln(V_x/R_1 I_{s1})$$

$$V_{o2} = -V_T \ln(V_y/R_2 I_{s2}),$$

$$V_{o3} = -(V_{o1} + V_{o2})$$

$$= V_T \ln(V_x V_y / R_1 R_2 I_{s1} I_{s2})$$

$$V_o = -I_{s3} R_4 \exp(V_{o3}/V_T)$$

$$= -V_x V_y I_{s3} R_4 / R_1 R_2 I_{s1} I_{s2}$$

T_1 、 T_2 、 T_3 三个晶体管相互匹配时, $I_{s1} = I_{s2} = I_{s3} = I_s$, 取 $R_1 = R_2 = R_4 = R$, 则有

$$V_o = -V_x V_y / I_s R$$

这个输出表达式的分母中存在晶体管的反向饱和漏电流 I_s , 它对温度很敏感, 因而造成乘法器输出电压 V_o 随温度变化。所以说, 图 1 的电路只是原理性的, 不具有任何的实用价值。

要设计一个实用的模拟乘法器电路, 首先须消除 I_s 因子, 以避免输出随温度变化。那么, 如何能消除呢? 在教课书上我们也学到过类似图 1

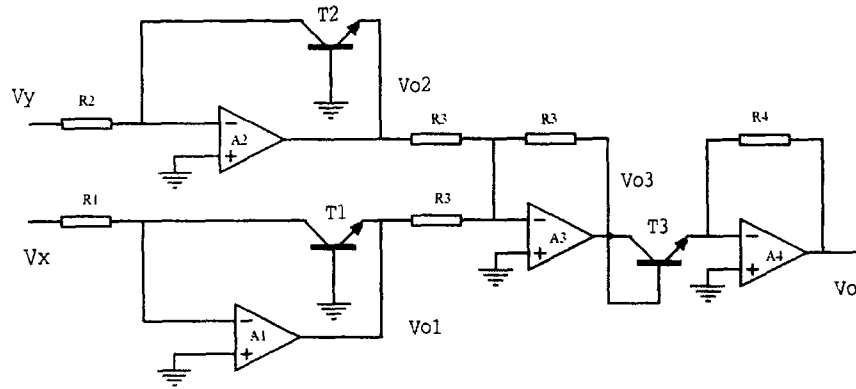


图 1 模拟乘法器原理电路图

结构的除法器电路,其输出表达式中也存在 I_s 因子,但它是在分子上的。这样,如果将乘法运算和除法运算合在一起,就可以消去对温度敏感的 I_s 因子。实际的做法是,将乘法器的输出 $V_o = -V_x V_y / I_s R$ 再与另一个信号(比如 V_z)进行除法运算,最终的输出将变为 $V_{OUT} = V_x V_y / V_z$, 只要将 V_z 接一个固定的电压,就是乘法器。

体的电路。电路结构上有多种形式,比如可以完成乘法运算后再进行除法运算;也可以在对数放大后进行加和减运算,比如在图 1 中,将 V_z 经对数放大后接到运放 A3 的同相端。但这些电路形式相对复杂一些,下面介绍一种简单、常用的电路形式。

实用的模拟乘法器电路大都是乘法/除法一

3 模拟乘法器/除法器电路

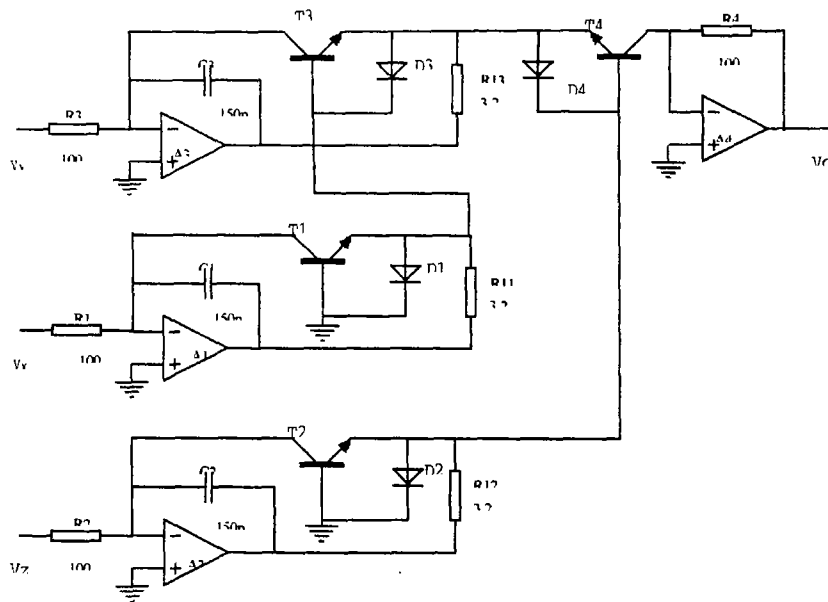


图 2 模拟乘法器/除法器电路图

图 2 是实用电路中较常见的一种电路形式。图中 A1、A2、A3 是对数放大器,晶体管 T1、T3 的 be 结实际上是串联的,这就形成了加法运算,或者换句话说,得到 V_x 、 V_y 的乘法运算。A1、A3 的输出驱动反对数放大器 A4,从而产生以 V_o 表示的 V_x 、 V_y 之积。

对 A2 的输出处理方式则有所不同,该电压使 T4 的电流减小,对数量相减形成除法。

下面从理论上推导该电路是如何实现乘法/除法运算的。

$$V_{be1} + V_{be3} = V_{be2} + V_{be4}$$

$$V_T \ln(I_{c1}/I_{s1}) + V_T \ln(I_{c3}/I_{s3}) = V_T \ln(I_{c2}/I_{s2}) + V_T \ln(I_{c4}/I_{s4})$$

在四只晶体管相互匹配时, $I_{s1} = I_{s2} = I_{s3} = I_{s4}$, 则有

$$I_{c1} I_{c3} = I_{c2} I_{c4}$$

$I_{c1} = V_x/R_1$, $I_{c2} = V_z/R_2$, $I_{c3} = V_y/R_3$, $I_{c4} = V_o/R_4$, 代入上式, 则有

$$V_x V_y / R_1 R_3 = V_z V_o / R_2 R_4, \text{ 取 } R_1 = R_2 = R_3 = R_4, \text{ 则}$$

$$V_o = V_x V_y / V_z$$

取 V_z 为固定值(如 1V), 该电路可作为乘法器; 取 V_x 或 V_y 为固定值(如 1V), 可作为除法器。而且该电路无论作为乘法器还是除法器, 都消去了对温度敏感的 I_s 因子。

图 2 的电路中其它的元器件如电容 C1、C2、C3 和电阻 R11、R12、R13 是用来提高对数放大器的反馈稳定性的; 二极管 D1、D2、D3、D4 用来保护四个对数晶体管在承受反向电压时不受损伤, 以保证对数特性。但该电路只能用于一象限的运算, 即输入 V_x 、 V_y 、 V_z 只能是正的电压信号, 这是由于晶体管的 PN 结具有单向导电性。从电路图上可以看出, 如果输入信号为负, 晶体管反向偏置, 实际上导致运放的反馈是开路的, 不再具有对数放大器的特性。

一象限的乘法器的应用当然会受到很多限制, 只有能实现四象限运算才能得到更广泛的应用, 才能算是功能完整的乘法器。如何才能实现

四象限的运算呢?

下面介绍四象限模拟乘法器电路。

4 四象限模拟乘法器电路

实现四象限运算的关键是解决由于晶体管的单向导电性而使得电路中的对数放大器和反对数放大器只能输入正(或负)电压信号的问题。我们可以仿照三极管加上正向偏置电压后就可以放大交流信号(正负信号)的方法, 给对数放大器和反对数放大器加上正向偏置, 使其在输入负信号时对数晶体管仍然正向导通, 从而不论输入正或负信号, 均可完成对数运算和反对数运算。

图 3 是一个四象限的模拟乘法器电路, 它与图 2 的电路在主体结构上是一样的。图中 V_R 是一个固定的正电压, 它和输入信号 V_x 一起加到对数放大器 A1 的输入端, 或者说对数放大器 A1 的有效输入实际上是 $V_x + V_R$ 。因此, 只要 $V_x + V_R$ 是正值, 对数放大器 A1 就能正常工作在对数状态。对数放大器 A3 与反对数放大器 A4 的情况与此类似。

既然该乘法器的两个有效的输入信号是 $(V_x + V_R)$ 和 $(V_y + V_R)$, 那么如果不在电路上进行特殊的处理, 最终的乘积输出将是 $(V_x + V_R)(V_y + V_R)$, 而不是我们要求的 $V_x V_y$ 。从图 3 的电路图中可以看到, V_x 、 V_y 、 V_R 也连接到了反对数放大器 A4 上, 这就是为了消去最终输出中多余的乘积项所必须的电路结构。下面从理论上推导该电路的输出表达式。

图 3 中的对数晶体管 T1、T2 的基极都是通过 5.6Ω 的电阻接地的, 都非常接近地电位, 两个基极的电位则更接近, 可以认为是等电位的。这样, 则有

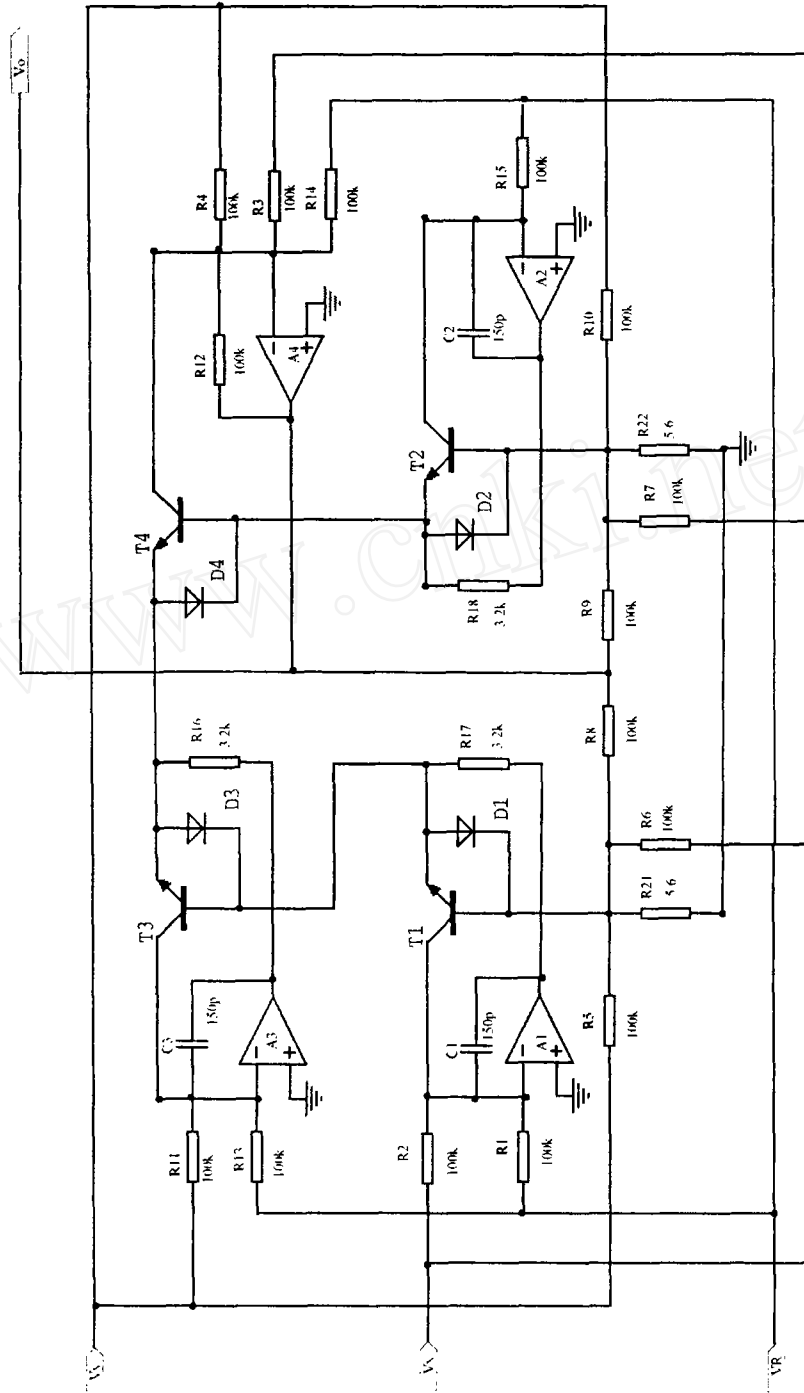
$$V_{be1} + V_{be3} = V_{be2} + V_{be4}$$

$$V_T \ln(I_{c1}/I_{s1}) + V_T \ln(I_{c3}/I_{s3}) = V_T \ln(I_{c2}/I_{s2}) + V_T \ln(I_{c4}/I_{s4})$$

在四只晶体管相互匹配时, $I_{s1} = I_{s2} = I_{s3} = I_{s4}$, 则有

$$I_{c1} I_{c3} = I_{c2} I_{c4}$$

图 3 四象限模拟乘法器电路图



$$I_{c1} = V_x/R_2 + V_R/R_1, I_{c2} = V_R/R_{15},$$

$$I_{c3} = V_y/R_{11} + V_R/R_{13},$$

$$I_{c4} = V_x/R_3 + V_y/R_4 + V_R/R_{14} + V_o/R_{12}$$

代入上式则有

$$V_x V_y / R_2 R_{11} + V_y V_R / R_1 R_{11} +$$

$$V_x V_R / R_2 R_{13} + V_R V_R / R_1 R_{13}$$

$$= V_x V_R / R_3 R_{15} + V_y V_R / R_4 R_{15} +$$

$$V_R V_R / R_{14} R_{15} + V_o V_R / R_{12} R_{15},$$

取 $R_1 = R_2 = R_3 = R_4 = R_{11} = R_{12} = R_{13} = R_{14} = R_{15}$, 则 $V_x V_y$ 以外的乘积项被消去。输出表达式为

$$V_o = V_x V_y / V_R$$

式中的输入信号 V_x 、 V_y 可正可负, 也就是说这个电路能够完成四象限乘法运算。但要注意的是该电路在作为四象限乘法器时输入信号需满足 $V_R \geq V_x$ 、 $V_y \geq -V_R$ 的条件限制。

该电路中电阻 R_5 、 R_6 、 R_7 、 R_8 、 R_9 、 R_{10} 等是用于调整零位和满幅度输出的。零位调整等对制作出高精度的模拟乘法器实际产品是重要的(一般也是必需的)一步。

5 模拟乘法器电路设计需注意的问题

上面主要介绍模拟乘法器的电路原理、设计思想、拓扑结构等。但要想设计并制作出精度高、线性度好、性能稳定的实际产品, 还需要重点关注下述几个方面的问题。

5.1 对数晶体管的电流限制

晶体管 PN 结的电流在 $1\text{nA} \sim 1\text{mA}$ 的范围内时, 电压与电流才具有精确的对数关系, 因此乘法器中对数放大器和反对数放大器的对数晶体管的电流必须限制在这个范围内, 才能保证电路的精度。

另外, 对数晶体管的 be 结在承受反向电压时极易受伤, 从而影响对数性能。因此, 需要加反向保护二极管(上图中的二极管 D_1 、 D_2 、 D_3 、 D_4), 以避免意外情况下承受反向电压而造成损伤。

5.2 对数晶体管、电阻等元器件的匹配性要求

上述图 2、图 3 的电路, 要求四个对数晶体管

的性能参数完全匹配才能实现乘法运算, 因此设计时需选用集成在一只芯片上的、专用的对数晶体管阵列。因阵列中的晶体管在设计、结构、工艺等方面完全一致, 其性能参数的匹配性更接近理想要求。

上述图 2、图 3 的电路中的一些电阻被要求是等值的, 因此相关电阻的精度和温度稳定性也是很重要的。以图 3 的电路为例, 如果电阻的精度为 1%, 最大可造成 40mV 的零位偏离或输出误差(这个误差已经太大了)。所以, 一般需选用精度优于 0.1%、温度稳定性好的薄膜电阻。

5.3 对数放大器的反馈稳定性

对数放大器的反馈网络是非线性的, 且电压增益很低, 因而其稳定性较差。需要进行稳定性设计, 图 3 中电容 C_1 、 C_2 、 C_3 和电阻 R_{16} 、 R_{17} 、 R_{18} 就是进行稳定性补偿的。

5.4 零位调整网络

实际的模拟乘法器电路用的四个对数晶体管不可能完全匹配, 电阻的阻值会有离散性, 运算放大器有失调等, 这些都会造成输出误差尤其是零位的偏离。模拟乘法器的输入信号幅度较低时, 输出信号的幅度更低, 零位电压对输出精度的影响尤其严重。因而模拟乘法器电路需要专门进行零位调整。

模拟乘法器实际上存在三种状态下的零位, 即 $V_x = V_y = 0$, 仅仅 $V_x = 0$, 仅仅 $V_y = 0$ 三种。对这三种状态下的零位, 都需设计专门的调整网络。图 3 中的电阻 R_5 、 R_6 、 R_7 、 R_8 、 R_9 、 R_{10} 等就是用于调整零位的。

6 结束语

以上介绍了对数—反对数模拟乘法器电路设计的一些问题, 由于篇幅有限, 有些不能详细讲述, 诸如怎样设计计算每个元器件的参数等都是必须加以重视的。

参考文献

- 1 戴维德 F·斯图特. 运算放大器电路设计手册
- 2 李清泉, 董昌宁. 集成运算放大器原理和应用