

图 12

来看，由于它将大量校准它的设备移置到内部，大大简化了自动化校准系统，提高了自动化程度。这样的系统组成如图12所示。

整个系统除了需要在5700A外校准时将三个标准用人工接线到5700A输入端外，不再需要人的参与，这种具有高技术集成的校准系统为计量工作提供了巨大的技术和经济效益，同时将计量学的理论提高到了一个新的水准。

采用FFT技术的频谱分析仪

张国玺 译

一、前言

本文具体描述了用高速数字信号处理器(ADSP2100)、模数转换器(AD7672)和有关模拟电路来实现快速傅里叶变换(FFT)，并能对100KHz带宽信号作实时处理的一种数字频谱分析仪的详细设计。采用这种技术的分析仪具有如下一些优点：结构简单、成本低、噪声小、谐波失真小、信号动态范围大于72dB并便于和个人计算机联机组成实时数字信号处理系统。

以扫频外差技术为基础的频谱分析，是解决兆赫级带宽信号分析问题的最佳方法。然而，对复杂信号进行外差和带通滤波处理所需用的精致而复杂的模拟电路的研制，几乎使任何工程师都要付出艰辛的劳动。幸好，仅需要分析窄带信号的设计师们有另一种技术可用：这就是由高速数字信号处理器及模/数转换器实现的快速傅里叶变换(FFT)技术，它能简化一

台可处理100KHz信号的、动态范围为72dB的频谱分析仪的结构。

由数字信号处理器(DSP)、模/数转换器(A/D C)、模拟电路、程序和数据存储器及接口逻辑所组成的一种低成本和高性能的频谱分析仪的系统见图1。此系统用一种公共的地址和数据总线实现板内(ON-BOARD)电路与外部主处理器(HOST CPU)之间的通

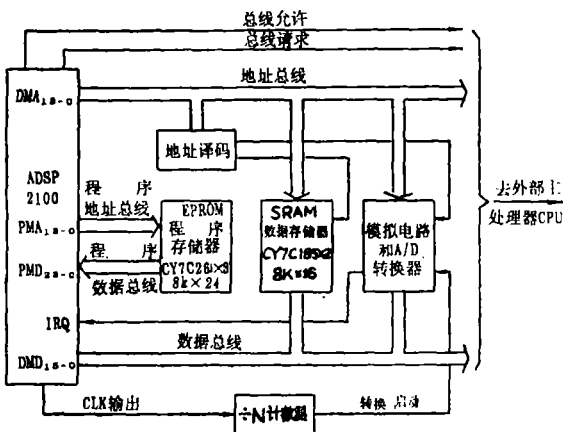


图 1 采用哈佛体系结构的频谱分析框图

讯。这样的外部处理器可以是某一个人计

算机的CPU，因而利用个人机的CRT显示便能显示信号的频谱分析结果。

频谱分析仪和任何数据采集系统一样，它的性能在很大程度上依赖于其模拟前端电路。为此，设计师就必须对那些能使谐波失真和寄生噪声达到最小化的电路进行认真地选择。在图2示出的模拟电路

中，包括了一个200nS的快速跟踪一保持放大器（HTCO300）、一个漂移为1.5 PPM/°C的电压基准（AD588）、一个转换时间为3 us的12比特模/数转换器（AD76-72）和一个如图3所示的9阶椭圆抗混叠滤波电路。

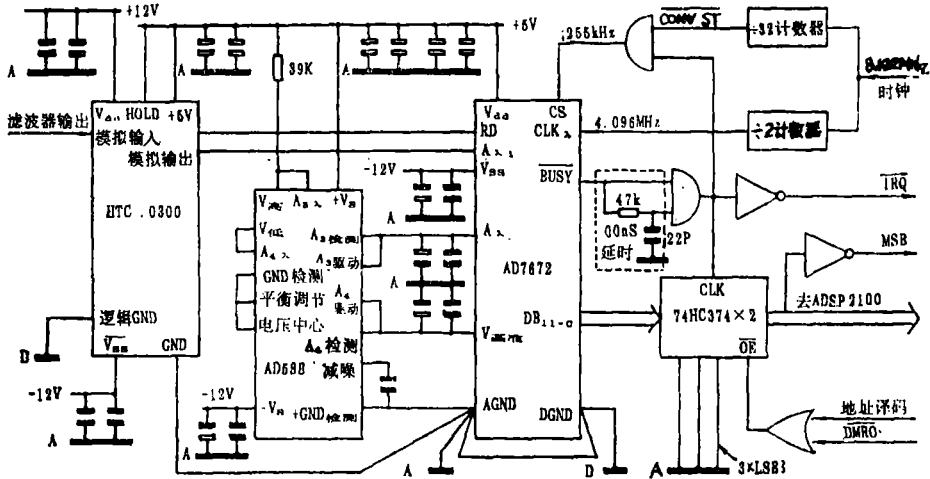


图2 频谱分析仪中，数字和模拟电路的地应接在一个公共点上。

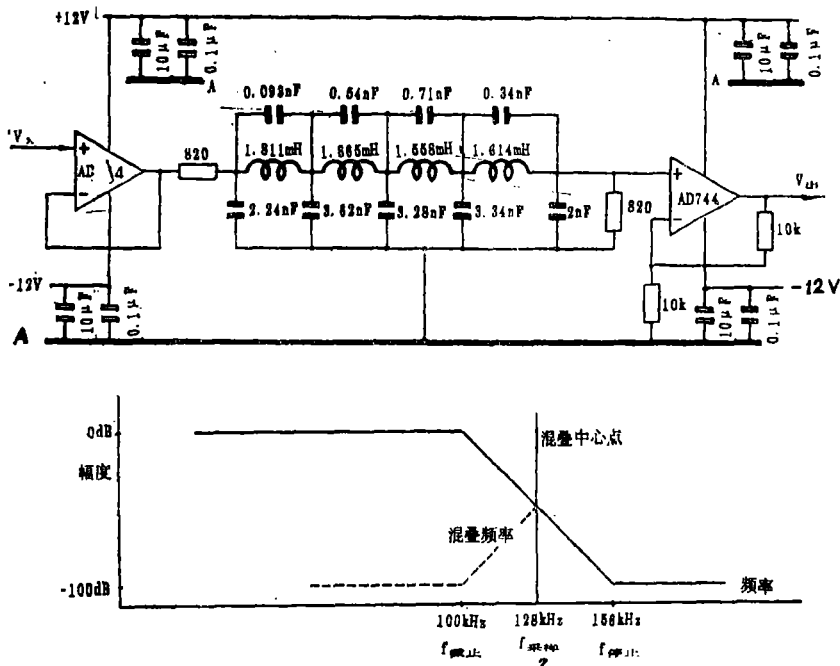


图3 一个电阻带衰减为-100dB，截止频率为100KHZ的9阶椭圆滤波电路。

频谱分析仪的输入带宽和动态范围取决于所选用的模/数转换器的性能: AD7672是一个最大输入带宽为333kHz、信噪比为72dB的模/数转换器。这种CM-OS的AD7672要求外接一个如AD588那样具有1.5PPM/°C漂移的电压基准。利用该基准的驱动输出端(OUT FORCE TERMINAL)和检测输出端(OUT SENSE TERMINAL)可保证实现AD588与AD7672之间的高精度开尔芬连接(EKELVIN CONNECTION)。

跟踪一保持放大器的选择取决于频谱分析仪对输入信号的采集速度。因为这种频谱分析仪的信号通过速率(THROUGHPUT RATE)为256kHz,所以在信号转换连续进行之间仅有的时间为3.9μs。若从此时间减去AD7672的3μs开销(OVERHEAD)和100ns的分配附加余量(EXTRA MARGIN)。结果是剩下来供信号采集之用的时间仅为800ns。然而,由于HTCO300的信号采集时间为200ns、孔径晃动(APERTURE JITTER)为100ps,所以采用这种跟踪一保持放大器就很容易满足上述技术要求。此外,由于该器件具有250V/μs的转换速率和8MHz的信号带宽,因而就能保证做到此频谱分析仪的谐波失真很小。

设计师们通常选择开关电容或有源滤波电路作为抗混叠部件。然而,开关电容滤波电路中的高频时钟脉冲会给信号注入噪声,而有源滤波电路中的运算放大器的转换速率不高又会引入不希望的失真。采用无源RLC构成的滤波电路则可避免上述的两个问题。图3所示出的这个9阶椭圆滤波电路可以提供100dB的阻带衰减和0.1dB的通带波纹。这种椭圆滤波电路的相频特性虽然不是线性的,但它的幅频特性却是线性的。由于频谱分析主要关

心的是输入信号的幅度,因而相位误差对大多数设计师来说则是次要的。

为便于最终确定该系统的带宽上限,兹将截止频率设定在100kHz。由于该系统所用的采样频率为256kHz,因而位于过渡带中点的奈奎斯特(NYQUIST)频率应为128kHz,这种情况可从所画出的该椭圆滤波电路的幅频特性图上看出来。利用这种滤波电路的滚降特性能把大于156kHz的那些频率衰减100dB。由于介于100kHz和128kHz之间的是一个截止区(DEADBAND),从而在数字频域中任何大于100kHz的频率皆会被扔掉,其中包括折叠到该截止区内的任何混叠频率。

ADSP2100数字信号处理器能为这种频谱分析仪提供所需要全部计算能力。该器件执行一条单指令的时间仅为125ns(速度比它较快的ADSP2100A的指令周期为80ns)。然而,采用该器件的并行总线结构(PARALLEL DESIGN)和哈佛体系结构(HARWARD ARCHITECTURE)就能使该处理器在每个指令周期中执行多种操作,例如,在一个指令周期中让ADSP2100生成下一个后继程序地址、取出要执行的下一条指令、执行一些数据传送指令、更新一些地址指针以及完成一种运算。正因为如此,这种处理器方能在12.77ms的时间内来完成一组为1024个点的浮点FFT。

二、处理器的接口

从数字信号处理器到模/数转换器之间的接口电路(见图2)应当为正确定时与总线隔离而提供条件。模/数转换器和跟踪一保持放大器的定时时钟是由ADSD2100的CLK OUT所输出的8.192MHz

时钟导出的。将 ADSP2100 的 CLK OUT 接于一个 +2 数器上便得到计 AD7672 的 4.096MHz 时钟, 将该时钟继之以 16 分频可产生 256kHz 的系统采样频率, 并由此而得到 128kHz 的系统总输入带宽。

由系统板上的一个定时器所产生的宽度为 500ns 的 CONV ST 脉冲, 对模/数转换的启动和跟踪一保持放大器的进入“保持”起引导作用。当 AD7672 刚一接收到此脉冲, 该器件便使它的 BUSY 输出信号变为低电平。由于 BUSY 和 CONV ST 形成“与”的关系, 因而 CS 和 RD 这两个信号在转换进行期间也保持在低电平。当转换结束和 BUSY 回到高电平之后, 系统时钟才能将转换得到的数据打入装在处理板上的两块 74HC374 锁存器中。这两个锁存器的作用是缓冲 AD7672 的输出数据, 形成数据总线的隔离以及使 AD7672 的较慢读出时间能与处理器的快速数据存取相匹配。RC 延迟线的作用是对数据在 BUSY 变为高电平之后的建立时间予以补偿, 从而保证系统时钟能把有效数据打入到上述两个锁存器中去。每完成一次转换, AD7672 的 BUSY 都能形成一个 IRQ 信号使 ADSP2100 处于一次中断, 以便通知处理器可以在此期间来读取新的转换结果。

印制电路板的优良布局是获得高精度结果的关键。所有模拟组件均需用 10 μ F 与 0.1 μ F 并联的电容进行退耦。此外, 该模拟电路应选一点来做模拟地。并且只能将作为跟踪一保持放大器和模/数转换器的另一个数字地接到该模拟地上去。

三、数据的调整

当 ADSP2100 从锁存器中读出 1024 个样值之后, 它便使用一种 FFT 的算法对这些数据进行处理。这种 12 比特的数据首先需要加以调整, 使之能和该处理器的 16 比特的数据总线相对齐。在不引起溢出的条件下, 应尽可能使数据向左对齐 (LEFT-JUSTIFIED), 以便减少数据在定点运算之后由截断而丢失的有效比特数。当采用基 2 时间抽选 (DECIMATION-IN-TIME) 的 FFT 时, 将数据向左对齐所能达到的数位限度取决于在该 FFT 的第一级分组计算中其实部和虚部所生成的数位增量。对这种 FFT 的子程序分析表明, 在第一级分组计算中如果虚部数据和虚部旋转因子 (TWIDDLE FACTORS) 皆为零, 则实部数据的数位增量只可能是 1 比特。于是, 使 AD7672 的符号位 (最高有效位 MSB) 增加了 1 比特。所以, 该模/数转换器的 MSB 可映象成为 ADSP2100 数据总线的 2 个 MSB。此外, 还必须将 AD7672 的 MSB 取反成 2 的补码格式。在处理器对数据进行上述处理后, 它便将结果存放到存储器中。

这种频谱分析仪的存储器分成为两个部分: 程序存储器及数据存储器。程序存储器用于存放 FFT 的旋转因子 (一批事先计算好的 SIN 和 COSIN 值用来提高 FFT 算法的速度)、窗口系数和处理器的源码 (SOURCE CODE)。该存储器的总存储容量约为 3072 个字。

此系统的数据存储器必须要有足够的空间以便存放模/数转换器的样值、FFT 的结果和一些内务处理用的信息。用于处理器的源码要如此编写: 即当 FFT 算法

在一边执行时,该FFT的结果就一边将采样数据“复盖掉”(OVER WRITE)。

这就实现了一种所谓的“原位”(IN-PLACE)FFT算法。此存储器的总存储容量仅为2068个字。

四、系统软件

这种频谱分析仪的系统软件是使用一个以IBM PC/XT机为主机的ADDS-216评价板(EVALUATION BOARD)来开发的。该软件是由ADSP2100的代码编写而成,其中包括用于获得样值、调理样值和执行FFT子程序等所必要的那些代码。在主机PC的代码中,还必须包括用于计算旋转因子和绘制对数相对幅度图等的代码。

在采用基2时间抽选的FFT时,旋转因子的计算实际上就是对 $N/2$ 个COSINE值和 $N/2$ 个SINE值的计算,其中 N 为样值的个数。数字信号处理器虽然能够用泰勒级数展开式来计算这些值,但是这种方法将使系统的初始化占用更长的时间。解决这个问题的较好方法是:先由主机PC计算好这些值,然后在源码生成的同时通过链接程序将这些已算好的值传输到程序存储器。计算旋转因子的BASIC程序清单见表1。(略)

表2示出了用ADSP2100的代码编写的采样程序清单。利用该程序可读出1024个样值,并能为这些样值加窗,以及用码位反转的形式将这些样值存放到存储器。此程序还能自动完成虚部数据的零初始化。(表2略)

采样程序的输入为模/数转换器的样值和窗口系数。采样程序的初始输出数据为两个数组:实部同址数组(INPLACE-REAL)和虚部同址数组(INPLACE-IMAG)。前者是经过加权和码位反转了的数据样值,后者则为零。当处理器执

行了基2时间抽选的FFT之后,这两个数组将分别装入实频数据和虚频数据。

利用中断控制的程序内循环,总会使一般的简单程序流程复杂化。而这种采样程序则不然,因为它能在中断时实现从WAIT-INT循环到SERVE循环的程序转移,所以这种采样程序的流程就比较简单。在程序返回到WAIT-INT循环之前,计数器AYO的减1操作是通过软件实现的。“PASS”指令的作用是用来恢复调理码(CONDITION CODE)的逻辑状态。当寄存器AR为零(EQ)时,程序就退出SERVE循环。

五、浮点与定点运算之比较

采用浮点运算和相干采样技术能使频谱分析仪提供最低的FFT噪声本底和最好的频率分辨率。相干采样技术能保持输入信号频率与采样频率之比为一整数,从而避免了信号由于在时域中的截断而引起在频域中的泄漏。浮点运算能使截断误差和溢出误差极小。

浮点运算与相干采样技术之合用就能使频谱分析仪提供很小的总谐波失真。然而,却发现大于噪声本底的有些谐波其幅值竟达-82dB。这种附加失真很可能是由抗混叠滤波电路、跟踪-保持放大器和阻抗失配等而引起。因为AD7672的信噪比(SNR)为-72dB,所以要使该模/数转换器对任何谐波失真的抑制作出贡献,该器件的SNR应当小于-90dB。

相干采样技术和浮点运算有如下两个方面的缺点。首先,在实际场合(REAL-WORLD)下要保证做到相干采样技术的频谱分析几乎是不可能。其次,浮点运算所需要的软件开销大。而定点算法的速度就要快得多而且易于开发。

定点运算的FFT都要求对它们的计算结果作标度变换，这项工作由ADSP 2100的桶形移位器（BARRELSHIFTER）来完成是很容易的，根据巴塞耳定理（PARSEVAL'S THEOREM）：

$$\sum_{n=0}^{N-1} x^2(n) = \frac{1}{N} \sum_{K=0}^{N-1} |x(K)|^2$$

可知一个序列的FFT幅值要比该序列本身的幅值大得多。输出对输入的均方关系与FFT的分组计算级数有关。由于一个N点的FFT有 $\log_2 N$ 级分组计算，所以以一个1024点的FFT就有10级分组计算。每级分组计算的数据幅值只要增加1比特，实部数据或虚部数据就一定会增加2比特。

可以采用的标度变换方法有以下三种：第一种是将每级分组计算的数据幅值无条件右移1比特而减半；第二种是根据数据幅值的增加程度使每级分组计算有条件的右移；第三种是令实部数据和虚部数据先进行2比特的标度变换，然后通过对实部数据和虚部数据的幅值增加程度的测试来判断是否需要移位。对实部数组和虚部数组进行标度变换与移位的第三种方法是最好的一种，因为第一种方法会引入不必要的标度变换而精度不高；第二种方法会造成处理器的不必要开销。

因数据的舍入和标度变换而产生的信噪比上界和下界可用如下的两个公式来确定：

$$\frac{\text{RMS (误差)}}{\text{RMS (信号)}} = \frac{\sqrt{N} \times 2^{-b} \times (0.3) \times \sqrt{8}}{\text{RMS (输入)}}$$

和

$$\frac{\text{RMS (误差)}}{\text{RMS (信号)}} = (M - 2.5)^{1/2} \times (0.3) \times 2^{-b}$$

式中b为数据字的比特数，N为FFT的长度（点数），M为分组计算的级数。

在ADSP2100的程序清单中，除第一级分组计算的数据字是15比特之外，其余各级的均为14比特。数据字长之如此选择是为了使频谱分析仪具有-56dB的信噪比上界和-86dB的下界。不过，用信噪比的上界作为度量实际分析结果的标准是比较好的。采用频谱纯净的正弦波输入和定点运算，能使此频谱分析仪在它达到最大频率100KHz时提供比-80dB更小的FFT噪声本底。

• FFT算法虽不是最成熟的数字技术，但确认为是对信号进行功率谱密度测量的最流行方法。

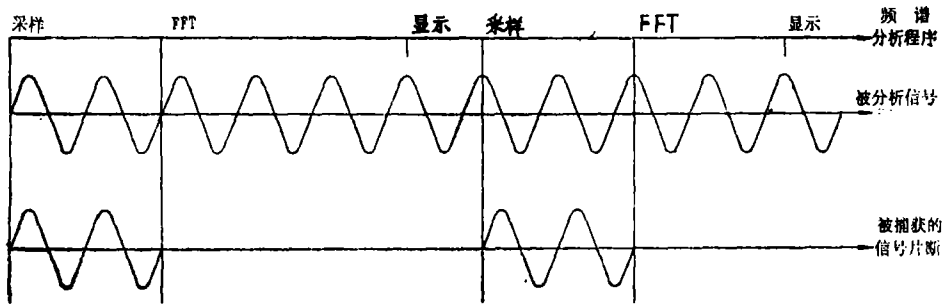


图4 FFT与扫描外差法不同，不考虑采样间隔中的信号。

一个FFT只能在采样期间才去处理它所捕获的信号的“片断”(SNAPS-HOT)(见图4)。为了实现信号的连续分析,组成频谱分析程序的FFT、显示子程序和采样活动必须同时进行。而且,任何一个FFT所处理的那个样值都只能是包括该样值在内的N个样值的代表。

FFT算法的频率和幅度分辨率是采用FFT技术时需要考虑的两个重要问题。一个FFT的频率分辨率等于采样频率除以该FFT的长度(点数)。显然,增加FFT的长度可提高频率分辨率。但是由于数据在时域中截断而引起信号在频域中的泄漏,或由于截断周期(TRUNCATION INTERVAL)不等于整数个信号周期而造成的频谱模糊(SMEARING)都将使这种计算由简单变为复杂。采用各种窗函数作为乘法系数虽然可达到减小频谱模糊的目的,但是所有的窗函数都会使信号的主瓣展宽和旁瓣的产生。如果被分析的信号含有主瓣或旁瓣的任何频率成份,则此信号的这些频率成份就要被主瓣或旁瓣完全遮蔽起来,从而使FFT的有效频率分辨率降低。

输入信号的频率上限不是用奈奎斯特判据而是用抗混叠滤波电路的滚降特性确定的。而输入信号的频率下限事实上则受

此系统在采样期间内必须对信号至少要采样一个全周期所决定的最低频率之限制。例如,对256kHz的输入信号要进行1024点的采样,则此信号的最小带宽应为250Hz。

幅度分辨率受此系统的噪声本底和模/数转换器的分辨率之限制。对一个12比特的模/数转换器来说,它能够将模拟信号转换的数字值的最小模拟信号做为该转换器全标度(12比特)的-72dB。不过,这种情况仅仅符合单独的小信号转换:在存在大信号的情况下,小信号就会在模/数转换器的转换点附近象高频脉动(DITHER)那样而起作用。所以,当采用12比特的模/数转换器时应考虑到,在1024点FFT的频谱中将产生一些幅值低达-98dB的信号。反过来看,一个系统能够处理的最大信号为模/数转换器的全标度幅值。而当输入信号的幅值超过模/数转换器的全标度时,输入信号的削波就会在FFT分析中造成失真。

张国玺 (南京无线电仪器厂) 译
田良 (东南大学) 校
译自:

《ELECTRONICS AND WIRELESS
WORLD》Vol. 94
NO. 1634, DEC. 1988, PP. 1169-1172

(上接第30页)

- (2) 《电子仪器原理》, 郭成生等, 国防工业出版社, 1990
- (3) 《NH4035数字存储示波器》用户手册, 南华仪器厂, 1990
- (4) 《瞬态波形采集、显示系统》, 王勋先

- 等, 《电子测量技术》1989年第3期
- (5) 《Designing the Oscilloscope Measurement System》, HP JOURNAL SEPT. 1982.