

基于 DSP 的光纤捷联惯导系统设计与实现

王凯, 赵忠, 吴坤民

(西北工业大学自动化学院, 陕西西安 710072)

摘要: 介绍了一种基于 DSP 的光纤陀螺捷联惯导系统的设计与实现方法, 系统采用 DSP+MCU 的体系结构, DSP 主要完成导航计算, 利用单片机实现对数据采集模块的控制, 并通过双口 RAM 实现单片机和 DSP 的数据通信, 构成了一套小型捷联惯导系统, 同时给出了一种捷联惯导算法编排, 简要介绍了 SPI 通信和 TMS320C6713 的二次 bootloder 方式; 经测试, 系统速度和精度都满足了设计要求, 已应用于实际系统。

关键词: 捷联惯导; 单片机; 双口 RAM; DSP

Design and Implementation of SINS of FOG with DSP

Wang Kai, Zhao Zhong, Wu Kunmin

(College of Automatic Control, Northwestern Polytechnical University, Xi'an 710072, China)

Abstract: The SINS of FOG is designed and implemented based on DSP. The system is with a dual CPU structure (DSP and MCU). DSP is used to process data while MCU controls data acquisition and the communication between DSP and MCU is achieved by dual-port RAM. All of these constitute a small strap-down navigation system. Meanwhile introduced a kind of algorithm of SINS, SPI communication and the second boot Loder of TMS320C6713 in briefly. After testing, the system speed and accuracy satisfy design requirements and the system has been applied to actual system.

Key words: SINS; MCU; dual-port RAM; DSP

0 引言

捷联惯导系统是一种将惯性测量器件直接固连在载体上的自主式导航系统, 用“数学平台”代替物理实体平台对惯性器件测量信息进行处理, 从而得到载体姿态等信息, 这在减小惯导系统体积和重量的同时大大增加了系统的运算量。TI 公司近年来推出的 TMS320C6713 浮点 DSP 芯片内部集成了大容量 RAM, 采用哈佛结构和流水线技术, 具有高速的数据计算能力^[1], 因此针对捷联惯导系统的特点, 应用现代芯片发展成果, 研制并开发基于 DSP 的捷联惯导系统具有重要意义和应用价值。

1 捷联惯导系统结构和硬件实现

捷联惯导系统硬件平台由惯性测量装置、数据采集模块、导航计算模块和控制显示模块等部分组成。惯性测量装置包括敏感轴互相垂直的 3 个加速度计和 3 个陀螺仪, 数据采集模块完成对 IMU 信息的采集, 导航计算模块根据惯性器件测得的信息实时计算出载体的姿态、速度和位置, 并送给显示器显示。

系统原理结构框图如图 1 所示, 单片机实现对数据采集部分的控制, DSP 作为核心处理器完成导航计算, 通过双口 RAM 实现两部分的数据通信, 导航计算结果由 RS232 串口送显示器显示, Flash 用于导航计算程序的掉电保存。

收稿日期:2008-07-11; 修回日期:2008-08-31。

作者简介: 王凯(1984-), 男, 河南林州人, 硕士研究生, 主要从事先进惯性仪表及系统方向的研究。

赵忠(1960-), 男, 贵州人, 教授, 主要从事惯性技术及仪器仪表等方向的研究。

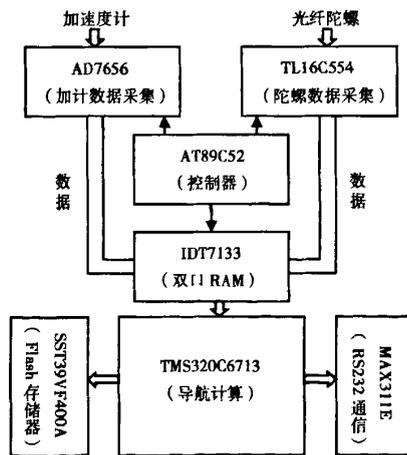


图 1 系统原理框图

2 主要功能模块

2.1 陀螺数据采集模块

系统中所使用的光纤陀螺内部集成了模数转换及温度补偿电路, 其输出信号为数字量, 通过 RS232 总线输出, 因为有 3 个陀螺, 所以需要 3 个 RS232 接口来实现对陀螺数据的采集。TL16C554 是 TI 公司生产的异步串口芯片, 内置 4 路 UART 转换器, 每路均可实现全双工异步串行通信并将其转换为并行数据供 CPU 使用, 它具有 16 字节 FIFO 深度, 有效减少了 CPU 中断次数^[2]。采用单片机对陀螺数据采集进行控制, 将 TL16C554 的并行数据接口接到单片机的 P₀ 口, 寄存器选择信号 A₂、A₁、A₀ 分别接到 P_{0.2}、P_{0.1}、P_{0.0} 脚, 通道选择信号 \overline{CBA} 、 \overline{CSB} 、 \overline{CSC} 分别接到 P_{2.7}、P_{2.6}、P_{2.5} 脚, 接收中断信号

INTA、INTB 分别接单片机的外部中断 0 和 1，由于单片机只有两个外部中断因此需要外扩一个外部中断，为了简化系统利用单片机自身的定时器/计数器 1 来实现外部中断。在计数工作模式下，置定时器/计数器 1 为工作方式 2，TH 和 TL 均预置为 0FFH，将 INTC 接到 T1 输入端，此时若有一个外部中断请求信号输入，就可以使计数器溢出，产生中断，即借“计数中断”之名行“外部中断服务”之实。

当陀螺数据输出的时候，TL16C554 产生接收中断信号，单片机在中断服务程序中先将数据读入其内部寄存器，然后再将数据存放到双口 RAM 相应地址中供 DSP 调用。

2.2 数据采集模块

系统中因为需要同时采集多路加速度计信号，而且对信号处理的实时性要求很高，所以多通道、高精度同时采样显得十分重要。AD7656 是模拟器件公司生产的高速低功耗、六通道、16bit 逐次逼近型 ADC，包括一个比较器、一个模数转换器、一个逐次逼近寄存器和一个逻辑控制单元^[3]。3 路加计输出分别接入 AD7656 的 V₁、V₂、V₃ 脚，同样用单片机实现对数据采集的控制，由于对三路信号的采集需要一次同时进行，故将 AD7656 的通道选择控制信号 CONVSTA 和 CONVSTB 同时接到 P_{1.0} 脚，输出采用字节输出模式，将数据总线 D [15:8] 接到 P₀ 口。将 RD 和 CS 信号分别接到 P_{1.1} 和 P_{1.2} 脚。AD7656 转换是通过脉冲调制 CONVSTx 信号开始的，在 CONVSTx 的上升沿，被选中的 ADC 的跟踪保持电路会被置为保持模式，转换开始，同时 BUSY 信号置 1，转换时钟由内部产生，在 BUSY 信号的下降沿跟踪保持电路返回跟踪模式，数据通过并行接口从输出寄存器读入单片机内部寄存器，单片机再按照一定的地址将其写入双口 RAM，供 DSP 调用。由于 AD7656 和单片机为 8 位接口，因此每个数据需要读两次。

2.3 双口 RAM 通信模块

单片机和 DSP 的数据通信通过双口 RAM (IDT7133) 来实现。IDT7133 是高速 2K×16 位双端口静态 RAM，它有两个端口，每个端口都有自己独立的控制线、地址线 and 数据线，对片内存储器的任何一个单元均可独立异步访问。在同时访问同一单元时会产生竞争，IDT7133 具有片内仲裁逻辑，以解决竞争问题^[4]。系统中单片机和 IDT7133 的左端口相连，DSP 与右端口相连。由于单片机只有 8 位数据总线故需要使用 IDT7133 的高低字节控制信号，控制信号由 P_{2.3}、P_{2.4} 脚和 WR (P_{3.6}) 通过 54LS00 与非门译码产生，P₀ 口通过锁存器 54LS373 实现地址线和数据线的分时复用，连接到低 8 位地址，高地址 A_{9L}、A_{9H}、A_{10L} 分别与 P_{2.0}、P_{2.1}、P_{2.2} 脚相连，CE_L 与 P_{2.5} 脚相连，DSP 与双口 RAM 直接实现 16 位数据接口。

2.4 DSP 模块

DSP 模块是系统的核心部分，其性能优劣直接决定了系统的性能。TMS320C6713 是 TI 公司推出的新一代 32 位浮点 DSP 芯片，具有较高的计算精度和高速的计算能力，并且它具有 EMIF 接口，方便了与外部存储器的连接。系统中 DSP 的外部晶振频率为 50MHz，经内部 PLL 锁相环倍频到 400MHz，再经内部分频后供 CPU 和各个外设使用，其中 CPU 核心频率为 200MHz。DSP 除了主要完成计算任务外，还需要产生一个 10ms 的定时中断，并通过 RS232 串行总线完成和显示器的通信任务。

RS232 通信通过芯片 MAX3111E 来完成，它是 Maxim 公司

推出的全功能收发器，兼容 SPI 串行接口，可实现同步串行数据接口和异步串行数据接口的转换。将 MAX3111E 的 SPI 端口和 6713 的多通道缓冲串口 (McBSP) 连接，SPI 协议是以主从方式工作的，在工作时主设备通过提供移位时钟和从使能信号来控制信息的流动。当 McBSP 处于时钟停止模式时，其发送器和接收器是内部同步的，此时 McBSP 可以设置为一个 SPI 主或从设备。将发送数据帧时钟 (FSX) 用作从使能，而将发送数据位时钟 (CLKX) 用作 SPI 协议中的 SCLK 信号。MAX3111E 的 SPI 串行接口只接收 16 位数据字，DIN 数据字的前两位决定了传输数据的类型。当 CS 变低时系统等待一个新的 16 位数据字，DIN 通常在时钟信号的上升沿锁存而 DOUT 信号在时钟信号的上升沿被读入微处理器，DOUT 的第一位由 CS 信号的下降沿传送，而 14~0 位则在 SCLK 信号的下降沿被传送^[5]。通过串行接口来读/写 MAX3111E 的内部寄存器可完成 UART 的波特率设定、数据字长设置、奇偶校验使能、中断使能、8 字节 FIFO 使能以及收/发数据的读/写等。

由于 TMS320C6713 没有内部 FLASH 掉电后程序不能保存，所以系统上电时程序需要通过外部加载。本文采用 EMIF 加载方式，在 6713 的 CE₁ 空间外接一 Flash 芯片，但 6713 的片上 Bootloader 程序 (TI 固化) 搬移的代码量只有 1 KB，而捷联惯导程序大大超过了这个限制，所以需要在 Flash 的前 1KB 空间内存放一小段特别程序，待片上 Bootloader 工具把这段代码搬移入内部 RAM 并开始执行后，由这段程序将 Flash 中的捷联惯导程序搬移到内部 RAM 中，这个过程即是 6713 的二次 Bootloader 过程。其中应该特别注意的是，text、vect 和 boot_load 段存放于 FLASH 上，但需搬移到 DSP 的内部 RAM 中运行，所有初始化段，cinit、const、binit 和 switch 存放于 FLASH 上，并在 FLASH 上运行，所有未初始化段，stack、bss、data、far 和 cio 在 DSP 的 RAM 上运行。

由于捷联惯导程序采用数值积分的方法来完成，所以需要在 DSP 中产生一个 10ms 的定时中断，来作为积分的步长，即每 10ms 进行一次导航计算程序，采用 DSP 定时器 0 来完成，设置 IE 寄存器允许其中断，并将定时器 0 中断优先级设为最高。

3 捷联惯导算法设计

与平台式惯导系统类似，捷联惯导系统也要进行初始对准，初始对准分为粗对准和精对准两个过程。

粗对准过程中根据陀螺和加速度计的输出信息直接解算出姿态阵。这样处理实际上忽略了晃动干扰的影响，将陀螺和加计的输出近似看作对地球旋转角速度和重力加速度的测量值，所以粗对准误差主要取决于晃动干扰的剧烈程度。粗对准确定的姿态阵是紧接着进行的姿态更新的初值，在各更新时间点上所确定的姿态阵实际上建立起了数学平台。由于粗对准确定的姿态阵误差较大，所以与数学平台相对应的实际建立的导航坐标系 n' 与理想导航坐标系 n 存在偏差角，此偏差角即为对准准角。

精对准所要做的工作就是估计出对准准角，待失准角估计值达到稳定后，用此失准角估计值对最新得到的姿态阵作一次性修正，整个初始对准过程也就结束了。对准准角实时估计的方法有多种，本文采用参数辨识法进行精对准^[6]。

初始对准结束后，系统利用已建立的姿态阵进行导航计算。加速度计输出比力 f_s 通过姿态阵 c_s^i 变换到导航坐标系中

得到 f_{ω}^b , f_{ω}^b 用速度方程对有害加速度和重力加速度进行补偿并通过积分运算得到速度分量 v_{ω}^b 。 v_{ω}^b 一方面可用作系统的输出, 一方面用作位置角速率计算的输入, 经过位置角速率方程计算, 得到位置角速率 ω_{ω}^b ; 另一方面水平速度分量做为经纬度计算的输入, 经过一次积分运算得到经纬度 λ 、 φ 。垂直加速度计的比力输出和无线电高度表的输出进入混合高度通道组合计算后, 可以得到垂直速度和高度。位置角速率 ω_{ω}^b 与地球角速率 ω_{ω}^e 迭加得到 ω_{ω}^c , ω_{ω}^c 经姿态矩阵变换后与陀螺输出的角速率 ω_{ω}^g 一起构成姿态角速率, 并通过姿态微分方程的积分运算, 实时更新姿态矩阵 c_{ω}^b 。姿态矩阵 c_{ω}^b 除了可以进行从机体系到导航系的坐标转换, 担负起“数学平台”的作用外, 还可以由其矩阵中的元素按照姿态参数计算公式, 解算出机体的姿态角 Ψ 、 θ 、 γ 。速度和位置矩阵的即时修正使用一阶欧拉法进行, 姿态矩阵的更新则使用四元数四阶龙格-库塔法进行。表征旋转的四元数应该是规范化四元数即 $\|Q\|=1$, 但是由于计算误差等因素, 计算过程中四元数会逐渐失去规范化特性, 因此若干次更新后必须对四元数做规范化处理。系统中以 TMS320C6713 为核心处理器的导航计算模块运算速度非常高, 故而采取每做一次 Q 更新就对四元数做一次规范化处理来保证精度。

4 系统程序设计

由于系统硬件上是 DSP+MCU 的双处理器结构, 相应的软件也需分为两个功能模块。MCU 中程序主要完成对光纤陀螺和加速度计数据的采集, DSP 中程序主要完成导航计算和输出导航信息, 程序流程图如图 2 所示。其中设置 DSP 定时器 0 十毫秒中断一次, 作为导航计算积分的步长。

5 结论

本文以 TMS320C6713 高性能 32 位浮点 DSP 芯片作为导航计算的核心处理器, 用单片机控制数据采集, 通过双口 RAM 实现双机通信, 成功实现了系统功能。经测试, 系统速度和精度都得到了设计要求。该捷联惯导系统具有体积小、功耗低、性价比高等特点, 具有较高的应用价值。

(上接第 166 页)

参考文献:

[1] 朱明程, 温 粤. FPGA 动态可重构数字电路容错系统的研究. 东南大学学报(自然科学版)[J]. 2000, 30(4): 138-142.
 [2] 韩月平, 刘 泳. 演化硬件容错技术的研究. 系统工程与电子技术[J]. 2005, 27(3): 416-418.
 [3] 罗晓峰, 王友仁. 基于信息融合的神经网络模拟电路故障诊断研究. 计算机测量与控制[J]. 2006, 14(2): 146-148.
 [4] Alexander H. Jackson, Richard Canham, Andrew M. Tyrrell. Robot Fault-Tolerance Using an Embryonic Array. In: Proceedings of 2003 NASA/DoD Conference on Evolvable Hardware (EH'03) [C]. Chicago, USA, 9-11 July, 2003, IEEE Computer Society Press, 2003. 91~100.
 [5] Richard Canham, Andrew M. Tyrrell. A Learning, Multi-layered, Hardware Artificial Immune System Implemented upon an Embryonic Array. In: proceeding on the 6th International Conference on Evolvable Systems (ICES 2003) [C]. Trondheim, Norway, 2003. 174-185.
 [6] Andrew J. Greensted, Andy M. Tyrrell. Implementation Results

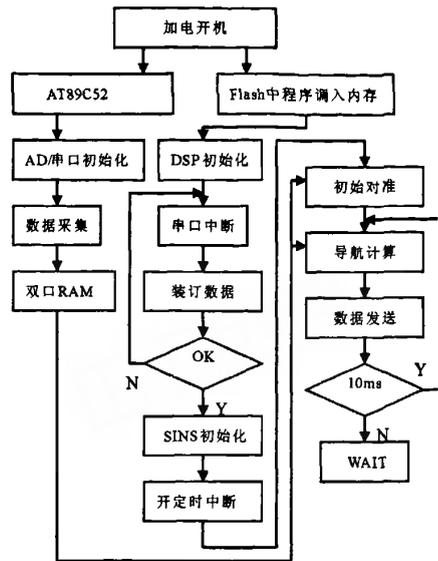


图 2 程序流程图

参考文献:

[1] TMS320C6713 floating-point digital signal processor data manual [DB]. TI Corporation, 2005.
 [2] 齐 伟, 吴 穹. 利用 TL16C554 实现多路串口通信 [J]. 航空电子技术, 2005, 36(3): 31-33.
 [3] 陈茹梅, 郭建硕. AD7656 型模/数转换器在信号采集系统中的应用 [J]. 国外电子元器件, 2006, (2): 67-71.
 [4] 严晓方, 马钧华. 基于双端口随机存储器 IDT7133 的多处理器系统中数据共享的研究 [J]. 电子器件, 2005, 28(4): 863-866.
 [5] 祖先锋, 潘孟春. 集 UART 与 RS232 于一体的 MAX3110E 原理及应用 [J]. 国外电子元器件, 2003, (1): 27-31.
 [6] 秦永元. 惯性导航 [M]. 北京: 科学出版社, 2006.
 [7] 吴灏, 于殿泓, 姜明. 基于 DSP 的光纤拉丝机控制系统设计 [J]. 计算机测量与控制, 2008, 16(4): 482-484.
 for a Fault-Tolerant Multicellular Architecture Inspired by Endocrine Communication. In: Proceedings of The seventh NASA/DoD workshop on Evolvable Hardware [C]. WashingtonDC, USA, 2005. 165-176.
 [7] Gianluca Tempesti, Pierre-Andr'e Mudry, and Ralph Hoffmann: A Move Processor for Bio-Inspired Systems. In: Proceedings of The seventh NASA/DoD workshop on Evolvable Hardware [C]. WashingtonDC, USA, 2005. 262-271.
 [8] C. Ortega an A. M. Tyrrell. A Hardware Implementation on an Embryonic Architecture using Virtex FPGAs. In: proceeding on the 3rd International Conference on Evolvable Systems [C]. Edinburgh, Scotland, UK, April 2000. 155-164.
 [9] B. G. Henson, P. T. McDonald, and W. J. Stapor, "SDRAM Space Radiation Effects Measurements and Analysis", IEEE Radiation Effects Data Workshop [C], Norfolk, VA, December 1999, pp. 15-23.
 [10] 邹逢兴, 计算机应用系统的故障诊断与可靠性技术基础 [J]. 北京: 高等教育出版社, 1999.

基于DSP的光纤捷联惯导系统设计与实现

作者: [王凯](#), [赵忠](#), [吴坤民](#), [Wang Kai](#), [Zhao Zhong](#), [Wu Kunmin](#)
 作者单位: [西北工业大学自动化学院, 陕西, 西安, 710072](#)
 刊名: [计算机测量与控制](#) **ISTIC|PKU**
 英文刊名: [COMPUTER MEASUREMENT & CONTROL](#)
 年, 卷(期): 2009, 17(1)
 引用次数: 0次

参考文献(7条)

1. [TMS320C6713 floating-point digital signal processor data manual](#) 2005
2. [齐\(\). 吴穹 利用TL16C554实现多路串口通信\[期刊论文\]-航空电子技术](#) 2005(3)
3. [陈茹梅, 郭建硕 AD7656型模/数转换器在信号采集系统中的应用\[期刊论文\]-国外电子元器件](#) 2006(2)
4. [严晓方, 马钧华 基于双端口随机存储器IDT7133的多处理器系统中数据共享的研究\[期刊论文\]-电子器件](#) 2005(4)
5. [祖先鋒, 潘孟春, 韩旭, 徐国富 集UART与RS232于一体的MAX3110E原理及应用\[期刊论文\]-国外电子元器件](#) 2003(1)
6. [秦永元 惯性导航](#) 2006
7. [吴灏, 于殿泓, 姜明 基于DSP的光纤拉丝机控制系统设计\[期刊论文\]-计算机测量与控制](#) 2008(4)

相似文献(10条)

1. 期刊论文 [梁明 在大射程导弹上改装捷联惯导系统 -海军航空工程学院学报](#)2001, 16(2)
 主要介绍了捷联惯导系统的基本概念、特点及其优越性,探讨了在大射程反舰导弹上改装该系统的可行性方法,并阐明了影响及意义.
2. 学位论文 [潘盛会 以DSP为核心处理器的捷联惯导计算机系统设计](#) 2007
 本文提出了基于DSP 6713的捷联导航系统硬件设计。系统的硬件设计方案采用的是双处理器结构。一个是主控制器—凌阳单片机SPCE061A。另一个就是主要负责数据解算的系统核心处理器—DSP TMS320C6713。单片机主要负责板上的控制任务,这样就可以让DSP6713专门从事数据解算,而不会被经常打断,从而大大提高了系统的性能。系统的输入信号是三路加速度计和三路陀螺信号。这六路信号都是缓变的直流电流,经过前端处理电路之后,由AD转换器对其AD转换,再由单片机把转换结果送入到DSP的存储空间。DSP在数据解算之后,通过串口把解算出来的导航信息上传给上位机。
 研究表明,基于DSP6713设计的捷联导航系统的硬件方案,可以有效地提高捷联解算系统的运算精度和速度,减小系统的体积、功耗和成本,满足捷联惯导系统对小型化、高精度和实时性的要求。使捷联惯性导航系统具备更好的应用前景。
3. 期刊论文 [常明飞, 蒙建波 基于TMS3205410DSP和FPGA的高性能捷联惯导数据处理系统的设计与实现 -自动化与仪器仪表](#)2004(3)
 介绍一种采用数字信号处理器(DSP)和FPGA实现的新型捷联惯导数据处理系统,它以DSP为核心,并利用FPGA和单片机实现高速的数据采集、数据处理和数据传输。测试结果表明该系统具有体积小,性能可靠的特点。
4. 期刊论文 [张鹏飞, 汤建勋, 龙兴武, ZHANG Pengfei, TANG Jianxun, LONG Xingwu 基于DSP的捷联惯导计算机系统的设计与开发 -计算机工程](#)2007, 33(2)
 为了满足捷联惯导系统应用的需要,设计了基于DSP技术和CPLD技术的导航计算机。整个系统是以数字信号处理单片机TMS320VC33为核心的单CPU结构的计算机系统,CPLD的设计主要是实现对加速度计和里程表的输出信号的计数及实现DSP与外部的通信。整个系统结构简单、体积小、功耗低且能满足系统实时性的要求。
5. 期刊论文 [刘鹏, 孙永荣, 刘建业, 杜亚玲, LIU Peng, SUN Yong-rong, LIU Jian-ye, DU Ya-ling 捷联惯导系统中新型控制显示器的研制 -测控技术](#)2006, 25(4)
 针对捷联惯性导航系统,研制了一种基于新型单片机upsd3234的捷联惯导系统控制显示器。详细地介绍了该控制显示器硬件结构及软件的设计方法,并对该系统与导航系统间的数据通信进行了详细的实现研究。大量的实验以及捷联惯导计算机间的联调表明,该方案设计的通信协议正确可靠,与用普通控制器相比,该方案简化了数字电路的设计,缩短了系统开发周期,降低了系统功耗,提高了系统的可靠性和灵活性。
6. 期刊论文 [边德飞, 熊智, 刘建业, BIAN De-fei, XIONG Zhi, LIU Jian-ye 基于双CPU的多传感器组合导航系统研究 -传感器与微系统](#)2007, 26(8)
 以单片机+DSP双CPU导航计算机构成的嵌入式硬件平台为基础,开展了磁航向辅助的捷联惯导/GPS组合导航系统的研究。采用八位置标定算法消除环境磁场对磁航向计的干扰,提高输出精度;多传感器的信息融合采用低阶卡尔曼滤波器,以满足导航系统导航精度和实时性的要求。针对双CPU导航计算机的特殊结构,设计出了整个导航程序时序控制流程,以实现多传感器数据采集的同步性和实时性,给出了数据采集周期和导航解算周期的时序控制以及双CPU之间的实时数据通信的实现流程,最后,通过实物联调验证了该方案是完全可行的。
7. 学位论文 [胡国兵 微惯性舰体升沉高度测量算法仿真及数据采集系统的研究](#) 2005
 舰载无人机在最后着舰回收阶段,为了引导无人机平稳、准确地飞入安装在舰艇尾部甲板上的拦截网中,实现撞网回收,要考虑舰艇因海浪引起的舰体颠簸运动对舰引系统的影响。舰艇作为三维空间物体,其颠簸运动是一个复杂的绕空间轴的旋转运动,其中舰船甲板的升沉高度是舰载无人机的着舰引系统的一个重要参数。考虑到微惯性测量系统具有价格低廉、尺寸小、重量轻、集成度高、可靠性高、能承受恶劣的气候环境和机械环境等优点,本文提出了一种基于捷联惯导理论的舰体升沉高度测量算法仿真模型,并设计了基于微机械惯性传感器的数据采集系统。 本论文分成六个部分:第一部分介绍了课题研究的目的及相关技术的发展概况;第二部分主要论述微惯性测高的理论基础;第三部分给出微惯性测高算法的MATLAB仿真模型及仿真结果分析;第四部分给出基于微惯性传感器及ADuC841单片机的微惯性数据采集系统的硬件设计及调试方案;第五部分为微惯性数据采集系统的软件设计;第六部分介绍了微惯性传感器的标定及误差补偿方法。最后对设计过程进行了总结,并对后期研究工作的进行了展望。

8. 学位论文 [金红新 基于DSP的导航计算机研究](#) 2006

捷联式惯性导航系统是一种十分先进的惯性导航技术,它采用数学平台代替实体平台,即通过导航计算机实时计算出姿态矩阵,建立起数学平台,所以导航计算机是整个系统的核心和关键。目前,捷联惯导系统正向高精度、高可靠性、低成本、小型化、数字化的方向发展。DSP是现代数字信号处理中的一门新兴技术,作为一种专门的数字信号处理器,它具有高效、高速和高精度等优点。本文应用AVR单片机和DSP设计了一套双CPU捷联导航计算机系统。以高速、高精度的DSP-TMS320VC5402作为导航计算机数据处理的核心,以高速、高性能的高档8位单片机ATmega128L作为整个系统的控制器,构成了一套双CPU的捷联导航计算机系统。这为导航系统的小型化、低成本、数字化提供了一种设计思想。如果再加上GPS、电子罗盘和计程仪等,就可以完整的组合一个定位和导航系统。本文围绕基于DSP的导航计算机系统,具体开展了以下几方面研究工作: 1. 论文分析了捷联惯导系统的基本原理,讨论了捷联惯导系统的算法。 2. 提出并论证了导航计算机的总体方案,同时分析了DSP和AVR单片机这两种微处理器的特点和应用方法。 3. 讨论了基于DSP的捷联惯导系统的硬件设计,包括基本功能的实现、原理框图及外围电路的设计。本文对DSP周围的接口电路作了较详细的介绍,主要电路有存储器系统、引导装载程序系统、通用异步串行口电路以及复位电路等。 4. 论述了系统的各种软件的具体设计方法。采用汇编语言和C语言混合编程的方法来实现整个系统软件。并且详细讨论了实现该导航系统过程中的软件、硬件的调试和考核过程。

9. 会议论文 [王涛、范磊 24位高精度A/D芯片ADS1210在一种光纤陀螺SINS信号采集电路中的应用](#) 2003

文章介绍了一种24位高精度、宽动态范围的A/D转换器ADS1210的内部结构和工作原理。该器件与80C196KC单片机接口,组成一种光纤捷联惯导系统的下位机的数据采集单元。文中给出了硬件接口电路、软件流程和相关的测量软件程序。

10. 学位论文 [王冬生 基于MCU和DSP双核的捷联导航计算机系统](#)设计 2008

本文以船载分布式统一导航基准系统为应用背景,结合现代新型陀螺仪的使用和嵌入式处理器的快速发展,设计出了一套基于MCU和DSP双核的嵌入式捷联导航计算机系统。MCU负责采集惯性组合体的数据、与外设通讯、以及整个系统的控制功能。DSP负责系统的导航解算功能。这样不但可以保证系统的实时性和精度要求,而且对于整个系统丰富的硬件资源而言,便于系统的软件升级和维护。系统的控制等功能由系统级芯片C8051F040单片机来实现。它采用内部集成CAN总线控制器的微控制器与CAN总线收发器组合的方式,为实现分布式系统的CAN总线通信提供了方便;此外它丰富的片内资源,大大简化了系统硬件设计,是嵌入式8位单片机系统的理想选择。系统导航解算任务由浮点DSP TMS320C6713来实现。TMS320C6713是一种高速数字信号处理器(DSP),采用先进的超长指令TMS320C67xTMDSP内核。它高速的浮点运算速度完全能够胜任该导航系统对导航解算的实时性要求。它的外部总的存储器空间最大512MB,数据宽度32b,可以支持SBRAM,SDRAM,SRAM,FLASH和EPROM。此外它丰富且高速的外设接口设备也保证了与MCU的高速有效数据交换。将uC/OS-II实时多任务操作系统(RTOS)移植到微处理器中作为系统软件,对于编程人员来说,简化应用程序的编写思路,实现程序模块化,同时又不失实时性。操作系统实际上是作为一个计算机系统的软硬资源的调度中心而存在。系统在uC/OS-II的实时调度下,完成六路加速度脉冲信号和三路陀螺仪信号的采集和处理,经由DSP的导航解算得到最终的姿态角等导航信息,并根据分布式系统的要求通过CAN总线和串行接口与外部进行数据交换。研究表明,基于C8051F040单片机和TMS320C6713 DSP双核的嵌入式捷联导航计算机系统方案,显著地提高了捷联导航计算机系统的运算精度和速度,减小了系统的体积、功耗和成本,能够进行分布式系统数据交互,满足分布式统一导航基准系统应用背景下对捷联导航计算机系统的要求。

本文链接: http://d.g.wanfangdata.com.cn/Periodical_jsjzdclykz200901059.aspx

下载时间: 2010年1月3日