

数字锁相技术在逆变器并联系统中的应用

刘爱忠¹, 刘俊华², 肖 岚¹

(1.南京航空航天大学, 江苏 南京 210016; 2.南京工程高等职业学校, 江苏 南京 210016)

摘要:逆变器并联系统中各模块输出电压的频率、相位应时刻保持一致,这样才能保证并联系统的安全运行。针对输出母线电压频率可变(300~500Hz)的并联系统,研究了采用 TMS320F240 型数字信号处理器(DSP)实现锁相的锁相环原理和方法;给出了硬件实现电路及算法流程图。实验结果验证了该方案的可行性和有效性。

关键词:逆变器; 并联; 锁相环控制 / 数字信号处理器

中图分类号: TM464

文献标识码: A

文章编号: 1000-100X(2007)07-0080-03

Digital Phase-lock Technology applied to Inverter Parallel System

LIU Ai-zhong¹, LIU Jun-hua², XIAO Lan¹

(1.Nanjing University of Aeronautics & Astronautics, Nanjing 210016, China;

2.Nanjing Advanced Professional School of Engineering, Nanjing 210016, China)

Abstract: In order to realize the safe operation of inverter parallel system, the frequency and phase of each module's output voltage should be the same at any moment. The digital phase-locked loop was used for the parallel system whose output common bus voltage frequency is variable. The principle and the technique based on TMS320F240 DSP are studied. Both the practical circuit and software arithmetic are given. The experimental results prove the scheme is feasible and effective.

Keywords: inverter; parallel; phase-locked loop control / digital signal processor

1 前言

交流电源并联时, 其各模块输出电压频率、相位、幅值必须一致^[1,2], 数字锁相环(Digital Phase Locked Loop, 简称 DPLL)控制在宽频率输出的航空静止变流器系统中起到了非常重要的作用, 因此 DPLL 在交流电源并联中将有广泛的应用前景。

2 锁相环基本概念

锁相环(Phase Locked Loop, 简称 PLL)是一个闭环的相位控制系统, 能够自动跟踪输入信号的频率和相位。最典型的锁相环由鉴相器(Phase Detector, 简称 PD)、环路滤波器即低通滤波器(Low Pass Filter, 简称 LPF)、压控振荡器(Voltage Controlled Oscillator, 简称 VCO)三部分组成, 其结构如图 1 所示。

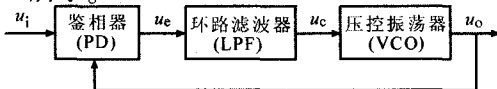


图 1 PLL 控制框图

其中, PD 起相位比较作用, 通过将 VCO 的输出信号 u_o 与输入信号 u_i 送入鉴相器, 生成反映两个输入信号间相位差的误差信号 u_e 。 u_e 通过 LPF 后, 输出控制信号 u_c 作用于 VCO 的控制输入端。VCO 的振荡频率由其控制电压 u_c 的大小所决定, 当 $u_c=0$

时, 对应的振荡频率称为 VCO 的固有频率^[3]。整个环路根据负反馈的原理构成。

3 数字锁相环

3.1 锁相原理

在逆变电源并联的数字化控制中, 将传统的模拟锁相环改变为数字锁相环(DPLL), 图 2 为其控制框图。该 DPLL 只有鉴相器和压控振荡器两个基本环节。图 1 中的 LPF 部分只需要简单的比例或比例积分计算即可得到与相位差成正比的电压信号。为了避免相位跟踪过程中输出电压频率波动范围过大, 在压控振荡器前端增加了一限幅环节。

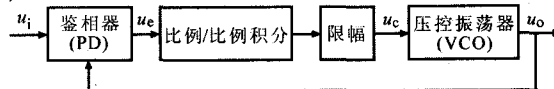


图 2 DPLL 控制框图

逆变器并联系统中单台电源的输出电压频率应在 300~500Hz 之间连续可调, 而要投入并联系统的模块, 其频率 f_2 与交流母线频率 f_1 很可能不一致, 因此任一逆变器在并机之前都要对母线电压进行频率和相位的跟踪; 而投入逆变器频率应首先与母线电压频率相等, 否则同相无从谈起。因此 DPLL 的设计准则是先调整 f_2 与 f_1 一致, 然后再调整相位, 最终实现锁相和并机功能。

利用定时器 T_1 周期中断产生正弦基准, 设其中断周期为 T_s 。由于逆变器输出基波周期 $T=T_s N$ (N 为 DSP 内部正弦基准表数据个数), 通过改变 T_s 即可改变即将要并机工作的逆变模块的输出频率。为了

定稿日期: 2006-12-12

作者简介: 刘爱忠(1982-), 男, 山东人, 硕士研究生, 研究方向为电力电子与电力传动。

数字锁相技术在逆变器并联系统中的应用

实现对母线电压频率和相位的检测跟踪, 考虑到抗干扰性, 利用滞环比较器进行了过零检测。图3示出输出母线电压频率相位检测电路及其输出波形。程序中用DSP的定时器T₂的计数器T_{2CNT}计算确定母线电压周期值, 当CAP口捕获到上跳沿来临时, 进入CAP中断程序, 在该程序中读取T_{2CNT}的值, 即母线的周期值, 并将该值保存在T_{bus}中, 然后将T_{2CNT}清零。若定时器T₂发生上溢, 则表明母线无电压, 意即没有在线工作的逆变器。设f₁对应的周期值为T_N, 记T_c=T_N/N。对于频率的调整, 设每次T_s最大调整步长为S。比较T_s与计算出来的T_c值大小, 若T_s相比T_c超出最大调整量S时, 则调整后的T_s值为前次T_s值加上或减去最大调整步长S; 若T_s与T_c相比未超出S时, 则直接把T_c值赋给T_s, 完成频率的跟踪。然后置频率标志flag1为1, 表示已完成频率的跟踪, 这是进行相位调节跟踪的前提。

记交流母线电压u_n和即将并网逆变器的输出电压u_c分别为:

$$u_n = U_{n\max} \sin(2\pi f_1 t) \quad (1)$$

$$u_c = U_{c\max} \sin(2\pi f_2 t \pm \varphi) \quad (2)$$

式中 U_{nmax}——母线电压幅值

U_{cmax}——即将并网模块输出电压幅值

φ——u_c超前或滞后u_n的相位角

f₁——母线电压频率 f₂——u_cmax的频率

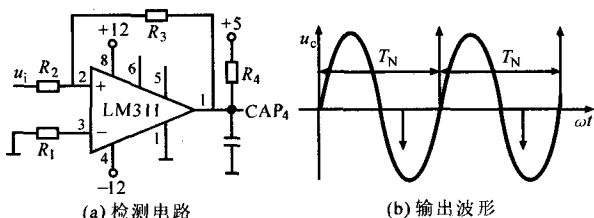


图3 输出母线电压频率相位检测电路及其输出波形

调节过程由闭环PI调节器完成, 如图4所示。

要使u_c锁相于u_n, 必须满足^[4,5]:

$$\sin(2\pi f_1 t) = \sin(2\pi f_2 t \pm \varphi) \quad (3)$$

$$\text{式(3)可等价于: } 2\pi f_1 t = 2\pi f_2 t \pm \varphi \quad (4)$$

$$\text{由式(4)可得: } f_2 = f_1 \pm \varphi / 2\pi t \quad (5)$$

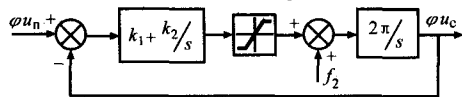
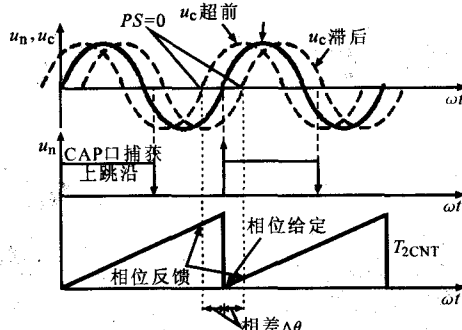


图4 数字锁相原理示意图

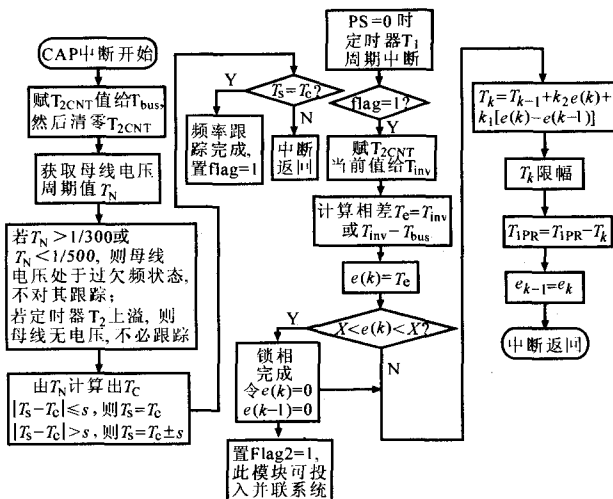
可以看出, 当u_n超前u_c一个角度φ时, 就要求u_c的频率f₂升高, 即f₂>f₁; 反之, 则要求f₂降低, 即f₂<f₁。概括来说, u_c对u_n的相位跟踪可以通过微调f₂来实现。

对于相位的调整, 程序中设定一个变量PS作为基准正弦表格的指针, 以表征u_c的相位信息。图5a示出DPLL原理波形示意图。CAP口捕获到的上跳

沿时刻就是u_n的正向过零点, 此刻读取T_{2CNT}的值并保存在T_{bus}寄存器中, 然后清零T_{2CNT}。PS记数到零时, 读取计数器T_{2CNT}的当前值, 并保存到T_{inv}中, 它代表正向过零点时T_{2CNT}的值。若0<T_{inv}≤(T_{bus}/2), 则u_c滞后于u_n, 就把T_{inv}作为u_n与u_c的相位差; 若(T_{bus}/2)<T_{inv}≤T_{bus}, 则表明u_c超前于u_n, 就把T_{inv}-T_{bus}作为二者相位差。图5b示出相位跟踪调整整个DPLL的流程图。



(a) 数字锁相原理示意图



(b) 数字锁相软件流程

图5 数字锁相原理波形示意图及软件流程图

3.2 锁相精度

程序中基准正弦表点数N=300, 定时器T₁记数方式采用单增方式, 其系统时钟为20MHz(50ns)。由于T_{1CNT}的最小变化单位定时器T₁记位为1, 对应50ns的时间, 因此在相位调节过程中, 每个逆变器输出电压周期的最小调整量为50ns×300=15ms。在母线电压频率为300Hz时, 对应的相位最小调整量为(15ms/3.33ms)×360°=1.62°; 在母线电压频率为500Hz时, 对应的相位最小调整量为(15ms/2ms)×360°=2.7°。实际相位调节过程中锁相精度范围为1.62°~2.7°。

4 实验结果

该锁相方法应用在输出电压为115V, 输出频率范围为300~500Hz的逆变器并联系统中, 成功地实

现了各逆变模块输出电压之间的同步。图 6,7 示出并联系统母线电压 u_n 和即将并机逆变器的基准电压 u_r 的实验波形。图 6 示出 u_n 频率为 500Hz, u_r 起始频率为 300Hz 时, u_n 和 u_r 未锁相和锁相后的实验波形; 图 7 示出 u_n 频率为 300Hz, u_r 起始频率为 400Hz 时, u_n 和 u_r 未锁相和锁相后的实验波形。

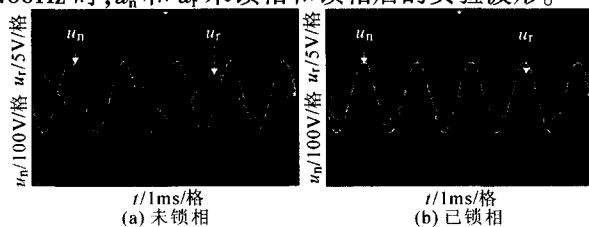


图 6 $f_1=500\text{Hz}, f_2=300\text{Hz}$ 时的锁相波形

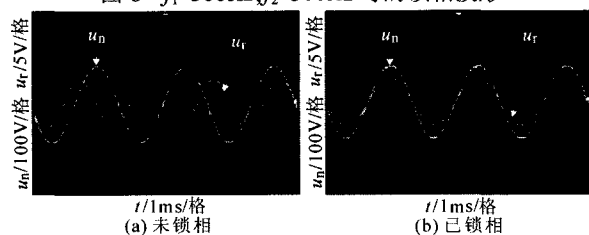


图 7 $f_1=300\text{Hz}, f_2=400\text{Hz}$ 时的锁相波形

由实验结果可见, 在 300~500Hz 输出频率范

围内, 无论将要投入系统的逆变模块输出电压的起始相位、频率与母线电压关系如何, 最终都能成功实现锁相。

5 结论

将基于 TMS320F24X 软件的锁相技术应用在变频逆变器组成的并联系统中, 成功地实现了各模块输出电压的同步。实验结果证明了该方法的可行性和有效性。

参考文献

- [1] 肖 岚. 基于主从控制的逆变器并联系统研究[J]. 东南大学学报, 2002, 32(1): 133~133.
- [2] 皮大能, 马学军, 南光群, 等. 基于 DSP 的高精度数字锁相技术[J]. 电力电子技术, 2005, 39(10): 109~111.
- [3] 王照峰, 王仕成, 苏得伦. 锁相环电路的基本概念及应用研究[J]. 电气应用, 2005(8): 46~48.
- [4] 王克星. 利用小波变换提取工频信号方法的研究[J]. 电工技术杂志, 2002(2): 8~10.
- [5] 任 震. 小波分析及其在电力系统中的应用(三)工程应用技术[J]. 电力系统自动化, 1997(3): 9~12.

(上接第 79 页)用不对称半桥功率变换器, 直流电压为 514V. PWM 载波频率均为 5kHz, PWM 信号为低电平即 0V 时, IGBT 开通; 高电平即 15V 时, IGBT 关断, 电流采样周期为 200 μ s.

图 4 分别示出转速 $n_r=800\text{r}/\text{min}$, 转矩 $T_L=40\text{N}\cdot\text{m}$, 电动运行和制动运行时的相电流 i_a 和脉宽调制电压 u_{PWM} 的实验结果。

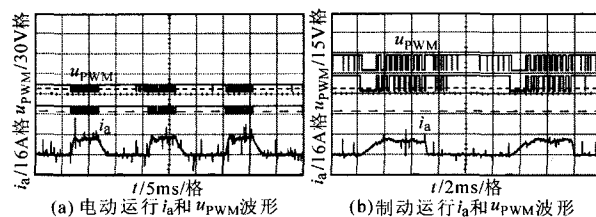


图 4 电动、制动运行时相电流 i_a , PWM 信号 u_{PWM} 实验波形

由实验波形可见, 采用变参数自适应控制的相电流波形比较理想, 接近于方波给定电流。在电动和制动运行方式下相电流都得到了很好的控制, 证明了变参数调节器控制方案的有效性。

5 结论

SRM 具有结构简单, 工作可靠, 效率高, 可控性好等优点, 但由于 SRM 模型具有严重非线性, 若采用固定参数的调节器难以取得良好的控制效果, 而通过采用变参数自适应控制, 对 SRM 的电流控制取得了很好的控制效果。虽然该控制方案仍然以经典

的 PI 控制器为基础, 但从本质上来看, 该方法是以 SRM 非线性电感模型为基础设计控制器的, 所以才能使非线性严重的 SRM 无论在电动运行和制动运行模式下都能取得好的控制效果。

参考文献

- [1] 李广海, 叶 勇, 蒋静坪. 3kW 开关磁阻电机的再生制动实现[J]. 中国电机工程学报, 2004, (2): 123~127.
- [2] Suresh G, Fahimi B, Rahman K M, et al. Inductance based Position Encoding for Sensorless SRM Drives [A]. Power Electronics Specialists Conference 1999[C]. July 1999, (2): 832~837.
- [3] Lin Z, Reay D S, Williams B W, et al. High Performance Current Control for Switched Reluctance Motors with On-line Modeling [A]. IEEE 35th Annual of Power Electronics Specialists Conference 2004 [C]. 20~25 June, 2004 (2): 1246~1251.
- [4] 王宏华. 开关磁阻电动机调速控制技术[M]. 北京: 机械工业出版社, 1999.
- [5] Schulz S E, Rahman K M. High-performance Digital PI Current Regulator for EV Switched Reluctance Motor Drives[J]. IEEE Trans. on Industry Applications, 2003, 39(4): 1118~1126.
- [6] Rajarathnam A V, Rahman K M, Ehsani M. Improvement of Hysteresis Control in Switched Reluctance Motor Drives Electric Machines and Drives[A]. 1999 International Conference IEMD'99[C]. 1999: 537~539.