

# 基于 TMS320F2812 的软件锁相技术

李 旭,王 鸣\*

(安徽工程科技学院 安徽省电气传动与控制重点实验室,安徽 芜湖 241000)

**摘要:**在光伏并网发电系统中,为了实现光伏系统与电网电压的可靠并网运行,要求并网逆变器输出电流与电网电压同频同相.为此采用了一种基于 DSP 芯片 TMS320F2812 实现软件锁相的方法,并通过实验作了验证.实验结果表明,锁相精确度高,稳定可靠,证明了该方法的可行性和有效性.

**关键词:**并网逆变器;TMS320F2812;软件锁相

中图分类号:TN911

文献标识码:A

随着能源危机的进一步加剧和光伏系统并网发电成本的持续降低,光伏并网发电技术的应用越来越广泛.但光伏逆变并网对同步锁相要求较高,传统的锁相主要靠硬件来实现锁相功能,有着较为复杂的硬件电路,还存在直流零点漂移、器件饱和等硬件电路难以克服的问题.本文采用 TI 公司新推出的高性能 DSP 芯片 TMS320F2812 数字信号处理器作为主控制器,相对于前期 TMS320F24X 系列数字信号处理器,它具有更高的运算精度(32 位)和系统处理能力(达到 150 MIPS)<sup>[1]</sup>,能更好的实现并网锁相的控制方法,本文使其与输入同步信号发生电路相结合构成了软件锁相环,来实现对电网电压的频率跟踪和相位校正,并给出了实验结果.

## 1 锁相的工作原理及其发展

锁相环(PLL)是一个相位误差控制系统,是将参考信号与输出信号之间的相位进行比较,产生相位误差电压来调整输出信号的频率以达到与参考信号同频的目的.基本的锁相环路是由鉴相器(PD)、环路滤波器(LF)和压控振荡器(VCO)三个部分组成<sup>[2]</sup>,如图 1 所示.

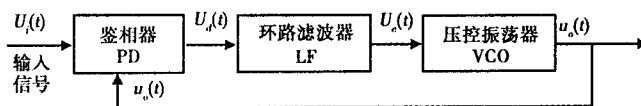


图 1 锁相环的基本组成

锁相分为模拟锁相和数字锁相.模拟锁相在电路可靠性、稳定性和集成度方面有着不可克服的缺陷;数字锁相又分为由数字逻辑器件构成的全数字逻辑锁相和基于 DSP 的软件锁相<sup>[3]</sup>.全数字逻辑锁相环路由逻辑器件构成,抗干扰能力强,易于集成,可靠性比模拟锁相大为提高,但在全数字逻辑锁相环中,需将各种模拟电平信号变成方波脉冲或离散数据的形式,数字控制的振荡信号源不再具有类似模拟压控振荡器的近似线性特征,从而增加了全数字逻辑锁相系统设计和分析的难度<sup>[4]</sup>.用软件锁相取代模拟和数字器件的数字控制,可提高产品的集成度,处理灵活,摆脱了复杂的硬件电路设计,解决了模拟锁相的许多难题,具有全数字逻辑锁相的优点,且修改参数简单方便,具有很好的扩展性,是锁相技术的发展趋势<sup>[5]</sup>.

## 2 光伏并网软件锁相设计及实现

软件锁相是将典型的锁相电路中由硬件来实现的对输出信号的相位和频率的控制改为用软件编程的方式来实现.对光伏并网系统来说其具体实现思路是将电网电压作为输入参考信号,采样后通过硬件电路整形形成与其同步的 TTL 方波信号,通过 TMS320F2812 的捕获单元检测该方波信号的上升沿和下降沿来确定输入电网信号的频率和相位.而在 TMS320F2812 中依靠 EV (Event Manager) 模块,通过软件设定 SPWM 载波周期寄存器 TPR 产生 SPWM 信号驱动功率器件输出并网电流,SPWM 信号的周期和输出

收稿日期:2008-06-10

作者简介:李 旭(1984—),男,河南遂平人,硕士研究生.

通讯作者:王 鸣(1957—),男,安徽巢湖人,副教授,硕士.

并网电流的周期相等. 由于 SPWM 信号由 TMS320F2812 内部软件产生, 所以 F2812 明确了解并网电流的周期和相位, 这样软件锁相环中的反馈采样信号根本不需要任何硬件电路, 在软件中直接调用即可<sup>[6]</sup>.

### 2.1 电网电压同步信号的检测与捕获

在进行输出电流和电网电压同步的过程中, DSP 需要检测电网电压信号的频率和相位作为外部输入参考, 由于 TMS320F2812 芯片只能采集 TTL 电平信号, 所以需要辅助硬件电路将电网的正弦波电压信号转换成幅值为 3.3 V 的方波信号, 本文中电网电压经变压器降压低通滤波后, 得到与其同相位的弱电信号, 该方波信号经过光电隔离和电平转换后, 将幅值为 3.3 V 的方波送到 DSP 芯片 EVA 模块的捕获引脚 CAP1 和 CAP2, CAP1 用于捕获上升沿, 触发中断后用两次捕获值之差来确定对应的电网频率, CAP2 用于捕获下降沿, 触发中断后在方波的后半周期进行锁相调整<sup>[7]</sup>.

### 2.2 SPWM 波的产生

SPWM 波是用正弦波与三角载波相互比较而产生的脉冲高度不变且宽度与正弦波幅值成正比的方波信号, 通常的模拟方法是直接将正弦波与三角波输入到一个由运放所构成的比较器电路进行比较而实现的<sup>[8]</sup>. 采用 DSP 芯片 TMS320F2812, 用软件方法产生 SPWM 波的机理与传统的硬件方法不同, 在 DSP 芯片中, PWM 信号的产生主要通过事件管理器中设定通用定时器的周期寄存器和相关比较

寄存器的值匹配来实现的. 周期寄存器装载着给定三角波周期相应的计数值, 比较寄存器装载着正弦波离散化后的各个比较点的幅值. 设定定时器为连续增/减计数模式, 当定时器的计数值与比较寄存器中的值相等时发生比较匹配, 这样在一个三角载波周期中会发生两次匹配, 如果需要改变三角载波的频率和脉冲的宽度, 只需改变周期寄存器和比较寄存器的值, 在上述两次匹配时, 相应引脚的输出电平发生翻转, 从而得到宽度不等的 PWM 波. 在整个过程中, 三角载波和正弦波并没有出现, 它们只是一种抽象的波形. 图 2 是 PWM 波发生的简要示意图.

### 2.3 频率跟踪的软件实现

采用 SPWM 信号模拟的正弦波频率主要取决于 SPWM 本身的载波频率和每个正弦波周期离散化输出的点数<sup>[9]</sup>. 即输出信号的频率:

$$f_{sin} = \frac{\text{SPWM 波载波频率}}{\text{每个 sin 周期输出的点数}} \tag{1}$$

在保证每个正弦波周期离散化输出的点数不变的情况下, 输出信号频率由 SPWM 波载波频率来决定, 而载波频率是可以通过周期寄存器值来改变的, 利用这个特点, 在软件编程实现时, 我们可以通过改变周期寄存器的值, 来即时调整输出频率的大小. 在本文中假定每个正弦周期输出点数为 512 个, 设定定时器为连续增/减计数模式, 通过软件设置捕获单元 CAP1 的计数时基为定时器  $T_2$ , 设定  $T_2$  的时基为 4.6875 MHz(32 分频), 设定定时器  $T_1$  的时基为 150 MHz, 用于产生三角载波信号. 采用一辅助寄存器  $T_N$  来保存 CAP1 两次捕获值之差, 可得:

$$T_N \times \frac{32}{150} = \frac{1}{f} \tag{2}$$

$$2T_{1PR} \times \frac{512}{150} = \frac{1}{f} \tag{3}$$

式中:  $T_N$  为 CAP1 两次捕获值之差,  $T_{1PR}$  为定时器  $T_1$  的周期计数值,  $f$  为电网频率.

正常情况电网频率  $f = 50 \text{ Hz}$ , 可得  $T_N = 97\,350 \mu\text{s}$ ,  $T_{1PR} = 2\,930 \mu\text{s}$  电网频率变化范围  $(50 \pm 1) \text{ Hz}$ , 这样每次中断时  $T_N$  的值在  $95\,663 \sim 92\,092 \mu\text{s}$  变动, 根据  $T_N$  的值查表 1 就能获得高精度的频率值. 用这个频率值来改变三角载波的周期, 即周期寄存器  $T_{1PR}$  值, 以改变输出并网电流的周期, 从而实现频率跟踪的目标.

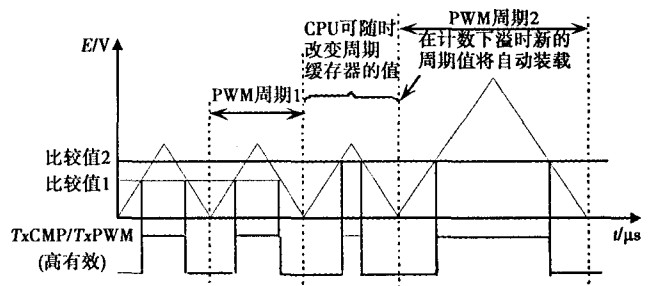


图 2 PWM 波发生简要示意图

2.4 相位同步调整的软件实现

对相位同步调整的软件实现,采用 CAP2 捕获方波下降沿触发中断,在 SPWM 波的后半周期进行调整,程序采用了一个辅助寄存器  $AR_x$  ( $x = 0, 1, 2, \dots, 7$ ) 进行 SPWM 波的计数.其原理可以这样解释:一个完整的半周期 SPWM 波需要取 256 个点进行比较,在上升沿 CAP1 发生中断时,  $AR_x$  的初值设为 256,以后每比较一次,辅助寄存器值减 1.如果在下降沿 CAP2 发生中断时,该寄存器的值不为 0,则需要改变 SPWM 波的三角载波的频率以进行锁相调整.

表 1 不同频率下对应的  $T_N$ 、 $T_{1PR}$  的值

| 电网频率 /Hz | $T_N/\mu s$ | 对应 $T_{1PR}/\mu s$ | 电网频率 /Hz | $T_N/\mu s$ | 对应 $T_{1PR}/\mu s$ |
|----------|-------------|--------------------|----------|-------------|--------------------|
| 49.0     | 95 663      | 2 989              | 50.0     | 93 750      | 2 930              |
| 49.1     | 95 468      | 2 983              | 50.1     | 93 563      | 2 924              |
| 49.2     | 95 274      | 2 977              | 50.2     | 93 376      | 2 919              |
| 49.3     | 95 081      | 2 971              | 50.3     | 93 191      | 2 912              |
| 49.4     | 94 889      | 2 985              | 50.4     | 93 006      | 2 906              |
| 49.5     | 94 697      | 2 959              | 50.5     | 92 822      | 2 901              |
| 49.6     | 94 506      | 2 953              | 50.6     | 92 638      | 2 895              |
| 49.7     | 94 316      | 2 947              | 50.7     | 92 456      | 2 889              |
| 49.8     | 94 127      | 2 941              | 50.8     | 92 274      | 2 884              |
| 49.9     | 93 938      | 2 936              | 50.9     | 92 092      | 2 878              |

下面是计算调整后的发生 SPWM 波的相关定时器周期寄存器  $T_{1PR}$  值的公式:

$$T_{1PR}' = (1 - x/256) T_{1PR} \quad (4)$$

式中: $x$  为  $AR_x$  中的值,  $T_{1PR}'$  为要调整的周期寄存器的值.

电网频率跟踪的软件流程框图如下图 3 所示,它由捕获上升沿的 CAP1 中断子程序来完成,相位同步调整的软件流程图如下图 4 所示,由下降沿 CAP2 中断子程序来完成.

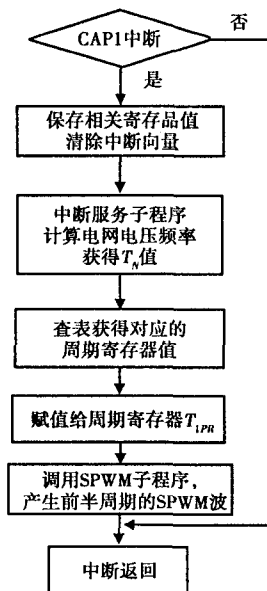


图 3 频率跟踪流程图

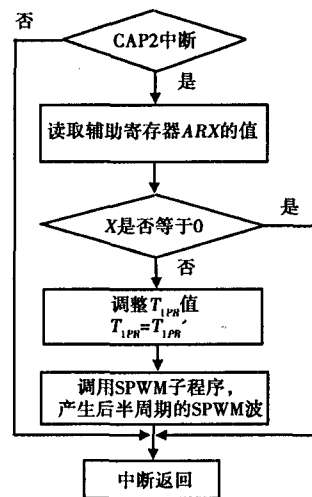


图 4 相位调整流程图

3 实验结果

为验证上述并网锁相控制思想,构建小功率并网逆变装置,采用单相整流桥代替光伏阵列,主电路有 BOOST 电路、全桥逆变器、滤波器、隔离变压器构成,输出电路中通过电阻检测法对逆变器输出电流进行检测,控制电路采用 TI 公司的 TMS320F2812DSP 芯片作为控制核心,软件调试环境为 CCS3.3,通过软

件编程实现控制并网输出电流与电网电压的精确锁相,图5为并网输出电流与电网电压的实验波形,从图5中可看出并网输出电流与电网电压保持同频同相,软件锁相环工作正常.

#### 4 结 语

本文针对光伏并网发电系统,采用TI公司高性能DSP芯片TMS320F2812,利用其高速数据处理和强大的控制能力,结合外部同步信号检测电路,通过软件编程搭建软件锁相环,控制实现并网电流与电网电压的同频同相,该方法简单实用,锁相精度高,且便于修改,实验结果也证明了所设计方案是可行的.

#### 参考文献:

[1] Texas Instruments Incorporated. TMS320C28X 系列 DSP 的 CPU 与外设 [M]. 北京:清华大学出版社,2004.  
 [2] 于洪珍. 通信电子电路[M]. 北京:电子工业出版社,2004.  
 [3] 曹凤香. 基于单片机的 UPS 数字化锁相技术[J]. 电力电子技术,2007,41(6):86-89.  
 [4] Roland E Best. Phas-Locked Loops: Theory, Design and Applications[M]. New York: McGraw-Hill, 1984.  
 [5] 庞浩, 俎云霄. 一种新型的全数字锁相环[J]. 中国电机工程学报, 2003, 23(2): 37-41.  
 [6] 赵为. 太阳能光伏并网发电系统的研究[D]. 合肥:合肥工业大学,2003.  
 [7] 刘向东. DSP 技术原理与应用[M]. 北京:中国电力出版社,2007.  
 [8] 陈道炼. DC-AC 逆变技术及其应用[M]. 北京:机械工业出版社,2003.  
 [9] 苏奎峰. TMS320X281XDSP 原理及 C 程序开发[M]. 北京:北京航空航天大学出版社,2008.

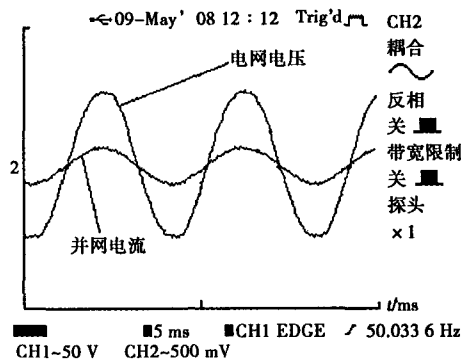


图5 电网电压与输出并网电流波形

## Software phase-locked technology based on TMS320F2812

LI Xu, WANG Ming

(Anhui Provincial Key Laboratory of Electric Transmission and Control, Anhui University of Technology and Science, Wuhu 241000, China)

**Abstract:** In the photovoltaic grid-connected system, to ensure the grid-connected PV power generation system working reliably, the output current of grid-connected inverter is required to have the same frequency and phase as the voltage of electricity net. A software phase-locking loop is implemented based on TMS320F2812 DSP circuit; the experimental results show that this method has high accuracy and reliability. It is demonstrated the project is feasible and valid.

**Key words:** grid-connected inverter; TMS320F2812; software phase-locked