

[19] 中华人民共和国国家知识产权局

[51] Int. Cl⁷

G01R 29/00

G01R 29/08



[12] 实用新型专利说明书

[21] ZL 专利号 02259029.3

[45] 授权公告日 2003 年 12 月 10 日

[11] 授权公告号 CN 2591629Y

[22] 申请日 2002.12.09 [21] 申请号 02259029.3

[73] 专利权人 中国科学院国家授时中心

地址 710600 陕西省西安市临潼区书院东路 3 号

[72] 设计人 许林生 吴贵臣

[74] 专利代理机构 西安永生专利代理有限责任公司

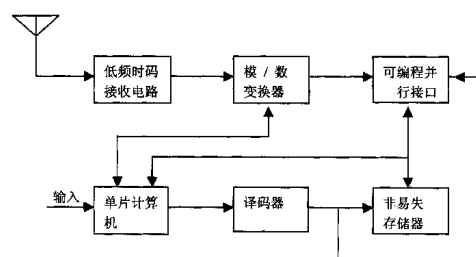
代理人 申忠才 程连久

权利要求书 1 页 说明书 4 页 附图 3 页

[54] 实用新型名称 低频时码信号场强仪

[57] 摘要

一种低频时码信号场强仪，它括低频时码接收电路和用于对整机进行控制的控制电路，低频时码接收电路的输出端接控制电路。本实用新型采用单频接收，液晶显示，能自动记录长时间测量的数据和定位数据，具有带宽窄、能耗低、抗干扰能力强、测量精度高、重量轻、操作灵活简便等优点，避免了指针仪表带来的人为误差和读数麻烦。



I S S N 1 0 0 8 - 4 2 7 4

1、一种低频时码信号场强仪，其特征在于：它括低频时码接收电路和用于对整机进行控制的控制电路，低频时码接收电路的输出端接控制电路。

2、按照权利要求 1 所述的低频时码信号场强仪，其特征在于：所说的低频时码接收电路包括接收天线，包括与天线的输出端相连接的前置放大电路，包括有源带通滤波器，该电路的输入端接前置放大电路的输出端，它还包括增益可调放大器，该电路的输入端接有源带通滤波器的输出端接控制电路；

所说的控电路包括：

模/数变换器，输入端接低频时码接电路的输出端、输出端接可编程并行接口；

它包括一个对整机进行控制的单片计算机；

它还包括可编程并行接口、非易失存储器、译码器，单片计算机通过总线接模/数变换器、可编程并行接口、非易失存储器、译码器，非易失存储器通过总线接可编程并行接口、译码器。

低频时码信号场强仪

技术领域

本实用新型属于无线电通讯技术领域，具体涉及到低频时码信号场强仪。

背景技术

由北京无线电仪器二厂生产的 RR7 型—干扰场强测量仪，仪表显示是指针式的，该仪器主要存在体积大、重量重、无测量数据存储功能等缺点，测量点的位置和时间无法精确得到，测量靠手工操作，极不方便。

发明内容

本实用新型所要解决的技术问题以及解决其技术问题采用的技术方案是：它包括低频时码接收电路和用于对整机进行控制的控制电路，低频时码接收电路的输出端接控制电路。

本实用新型的低频时码接收电路包括接收天线，包括与天线的输出端相连接的前置放大电路，包括有源带通滤波器，该电路的输入端接前置放大电路的输出端，它还包括增益可调放大器，该电路的输入端接有源带通滤波器的输出端接控制电路。本实用新型的控制电路包括：模/数变换器，输入端接低频时码接收电路的输出端、输出端接可编程并行接口。它包括一个对整机进行控制的单片计算机。它还包括可编程并行接口、非易失存储器、译码器，单片计算机通过总线接模/数变换器、可编程并行接口、非易失存储器、译码器，非易失存储器通过总线接可编程并行接口、译码器。

本实用新型采用单频接收，液晶显示，能自动记录长时间测量的数据和定位数据，具有带宽窄、能耗低、抗干扰能力强、测量精度高、重量轻、操作灵活简便等优点，避免了指针仪表带来的人为误差和读数麻烦。

附图说明

图 1 是本实用新型的电气原理方框图。

图 2 是本实用新型的低频时码接收电路的电子线路原理图。

图 3 是本实用新型的控制电路的电子线路原理图。

具体实施方式

下面结合附图和实施例对本实用新型进一步详细说明,但本实用新型不限于这些实施例。

图 1 是本实用新型的电气原理方框图,参见图 1。在图 1 中,本实用新型是由低频时码接收电路、模/数变换器、可编程并行接口、单片计算机、译码器、非易失存储器连接构成,其中模/数变换器、可编程并行接口、单片计算机、译码器、非易失存储器连接成控制电路。

在图 2 中,本实施例的低频时码接收电路由接收天线 L1、前置放大电路、有源带通滤波器、增益可调放大器连接构成。

接收天线 L1 的一端接前置放大电路、另一端接地,固定电容 C1 和接收天线 L1 决定谐振频率。

本实施例的前置放大电路由集成电路 U1、集成电路 U2、R1~R7 联接构成,集成电路 U1 和集成电路 U2 的型号为 LF357。集成电路 U1 的正向输入端接接收天线 L1 的一端、负向输入端通过 R1 接地并通过 R2 接输出端、4 脚接 12v 电源负极、7 脚接 12v 电源正极、输出端 6 脚通过 R3 接集成电路 U2 的 3 脚正向输入端,集成电路 U2 的负向输入端通过 R4 接地并通过 R5 接输出端、4 脚接 12v 电源负极、7 脚接 12v 电源正极、输出端 6 脚通过 R6 和 R7 接有源带通滤波器。

本实施例的有源带通滤波器由集成电路 U3、R8~R22、电位器 W1 连接构成,集成电路 U3 的型号为 MAX274。集成电路 U3 的 2 脚接 R7 的另一端通过 R9 接 4 脚并通过 R9 和 R10 接 6 脚以及通过 R9 和 R11 接 11 脚、1 脚通过 R8 接 3 脚、11 脚通过 R13 接 9 脚并通过 R13 和 R14 接 7 脚以及通过 R13 和 R15 接 14 脚、14 脚通过 R17 接 16 脚并通过 R17 和 R18 接 18 脚以及通过 R17 和 R19 接 23 脚、13 脚通过 R16 接 15 脚、23 脚通过 R21 接 21 脚并通过 R21 和 R22 接 19

脚、22脚通过R20接24脚、21脚接电位器W1的一端，电位器W1的另一端和可调端通过R23接地并接增益可调放大器。

本实施例的增益可调放大器由集成电路U4、R24、R25、电位器W2~电位器W4连接构成，集成电路U4的型号为AD625。集成电路U4的1脚接电位器W1的另一端、3脚接电位器W2的一端、4脚接电位器W2的另一端、9脚接电位器W2的可调端和12V电源正极、7脚和16脚接地、5脚通过R24接2脚和电位器W4的一端、15脚接电位器W4的另一端和可调端并通过R25接12脚、13脚接电位器W3的一端、14脚接电位器W3的另一端，电位器W3的可调端接12V电源的负极，集成电路U4的10脚和11脚接控制电路。

接收天线L1将接收到的低频时码信号经前置放大电路放大，带有噪声的杂波信号经有源带通滤波器将杂波滤掉，并使低频时码载波信号得到放大，增益可调放大电路对有源带通滤波器输出的低频时码载波信号进行放大后输出到模/数变换器。

在图3中，本实用新型的控制电路由模/数变换器、可编程并行接口、单片机、译码器、非易失存储器连接成。本实施例的模/数变换器由集成电路U9、集成电路U10、集成电路U11、R28、电位器W5、电位器W6连接构成，集成电路U9的型号是AD1674、集成电路U10的型号是74HC04、集成电路U11的型号是74HC74。可编程并行接口由集成电路U8构成，集成电路U8的型号是82C55。单片机由集成电路U5、R27、C2~C4、振荡器JT连接构成，集成电路U5的型号是AT89C51。非易失存储器由集成电路U7构成，集成电路U7的型号是DCM0256。译码器由集成电路U6构成，集成电路U6的型号是74HC373。

集成电路U9的输入端14脚接低频时码接收电路U4的输出端10脚、11脚，3~6脚接集成电路U8的10~13脚、16~23脚接集成电路U8的18~25脚、24~27脚接集成电路U8的4~1脚、12脚接电位器W6的一端、8脚接电位器W5的一端和可调端以及电位器W6的另一端和可调端、10脚接电位器W5的另一端、28脚接集成电路U10的输入端1脚，集成电路U10的输出端2脚接集成电路U11

的3脚，集成电路U11的2脚和4脚通过R28接5v电源正极、1脚5脚接单片计算机。集成电路U8的6脚和35脚接单片计算机、5脚和36脚接单片计算机和集成电路U7的22脚和27脚、8脚和9脚接集成电路U6的5脚和2脚以及集成电路U7的9脚和10脚、D0~D7端接集成电路U6的D0~D7端和集成电路U7的D0~D7端以及单片计算机。集成电路U5的P00~P07端通过总线分别接集成电路U6的D0~D7端、集成电路U7的D0~D7端、集成电路U8的D0~D7端，集成电路U5的P20~P26端接集成电路U7的A08~A14端、WR端和RD端分别接集成电路U7的WR端和RD端以及接集成电路U8的WR端和RD端、5脚和6脚分别接集成电路U11的1脚和5脚、7脚接集成电路U8的6脚、8脚接集成电路U7的20脚、9脚通过R27接地、31脚通过R26接5v电源正极、18脚和19脚接由C2和C3以及振荡器JT连接的时钟电路、30脚接集成电路U6的11脚，C4和R27组成上电复位电路。集成电路U6的Q0~Q7端接集成电路U7的A0~A7端。

集成电路U5的串行口RDX接收全球定位系统接收机输出的时间、定位等信息，存入集成电路U7。集成电路U8将采集集成电路U9输出的12位数据输出到集成电路U5，集成电路U5将采到的数据进行处理后，写到集成电路U7，然后，将采集得到的低频时码信号的数字量经过处理和计算后，显示于屏幕（LCD）。集成电路U6是译码电路。集成电路U10和集成电路U11组成逻辑电路，将集成电路U9的AD变换结束信号输出到集成电路U5的P1.4口，集成电路U5收到变换结束信号后，控制集成电路U8开始采集数据。

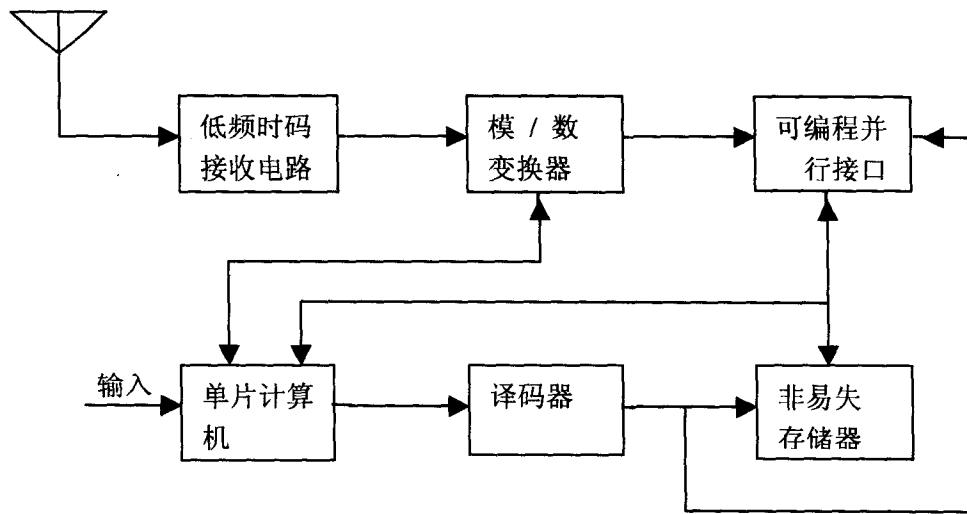


图 1

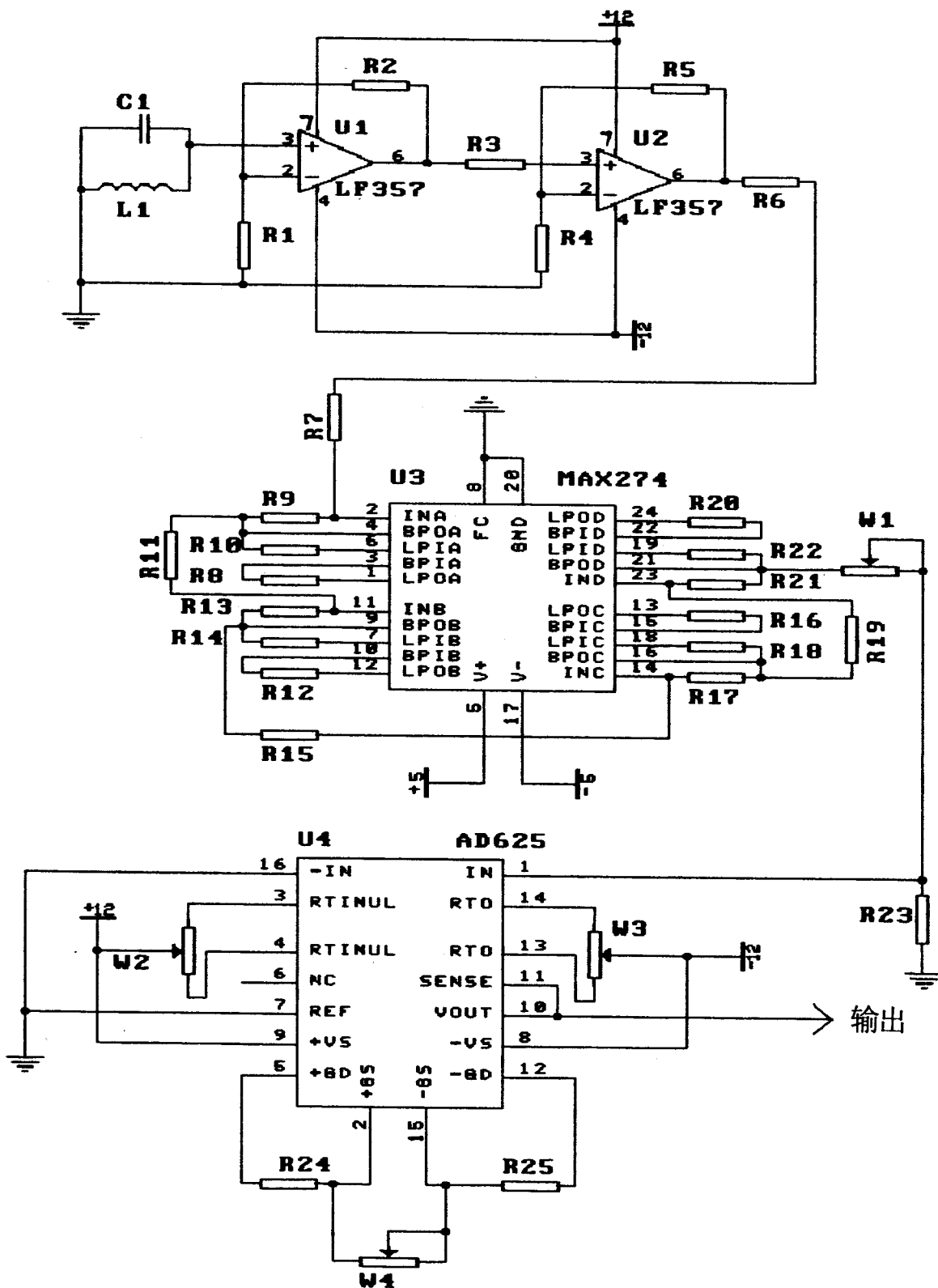


图 2

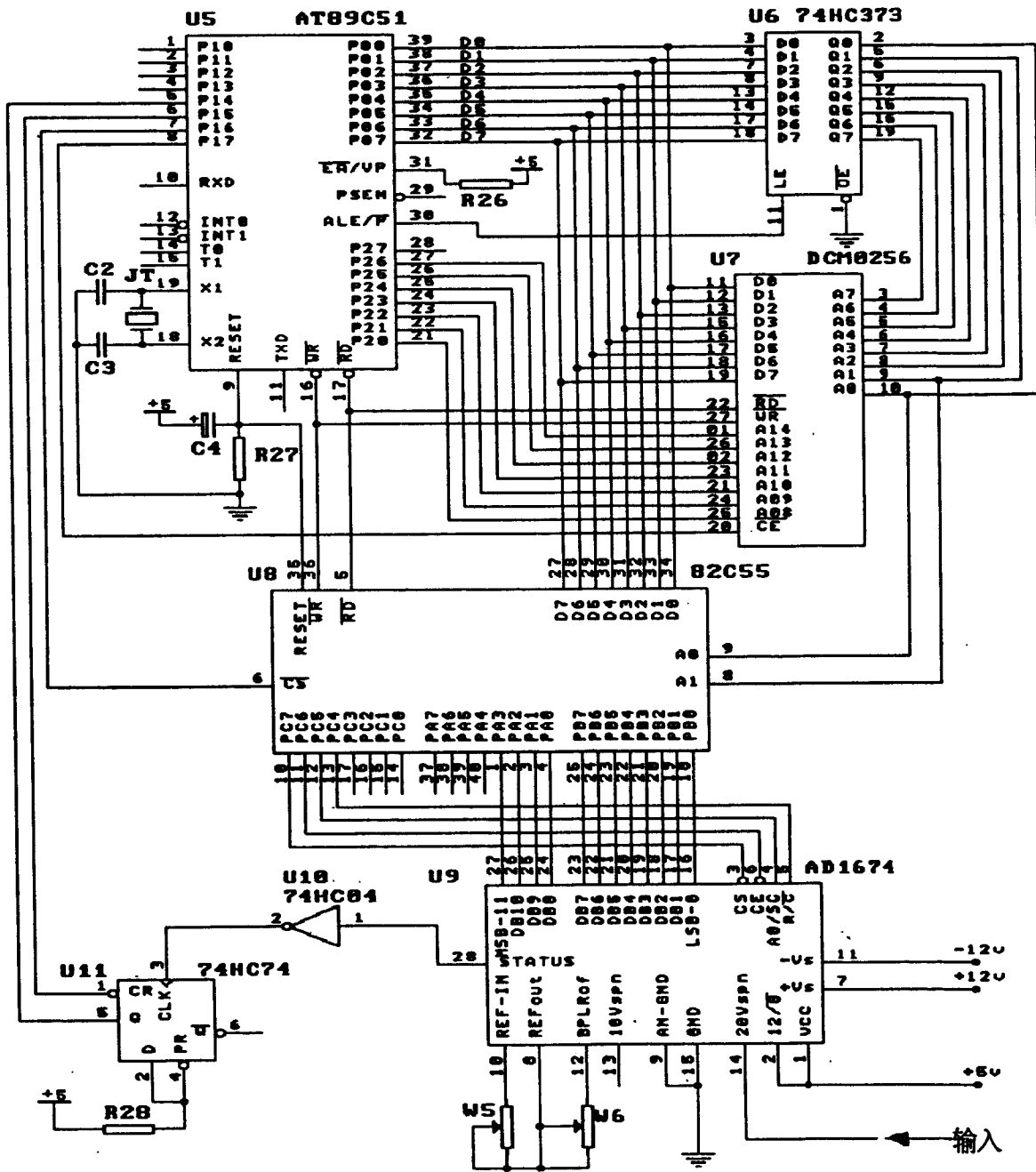


图 3