

基于DM642的H.264视频编码器优化与实现

李全利, 余子龙

(哈尔滨理工大学, 黑龙江 哈尔滨 150080)

摘要: H.264是新一代的视频压缩标准。本文首先研究了该标准的主要内容, 然后简要介绍了DSP TMS320DM642的出色性能及其视频驱动程序的实现, 最后讨论了H.264编码在DSP TMS320DM642上的优化与实现。

关键词: H.264; 迷你驱动; 流水线; DSP

中图分类号: TN911.22 文献标识码: B 文章编号: 1003-7241(2006)11-0049-03

The Optimization of H.264 Video Encoder and its Implementation

LI Quan-li, YU Zi-long

(Harbin University of Science and Technology, Harbin 150080, China)

Abstract: This paper introduces is the newest video compression standard H.264. The optimization of H.264 encoder and its implementation on the Video Device Driver of DM642 DSP is then discussed.

Key words: H.264; Mini-driver; pipeline; DSP

1 引言

视频编码的目的在于使视频能以更窄的带宽、更高的质量通过数字形式传输和存储。新一代视频编码标准H.264^[2]在系统结构、运动估计和运动补偿、变换、量化、熵编码等方面都进行了很大改进, 大大提高了压缩效率, 节省了码率。H.264编码的重建图像的主观质量比H.263要好得多。

TMS320DM642数字媒体处理器是TI公司新近推出的一款基于C64X核的DSP。DM642作为一种专用的数字媒体处理器, 提供了丰富的多媒体信号处理指令集, 所以若能充分利用这些指令, 将大大提高多媒体数据处理能力。

本文主要介绍H.264编码在TI公司的TMS320DM642评估板上的代码的优化与实现。

2 H.264标准简介

为了克服原有的视频压缩协议的局限和不足, 适应更广泛的传输信道, 得到更高的视频质量、更大的灵活性和更多的功能, ITU-T的VCEG(视频编码专家组)和ISO/IEC的MPEG(运动图像编码专家组)的联合视频组(JVT; joint video team)开发了一个新的数字视频编码标准—H.264。它既是ITU-T的H.264, 又是ISO/IEC的MPEG的第十部分。1998年1月开始草案征集, 1999年9月, 完成第一个草

案, 2001年5月制定了其测试模式TML-8, 2002年6月的JVT第五次会议通过了H.264视频压缩标准, 其结构图如图1所示。

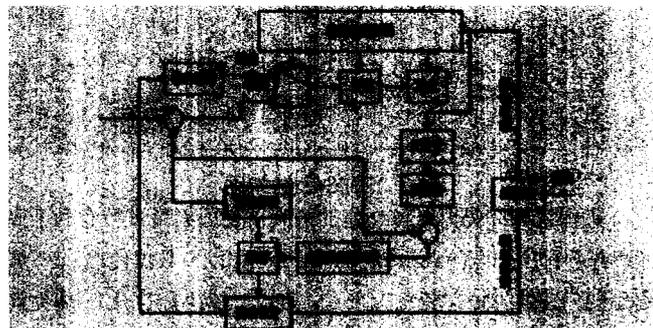


图1 H.264结构图

H.264作为新一代低比特率视频编码标准, 与以往的标准相比主要优点有:

- (1)在相同的重建图像质量下, H.264比H.263+和MPEG-4(Part 2)节约50%码率;
- (2)H.264可在很宽的码率范围内提供高质量的视频服务;
- (3)H.264对信道时延的适应性较好, 既可工作在低时延模式以满足实时业务, 如会议电视等, 又可工作于无时延限制的宽松场合, 如视频存储等;
- (4)具备较强的抗误码能力, 包括支持传输环境恶劣的无线网络;
- (5)采用分层模式, 视频编码层(VCL)外特有的网络适配层(NAL)专为网络传输设计, 因而进一步提高网络友好性。

3 基于DSP TMS320DM642的硬件实现平台

数字多媒体处理器DM642是TI公司C6000^[3]系列的一款新型高性能DSP，基于C64x内核，扩展的高级甚长指令字(VelociTI)体系结构，具有64个32位通用寄存器，8个独立计算功能单元(2个乘法器，6个算术逻辑单元)可以并行运行，因此多条指令可同时执行。可工作在600MHz时钟速率，每个指令周期可并行运行8条32位指令，因此可达到4800MIPS的峰值计算速度。DM642采用两级缓存结构，L1P,L1D,L2。DM642具有64个独立通道的EDMA(扩展的直接存储器访问)控制器，负责片内L2与其他外设之间的数据传输。容量较大的两级缓存和EDMA通道是DM642高性能的体现之一，若能合理使用和管理，将能大幅度提高程序的运行性能。

它带有三个可配置的视频端口，提供与视频输入、视频输出以及码流输入的无缝接口。这些视频端口支持许多格式的视频输入/输出，包括BT.656、HDTV Y/C、RGB以及MPEG-2码流的输入。DM642的其它外设包括：10Mbps/100Mbps的以太网口(EMAC)、多通道音频串口(McASP)、外部存储器接口(EMIF)、主机接口(HPI)、多通道缓冲串口(McBSP)以及PCI接口等，结构如图2所示。

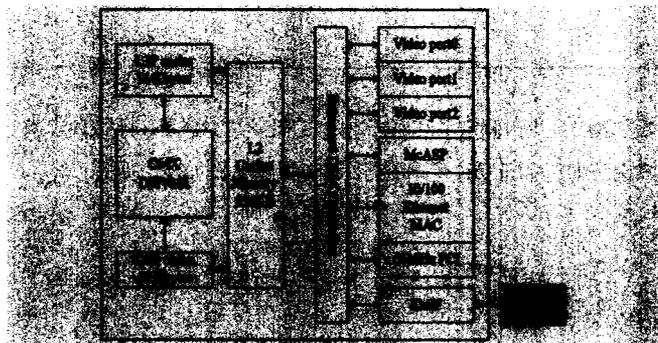


图2 DM642结构图

确保视频编码器最佳性能的两重要因素是进行有利于高速缓存的程序分区(program partitioning)以及数据传输处理(如减少L1/L2缺失)。尽管L2 SRAM可用于解决L1D/L1P缺失问题，我们通常还是更倾向于采用EDMA来传输L2 SRAM与片外存储器之间的代码/数据，因为EDMA的传输效率通常高于L2高速缓存。

4 基于DM642的视频采集驱动

图3说明了DM642^[4]视频采集与显示的Mini-driver驱动程序的结构图，为了使DM642视频采集与显示的Mini-driver驱动程序的代码有最大的重复使用能力，将其分为数据管理与视频编解码器件控制两部分。与其它将用户板上器件控制程序直接放在Mini-driver中不同的是，在视频采集与显示的Mini-driver中是通过外部器件控制接口(EDC)把视频编解码器件的控制集成到Mini-driver中的。这样使我们的视频采集与显

示的Mini-driver能适应不同的视频编解码器件。当更换不同器件时，只须更改EDC部分即可，其它的部分可保持不变。

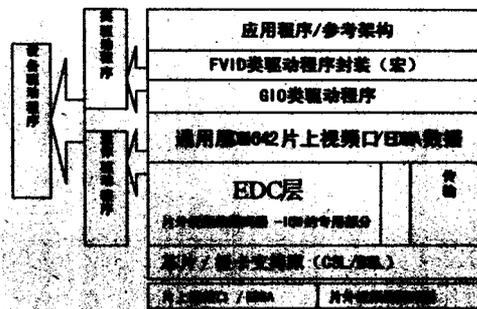


图3 DM642驱动程序结构图

5 H.264的DSP DM642优化

5.1 H.264代码优化

H.264的DSP实现流程分为三个阶段：

第一阶段产生和评估C代码，第二阶段优化和评估C代码，第三阶段编写和评估线性汇编。

每个阶段完成任务如下：

第一阶段：首先，产生C代码并进行时间评估。一般情况下，这个阶段的代码性能很低。如果经过评估后，仍然满足不了实时要求的话，需要进入第二阶段以进一步改进代码性能。

第二阶段：利用优化选项、内联函数以及其它优化方法改进C代码。如果代码仍不能达到所期望的效率，则进入第三阶段。

第三阶段：从C代码中抽出对性能影响大的代码段，用线性汇编重新写这段代码，然后利用汇编优化器优化该代码，直到代码满足要求为止。

5.2 优化和评估C代码

代码分析结果显示DCT、IDCT变换、运动估计运算量占程序总运算量的比重很大，因此这部分函数是程序优化的重点。因此，我们通过下述方法对C代码进行了优化：

(1)在程序里使用关键字restrict避免存储器相关的相关性，使得C6000编译器将尽可能把指令安排为并行执行，使代码达到最大效率。对于通过查找表编码部分，可以将相关的码表进行合理的编排，以便运用一条指令可以一次查到需要的数据。

(2)DM642的寄存器为32bit，而视频图像中像素用8bit表示，视频编码中大量的基本运算都是基于8bit进行的。DM642访问存储器是很费时的，要提高数据处理率，应使1条Load/Store指令能访问多个数据。当程序需要对一连串8bit数据进行操作时，可一次访问4个或者8个8bit数据，然后伸用相应指令。

(3)在C代码中，使用内联函数替代复杂的C代码。内联函数是可直接映射为C6000^[5]指令的特殊函数，使用时同调用其它函数一样调用，同时不会破坏系统环境。内联函数用前下划线(如：函数_add2(int src1,int src2)表示src1,src2的高低半字分别做有

符号加法,返回结果)表示,使用内联函数可快速优化C代码。

(4)充分利用编译器反馈的信息进行优化,在编译C语言程序时,选用-k选项使得编译器在产生的.asm文件里向程序员反馈许多信息,充分利用这些信息,按照它的提示修改就能尽快的优化代码。

(5)代码中循环越多,执行的效率越低。因此,我们考虑采用循环展开的方法,将多循环变为少循环,甚至是单循环。即运用消除冗余循环的方法来提高指令并行执行的程度,从而提高代码的执行效率。

(6)为了进一步提高代码性能,经过评估,找出影响速度的关键C代码段(DCT/IDCT变换和运动估计)用线性汇编重新编写。线性汇编是C6000系列DSP所特有的类汇编工具。只需按照C代码的自然顺序,写出线性汇编语句,同时不必考虑功能单元的分配,以及指令的并行性。从而,它比编写纯汇编语句耗时少,又具有较高的执行效率。如果编写线性汇编仍不能达到指标要求的话,再运用纯汇编编写相关的代码,充分利用C6000 DSP结构以及指令集的特点,尽可能并行其中的非相关语句。从而进一步减少代码的执行时间和提高程序的性能。

5.3 数据传输的策略

在视频编码过程中,存储器间存在着大量的数据传输,数据传输任务占据了大量的时间。DM642作为一种高性能的DSP,可以在没有CPU参与的情况下,由EDMA负责完成片内L2存储器与片外存储器之间的数据传输,利用EDMA和CPU并行工作来达到更好的性能。

通过分析代码,把被反复调用的程序段(如DCT变换和DCT反变换)放在片内程序存储区中,把频繁用到的数据段(如编码表)放在片内数据存储器中,把不常用到的程序和数据段放在片外存储器中,以避免对程序或数据进行不必要的反复搬移。

在H.264程序运行过程中,由于一帧图像的数据量很大,故而将参考帧和当前帧数据放到片外,需要用到当前块和参考窗数据时,再将它们从外存搬运到内存中,以便提高效率。

5.4 C代码和存储器优化前后性能分析

(上接第17页)

由于采用了双三次曲面建模的方案,文中所述方案曲面构造质量较高。和已有的方法相比,由于增加了一个曲面表示的转换,此方法生成的曲面与初始采样点的吻合度更好,可以所需精度计算曲面任意点的拟合数值。同时,由于转换部分的计算对同一数据集只需执行一次,并可选择作为建模预处理完成,因此明显地,与已有的方法比较,其执行效率相当。此外,易于结合现有的技术进行扩展,以实现更高的效率和显示效果,如可随视点的远近而动态增减曲面定义多边形网格以提高效率等,而在这些方面的技术都已相当成熟^[4]。

参考文献:

[1] [美]金凯德(Kincaid, D.),切尼(Cheney, W.). 数值

被优化函数	优化前	优化后
DCT(4×4)	327cycles(未-03)	30cycles(线性汇编-03)
IDCT(4×4)	355cycles(未-03)	35cycles(线性汇编-03)
运动估计/帧	412Mcycles(未-03)	30Mcycles(线性汇编-03)
量化(4×4)	9250cycles(未-03)	705cycles(线性汇编-03)

我们对代码优化前后的性能进行分析比较,上表是几个关键函数在优化的各个不同阶段所占用的时钟周期数的统计,可以看出,优化后的效果是明显的。

6 结论

H.264 优越性能的获得不是没有代价的,其代价是计算复杂度的大大增加,变换/反变换时,视频图像压缩系统中的关键模块运行速度及精度对整个系统的处理性能影响很大。因此将该模块移植到高速的定点 DSP 芯片上实现,在对提高系统性能上的重要意义是不言而喻的。目前,大部分数字通讯系统都是基于 DSP 的,如果能用 DSP 芯片完成视频图像处理将会有助于数字通讯系统的集成。我们在 DSP 芯片进行的这一有益的尝试,为后续的工作打下了良好的基础。

参考文献:

- [1] ITU-T Rec.H.264|ISO/TEC 14496-10 AVC. Draft Text of Final Draft International Standard(FDIS) of Joint Video Specification Pattaya meeting of the JVT Match[C],2003.
- [2] 视频编码新标准 H.264 的技术亮点[EB/OL]. www.videosky.com
- [3] 李方慧.TMS320C6000 系列 DSPs 原理与应用(第二版)[M]北京:电子工业出版社,2003-01.
- [4] Texas Instruments The TMS320DM642 Video Port Mini-Driver SPRA918A-August[Z],2003.
- [5] Texas Instruments. TMS32C6000 CPU and Instruction Set Reference Guide[M],2000-08.

作者简介:李全利(1957-),男,哈尔滨理工大学自动化学院教授,研究方向:DSP及嵌入式系统技术。

分析(英文版第3版)[M].北京:机械工业出版社,2003,4.

[2] RICHARD S.WRIGHT J.OpenGL 超级宝典(第二版)[M].北京:人民邮电出版社,2001.

[3] IN-HUGH CHOI,MIN-YANG YANG,WON-PYO HONG and TAE-SUNG JUNG.Curve interpolation with variable feedrate for surface requirement[J].Springer-Verlag London Ltd, Issue:2005,25(3):325-333.

[3] LINDSTROM,P.,KOLLER,D.,RIBARSKY,W.,HODGES,L.,FAUST,N.,and TURNER,G. Real-time, continuous level of detail rendering of height fields[C].Computer Graphics (SIGGRAPH '96 Proceedings) (1996),109-118.

[4] Lindstrom, P.,Koller, D.,Ribarsky, W.,Hodges,L.,Faust,N.,and Turner,G.Real-time, continuous level of detail rendering of height fields[C].Computer Graphics (SIGGRAPH '96 Proceedings) (1996),109-118.

作者简介:徐林(1979),男,吉林人,硕士研究生,研究方向:计算机辅助工程。