

一种基于 TMS320VC5509 的音频采集与回放系统

雷宏江,程方,明艳

(重庆邮电大学 通信与信息工程学院,重庆 400065)

摘要: 介绍一种基于 TMS320VC5509 数字信号处理器 (Digital Signal Processor, 简称 DSP) 的语音采集与回放系统的总体方案和软硬件设计。文中重点介绍了 DSP 与音频编解码芯片的接口设计方法以及如何实现音频信号的采集和回放。

关键词: TMS320VC5509; TLV320AIC23; I²C; McBSP; 音频采集与回放

中图分类号: TM930

文献标识码: B

文章编号: 1006-2394(2007)02-0019-03

An Audio Frequency Acquisition and Release System Based on TMS320VC5509

LEI Hong-jiang, CHENG Fang, MING Yan

(Communication & Information Institute of Chongqing University of Posts and Telecommunications, Chongqing 400065, China)

Abstract: This paper described the total plan and software and hardware design of an audio acquisition and release system based on TMS320VC5509 digital signal processor (DSP). It discussed in detail the interface between DSP and codec, and how to implement the audio acquisition and release operation.

Key words: TMS320VC5509; TLV320AIC23; I²C; McBSP; audio acquisition and release

1 系统总体方案

系统框图如图 1 所示,音源(如麦克风)发出的音频信号经音频处理器的 A/D 部分转换为数字信号后进入 DSP,完成数据的采集工作,由系统的模式识别部分决定对采集的数据进行何种处理(如滤波等),处理后的信号再通过音频编解码器的 D/A 部分还原为模拟的声音信号送往扬声器输出。

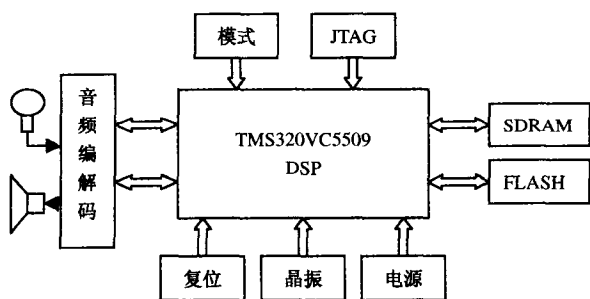


图 1 系统框图

2 系统硬件电路设计

系统的核心芯片选用 TI 公司的 TMS320VC5509。TMS320VC5509 (以下简称 C5509) 是 TI 推出的高性能的定点 DSP, 是 TI 公司 55xx 系列的代表之一, 最高

可以运行在 144MHz 的主频, 它是基于 TMS320C55x DSP 的核, 因而具有高效且低功耗的特点, 非常适合便携设备使用。C5509 采用统一编址的方式来划分存贮空间, 程序与数据总线均能对其访问, 从而使 C5509 便于大量数据的处理与程序的优化。C5509 片内集成了 128K × 16Bits 的 SRAM, 并具有外部存储器接口 (EMIF: External Memory Interface), 可以与静态随机存储器 (SRAM)、只读存储器 (ROM)、闪存存储器 (FLASH)、同步突发静态存储器 (SBSRAM) 和同步动态存储器 (SDRAM) 等器件进行无缝连接。与 C5502 和 C5510 等相比, C5509 具有更加丰富的片内外设。C5509 具有以下的外设: 1 个通用串行总线 (USB) 接口、2 个多媒体卡控制器 (MMC/SD) 的标准接口、1 个 I²C 总线接口、3 个多通道缓冲串口 (McBSP)、1 个实时时钟 (RTC) 接口等。这些特点使得设计出来的系统具有很高的扩展性, 也使得 C5509 非常适合于 MP3 等音频处理的便携设备的开发。

2.1 C5509 与音频编解码器的接口设计

系统中的音频编解码器选用 TI 公司的 TLV320AIC23。TLV320AIC23 (以下简称 AIC23) 是 TI 公司推出的一款高性能的立体声音频编解码

(Codec) 芯片, 芯片内置了耳机输出放大器, 并支持 MIC 和 LINE IN 两种输入方式(二选一), 且对输入和输出都具有可编程增益调节。AIC23 的模数转换(ADC)和数模转换(DAC)部件集成在芯片内部, 采用了先进的 Sigma-delta 过采样技术, 可以在 8kHz 到 96kHz 的频率范围内提供 16bit、20bit、24bit 和 32bit 的采样, ADC 和 DAC 的输出信噪比分别可以达到 90dB 和 100dB。与此同时, AIC23 还具有很低的能耗, 回放模式下功率仅为 23mW, 省电模式下更是小于 15 μ W。由于具有上述优点, 使得 AIC23 是一款非常理想的音频模拟 I/O 器件, 可以很好的应用在随声听(如 CD, MP3 等)、录音机等数字音频领域。

AIC23 与 C5509 的接口有两个, 一个是控制接口, 用于设置 AIC23 的工作参数; 另一个是数字音频接口, 用于将经 AIC23 的 ADC 转换后的音频数据送往 C5509, 或者接收 C5509 来的送往 AIC23 的 DAC 转换的音频数据。

2.1.1 C5509 与 AIC23 的控制接口设计

AIC23 的控制接口有两种工作方式, 分别为 2 线制的 I²C 方式和 3 线制的 SPI 方式。

在 SPI 方式下, SDIN 携带串行的数据, SCLK 是串行的时钟, 片选信号 CS 有效时锁存数据。由于也是同步串口, 所以可以通过配置 C5509 的一个多通道缓冲串口(McBSP)为 SPI 模式即可与之无缝连接。这时, 多通道缓冲串口(McBSP)的帧信号连接 AIC23 的控制接口(SPI 方式)的片选信号、数据信号和时钟信号与 AIC23 的控制接口(SPI 方式)一一对应。这种连接只需设置多通道缓冲串口(McBSP)的寄存器, 使用简单可靠, 但是要占用一个多通道缓冲串口。SPI 方式下数据传输的时序如图 2 所示。

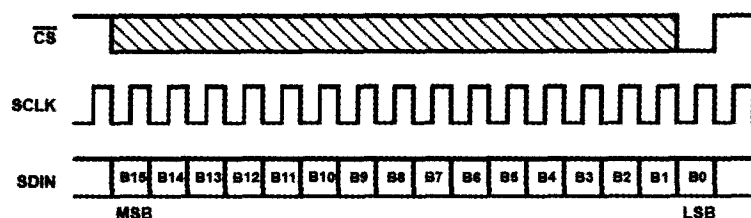


图 2 SPI 方式下数据传输的时序

在 I²C 方式下, SDIN 携带串行的数据, SCLK 是串行的时钟, 数据传输完全符合 I²C 规范, 起始条件是当 SCLK 为高时, SDIN 由高变低。起始条件后的 7 位地址表明 I²C 总线上哪个器件接收数据, R/W 表明数据传送方向。如果 R/W 为 0, 则表明 AIC23 为接收数据。AIC23 的地址由片选引脚 CS 的状态来决定。数据传输的停止条件是当 SCLK 为高时, SDIN

由低变高。I²C 方式下数据传输的时序如图 3 所示。

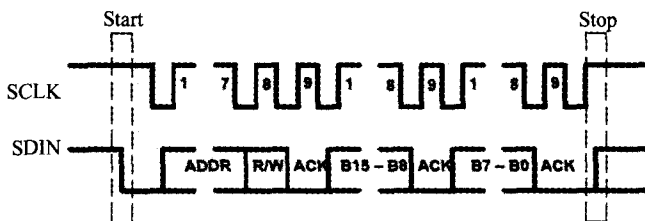


图 3 I²C 方式下数据传输的时序

由于 C5509 片上内含 I²C 模块, 所以在系统设计中, 我们直接使用 C5509 的 I²C 模块来控制 AIC23, 此时 C5509 作为 I²C 总线上的主设备, AIC23 作为从设备, 通过编程就可完成对 AIC23 的配置。

2.1.2 C5509 与 AIC23 的数字音频接口设计

AIC23 芯片与数字系统的数字音频接口有右判断模式、左判断模式、I²S 模式和 DSP 模式四种。这四种数据传送模式都是从最高位(MSB)开始, 字长范围从 16bits 到 32bits (除了在右判断模式下不支持 32bits 外)。数字音频接口由时钟信号 BCLK、数据信号 DIN 和 DOUT、同步信号 LRCIN 和 LRCOUT 组成。注意, BCLK 在主动方式下是输出, 而在从动方式下是输入。

四种模式中的 DSP 模式是专门设计用来与 TI 公司的 DSP 的多通道缓冲串口(McBSP)相兼容, 因此, 在设计中被采用。此时, AIC23 的 LRCIN 与 LRCOUT 引脚必须与 McBSP 的帧同步信号相连接。在 LRCIN 或 LRCOUT 的下降沿开始数据传输。左通道数据组成了首先传送的数据字, 紧接着传送右通道的数据。传送字长由 IWL 寄存器决定。

2.2 系统的存储器扩展

DSP 芯片的片内存储器是比较有限的, 因此一般的 DSP 系统都要进行存储器外扩。存储器外扩主要包括两部分: SDRAM 和 FLASH。其中 SDRAM 主要用来存储程序运行过程中的数据, 在本系统中主要用来存放处理前后的音频数据; FLASH 主要用来固化编译链接后生成的应用程序。

系统中的 SDRAM 选用 MT48LC1M16A, 接在 C5509 外部存储器接口的 CE0 空间。根据 C5509 的 EMIF 接口的特点, SDRAM 的工作频率为 CPU 主时钟的一半, 主时钟 144MHz 时, SDRAM 的工作频率为 72MHz。在使用 SDRAM 之前, C5509 还需要对 EMIF 进行设置, 其配置过程如下:

(1) 设置寄存器 EBSR, 将外部总线设为全 EMIF 工作模式。

(2) 设置寄存器 CE0, 选择 SDRAM 容量的大小, 数据的宽度, 刷新的方式。

(3) 设置有关时序的相关寄存器, 包括 SDC1、SDPER、SDCNT、SDC2。

系统中的 FLASH 选用的是 AM29LV800, 接在 C5509 的外部存储器接口的 CE1 空间。C5509 与 SDRAM、FLASH 等的具体连线可见参考文献[3]。

2.3 C5509 的电源与时钟电路设计

C5509 采用了双电源供电机制, 以获得更好的电源性能, 其工作电压为 3.3V 和 1.6V。其中, 1.6V 主要为该器件的内部逻辑提供电压, 包括 CPU 和其他所有的外设逻辑。与 3.3V 供电相比, 1.6V 供电可以大大降低功耗。外部接口引脚仍然采用 3.3V 电压, 便于连接与外部低压器件接口, 而无需额外的电平变换电路。

设计中电源芯片我们采用的是 TI 公司的 TPS73HD301 (简称 HD301) 双电源输出芯片。HD301 的输出电压为一路 3.3V, 另一路为可调输出 (1.2V ~ 9.75V)。具体的连接电路见参考文献[7]。

系统的时钟部分设计是利用 DSP 芯片内部所提供的晶振电路, 在 DSP 芯片的 X1 和 X2/CLKIN 之间连接一晶振可启动内部振荡器。

3 系统的软件设计

在系统软件部分, 首先通过写相关的寄存器来对 C5509 和 AIC23 进行初始化, 然后就可以根据模式识别部分的状态进行音频数据的采集、回放和录音。整个系统的程序流程如图 4 所示。

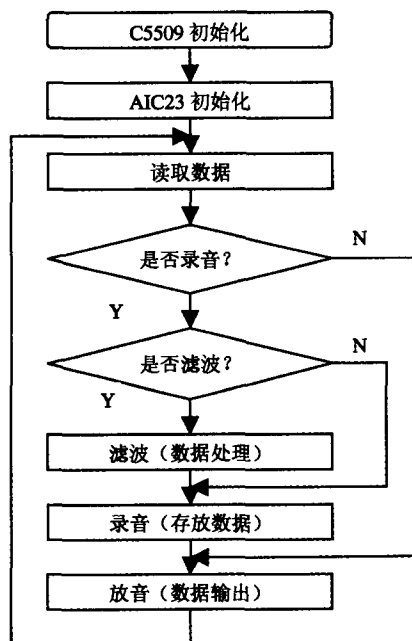


图 4 系统的程序流程

采用 C 语言编程的主函数如下:

```

void main()
{
    CLK_Init(); //系统时钟初始化
    SDRAM_Init(); //外扩 SDRAM 初始化
    I2C_Init(); //5509 的 I2C 模块初始化
    AIC23_Init(); //通过 I2C 对 AIC23 的寄存器进行配置
    McBSP0_Init(); //初始化 5509 的多通道缓冲串口 0
    AIC23_Mixer(); //音频采集和回放 }
  
```

4 总结

实践证明, 该语音采集系统设计简单, 工作性能良好, 运行稳定可靠, 具备一定的实用价值。

参考文献

- [1] TMS320VC5509 Fixed-Point Digital Signal Processor Data Manual[Z]. Texas Instruments, 2003.
- [2] TMS320C55x DSP Peripherals Reference Guide[Z]. Texas Instruments, 2001.
- [3] TMS320VC5509 DSP External Memory Interface (EMIF) Reference Guide[Z]. Texas Instruments, 2003.
- [4] TLV320AIC23 Data Manual[Z]. Texas Instruments, 2002.
- [5] TMS320VC5501/5502/5509 DSP I²C Module Reference Guide[Z]. Texas Instruments, 2002.
- [6] TPS73HD318 Data Sheet[Z]. Texas Instruments, 1999.

(许雪军编发)

收稿日期: 2006-09

作者简介: 雷宏江(1976—), 男, 讲师, 硕士, 主要从事数字信号处理方面的教学科研工作。

~~~~~

(上接第 18 页)

### 参考文献

- [1] 王新民. 如何提高 ICL7135 A/D 转换器的分辨率[J]. 黑龙江大学自然科学学报, 1999, (6).
- [2] 黄国栋, 戴义保. ICL7135 在智能仪表中的应用[J]. 仪表技术, 2003, (6).
- [3] ICL7135C, TLC7135C 4  $\frac{1}{2}$  DIGIT PRECISION ANALOG-TO-DIGITAL CONVERTERS [EB/OL]. <http://www.21icsearch.com/searchpdf/ti/slas074b.pdf>.
- [4] 余永全. ATMEL 89 系列 Flash 单片机原理与应用[M]. 电子工业出版社, 2002.
- [5] 徐爱钧, 彭秀华. 单片机高级语言 C51 Windows 环境编程与应用[M]. 电子工业出版社, 2002.

(许雪军编发)

收稿日期: 2006-07

作者简介: 朱金刚(1969—), 男, 高级实验师, 主要从事电子技术和智能仪表方面的教学、科研工作。