

基于 DSP 的变电所高频扰动信号采集卡的设计

胡冰山,王旭东

(哈尔滨理工大学 电气与电子工程学院,哈尔滨 150040)

摘要:针对采集变电所高频扰动信号的需要,介绍了一种由 DSP 芯片 TMS320VC5509 和 8 位并行高速 A/D 转换芯片 TLC5510 组成的高速数据采集卡。经过实测,该卡的数据采集速度可达 20 Ms/ps。利用该数据采集卡,可以采集高频扰动信号并存储采集到的数据。

关键词:高速数据采集; DSP; 采集卡; TMS320VC5509

中图分类号:TP274 **文献标识码:**A

The Design of High Frequency Interferential Signal In Transformer Substation Acquisition Card Based on DSP

HU Bing-shan, WANG Xu-dong

(Electrical & Electronic Engineering College, Harbin Univ. Sci. Tech., Harbin 150040, China)

Abstract: In order to gather the high frequency interferential signal in transformer substation, this article introduce a high speed data acquisition card. DSP named TMS320VC5509 and TLC5510 which is a 8 bits collateral A/D chip compose of the card. According to practical measure, the system's acquisition speed can achieve 20 Ms/ps. The card can be used to gather the high frequency interferential signal and save the gathering data.

Key words: high speed data acquisition; DSP; acquisition card; TMS320VC5509

在计算机测量、控制及信号处理中,数据采集起着十分重要的作用。人们对数据采集的各项技术指标:如采样频率、分辨率、输入范围等方面提出了更高的要求,尤其是在采样频率和分辨率方面,更是成为设计者和使用者所共同关注的重要问题。

本文设计了一种基于 TMS320VC5509 的采样率可达 20 Msps 的高速数据采集卡。该设计方案具有电路简单、功耗低、可进行多通道扩展的特点,本卡主要包括高速 A/D 转换器、DSP 处理器、数据存储电路 3 部分。

1 信号采集与处理

1.1 高频干扰信号及信号调理电路

在电力系统中,由于雷击、开关的闭合等因素的影响,变电所的二次侧直流电源电压会叠加一个高频扰动信号。经实际考查,其频率一般 > 5 kHz,最高可达到几十 MHz;峰值最高可达 1 kV。

文献[1]标准要求记录因短路故障或系统操作

引起的、由线路分布参数参与作用在线路上出现的电流及电压暂态过程,为了记录这个暂态过程,设计了本文所论述的数据采集卡。

变电所二次侧直流电源电压正常状态为 110 V,当有高频扰动信号产生时,扰动信号与正常的直流电源电压迭加,其峰值能达到上千伏。为了监测扰动发生时二次侧直流电源端的扰动信号,设计了模拟信号处理电路,见图 1。

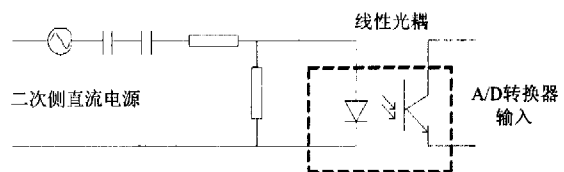


图 1 模拟信号输入通道

图 1 中用采用电容隔掉直流后,在用电阻分压剩余的扰动信号,使该信号与 A/D 转换器的模拟输入电平相匹配,然后通过高速线性光耦隔离强电和弱电,使信号不失真地输入到 A/D 转换器上去。

1.2 硬件系统的构成

硬件系统主要有 DSP,高速 A/D 转换芯片, SPI 接口的 FLASH 存储器和 SPI 接口的 EEPROM 存储器,其中 FLASH 用来存储数据,防止在掉电时数据丢失;EEPROM 用做程序存储器。本卡中选用的

收稿日期:2005-12-28

作者简介:胡冰山(1982-),男,湖北宜昌人,硕士研究生,研究方向为电力电子与电气传动;王旭东(1958-),男,黑龙江鸡西人,教授,博士生导师,研究方向为电力电子与电气传动。

TMS320VC5509 是 TI 公司推出的一款低功耗高性能的 DSP。与 C54x 系列 DSP 相比, TMS320VC5509 通过增加功能单元, 大大提高了综合性能, 它最高支持 144 MHz 的时钟频率, 片内具有双乘累加器, 每周可执行一条指令或两条并行指令, 具有高达 288MIPS 的处理能力, 而同时它的功耗仅为 C54x 系列 DSP 的 1/6^[2]。它的这些性能使得它非常适合用来做高速数据采集, 尤其是在低功耗领域方面的应用。本卡结构见图 2。

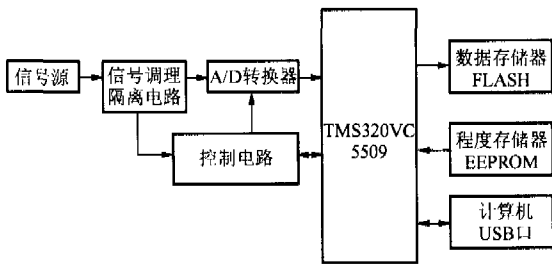


图 2 高速数据采集卡结构框图

1.3 数据采集电路的设计

在传统的高速数据采集设计中, 往往在 A/D 转换器和 DSP 间加 FIFO 缓冲。数据首先从 A/D 转换器采集到缓冲区 FIFO 中, 然后在从 FIFO 读到 DSP 的内存。从外部信号源到 DSP 需要一定的附加时间, 不利于高速数据采集; 同时由于多了一个 FIFO 缓冲, 增加了电路和程序的复杂性。本卡将 8 位的 A/D 转换器直接接在 DSP 的 1 外部存储器接口 EMIF 上, 并将 EMIF 设置为数据 EMIF 模式来读 A/D 转换器转换结果。其原理图见图 3。

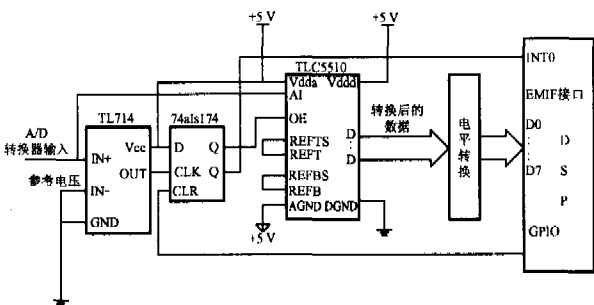


图 3 TLC5510 与 DSP 的接口

在图 3 中采用了 TI 公司的高速 A/D 转换器 TLC5510, 它是一种采用 CMOS 工艺制造的 8 位高阻抗, 采样速率 20 Msps 的并行 A/D 芯片, 在推荐工作条件下, 其功耗仅为 130 mW^[2]。由于 TLC5510 是 5 V 电压操作, 而 TMS320VC5509 的外设是 3.3 V 工作电压, 因此数据在进入 DSP 之前必须用 74HC07 进行电平转换。74HC07 的响应时间仅为 5 ns, 因此完全能满足数据实时读取的需要。

当 TMS320VC5509 工作在 144 MHz 的时钟频率时, EMIF 读取数据的速度高于 TLC5510 的数据输出速度, 因此 DSP 中的 DMA 通道启动后应该适

当降低 DSP 的工作频率。实践证明, 当 DSP 工作在 80MHz 时, DSP 读外部数据的时钟能够很好地配合 TLC5510 的数据输出。

在正常情况下, A/D 转换器的输入是 0, 高速比较器 TL714 的参考端接地^[4], 把 0 V 作为其参考电压。正常时, 高速比较器输出低电平, D 触发器 74ALS174 输出端 Q 为低电平, 使 A/D 转换器处于等待状态, 不能输出数据; 当有干扰发生时, 干扰信号通过输入通道到达高速比较器的输入端, 使得高速比较器输出为高电平, 产生上升沿使 D 触发器输出跳变, 其输出端 Q 为高电平, 使 DSP 产生中断, 在中断中使能 DSP 的 DMA, 同时 A/D 转换器的输出使能, 然后便可通过 DMA 读取 A/D 转换器输出的数据。DMA 读取数据的时间可由本卡对应的上位机软件设置, 设置参数通过 USB 口传送到 DSP。数据读取完毕后, DSP 的 DMA 停止工作, 其通用 IO 口发出一个低电平给 D 触发器的清除端, 使 A/D 转换器重新处于等待状态。

1.4 数据存储 FLASH 与 DSP 的接口

当 DMA 把数据从 EMIF 接口读到 DSP 内部的 RAM 中后, 如果不存入非易失性的存储器中, 数据可能丢失。因此本卡外接了 4M 位的 SPI 接口 FLASH 存储器 SST25VF040, 它与 TMS320VC5509 的接口见图 4。

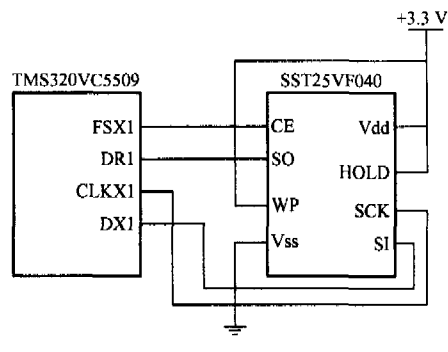


图 4 DSP 和 FLASH 的接口

图 4 中 SST25VF040 接在 DSP 的 MCBSP1 上。TMS320VC5509 并没有专门的 SPI 接口, 但其多通道缓冲串口 MCBSP 设置为时钟停止模式时, MCBSP 的工作时序与 SPI 兼容, 因此 DSP 要想与 SST25VF040 连接, 可将 MCBSP 设置为时钟停止模式。但是 MCBSP 工作在时钟停止模式时, 一次性的最多向外发出 32 位的数据, 而 SST25VF040 的第一个命令字共有 40 位的数据。在这种情况下, 可以先将 MCBSP1 的引脚设置为普通 IO 口, 通过普通 IO 口的时序模拟来发送第一个命令字, 发送完毕之后再 MCBSP1 设置为时钟停止模式来传送剩下的数据。

当数据存储到 FLASH 存储器中后, 如果用户需要查看干扰发生时的波形, 可通过与本卡相配套的上位机软件通过 USB 口读取 FLASH 中的历史

数据画出干扰波形。图5为本卡捕捉到的波形发生器产生的频率为10 MHz的方波波形,由图5可以看出,在一个周期内,卡采集到两个点的数据,说明本卡的A/D转换速率可达20 Msps。

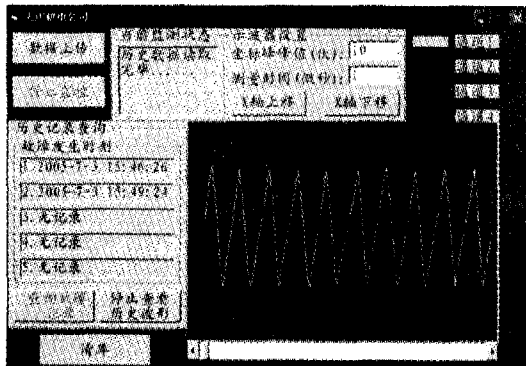


图5 A/D采集卡采集到的10 MHz的方波波形

2 软件的设计

本高速数据采集卡采用中断的方式启动DMA通道读取DSP的EMIF接口上的数据,数据读取完毕后,将多通道缓冲串口MCBSP1设置在时钟停止模式,将数据存入外扩FLASH存储器中,其程序流程图见图6。

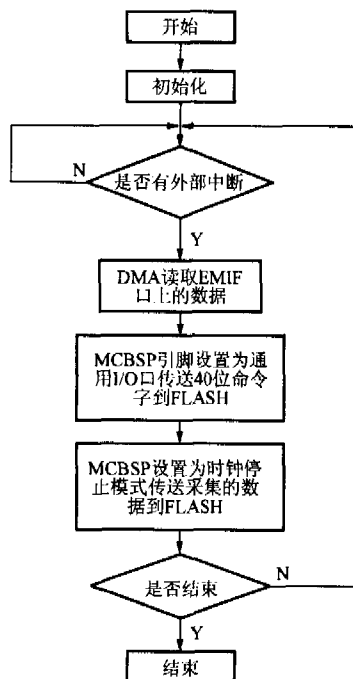


图6 程序流程图

参考文献:

- [1] DL/T 553-94, 220-500kV 电力系统故障动态纪录技术准则[S].
- [2] 申敏, 邓兵. DSP原理及其在移动通信中的应用[M]. 北京: 人民邮电出版社, 2002. 8-15.
- [3] Texas Instruments. TLC5510 8-BIT HIGH-SPEED ANALOG-TO-DIGITAL CONVERTERS[Z]. Texas Instruments, 1997.
- [4] Texas Instruments. TL714C HIGH-SPEED DIFFERENTIAL COMPARATOR[Z]. Texas Instruments, 1989.
- [5] Texas Instruments. Using the TMS320VC5503/VC5507/VC5509/VC5509A Bootloader[Z]. Texas Instruments, 2004.

3 DSP的程序加载

DSP系统的引导加载是指在系统加电后,系统自行将存储在外部非易失性存储器中的程序代码读到DSP内部高速RAM的过程,这个过程由固化在DSP内部ROM中的一小段程序完成。对TMS320VC5509来说有主机接口(HPI)加载方式、并行外部存储器接口(EMIF)加载方式、标准串口加载方式及外围设备(SPI)加载方式^[5]。

本系统选用了SPI加载方式, TMS320VC5509作为主方控制SPI接口。这种加载方式不需要外部时钟和外部逻辑,可以做到无缝连接。图7是该方式硬件连接图。

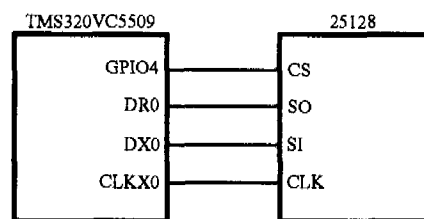


图7 SPI加载方式硬件连接图

上图中选用了ATMEL公司的SPI模式接口EEPROM存储器25128,它的存储容量为128 kb,对本系统的程序来说,这个容量是足够的。在SPI加载模式下,25128必须接在DSP的MCBSP0上,这种连接方式是由TI公司定义的,此时,MCBSP0工作在时钟停止模式^[5]下。

4 结语

根据实际情况,将8位并行高速A/D转换器TLC5510直接接在TMS320VC5509的外接程序存储器接口EMIF的数据线上,并通过中断控制DSP的DMA通道来读取A/D转换器的数据输出,在读取完毕之后,能将数据存储到非易失性的FLASH存储器SST25VF040中。实际运行表明,该高速A/D采集卡的实际采样速率能达到20 Msps,能够采集变电所中一些高频扰动信号,并具有功耗低,结构简单的优点,具有实际应用价值。