

# DSP 的 SPI 程序引导模块的设计

张国梁, 尹立新, 黄素贞

(山东大学 信息科学与工程学院, 山东 济南 250100)

**摘要:**支持 SPI(串行外部接口)的微处理器和存储器逐渐增多,代表了器件发展的一个方向。文中以 TI 公司的 TMS320VC5509A 和 ATMEL 公司的 M25P40 为例,详细介绍了串口 FLASH 用作 DSP 的程序存储器的设计方法。

**关键词:** DSP; VC5509; 串行外部接口; M25P40; FLASH

**中图分类号:** TP333.5 **文献标识码:** A **文章编号:** 1004-4280(2006)02-0045-03

当前越来越多的嵌入式数据处理系统需要比较大的内存,由于制造工艺的局限,SRAM 越来越不能满足这种需求。另一个方面,为了简化系统 PCB 的设计,以及提高系统可靠性方面的考虑,现代的 DSP 处理器集成的外围功能模块越来越多,结构越来越复杂,芯片的引脚越来越多,在芯片小型化的趋势下,就给芯片封装带来很大的挑战。BGA 封装的 DSP 芯片越来越多,然而这却给开发者带来许多麻烦和成本压力。

这时,由于动态存储器 DRAM 的独有的寻址结构,对处理器引脚资源的要求比较少,得到越来越广泛的应用。这又带来一个问题,用作连接程序存储器的 FLASH 的地址总线不够宽。这时,在处理器芯片支持 SPI 接口引导的前提下,我们就可以考虑用串口 FLASH 做引导。这对于系统的小型化,和电气可靠性方面是一个巨大的进步。

为了适应这种需求,大多数 MCU 生产厂家推出支持 DRAM 和 SPI 接口的微处理器。

串口 FLASH 的优点使其应用已经成为一个潮流,美国 NEX 公司已经把今年作为串口 FLASH 的设计推广年。

笔者在做一个项目时用到 TQFP 封装的 TMS320VC5509A,就遇到无法扩展串口 FLASH 作程序引导的问题,最后解决问题的办法就是使用了串口 FLASH M25P40 作引导。下面就以此为例,介绍串口程序引导模块的设计。

## 1 器件介绍

TMS320VC5509A 是 TI 公司推出的一款高性能 DSP,它可以稳定工作在 220M 主频,IO 供电电压 3.3V,根据工作频率的不同核电压范围为 1.2~1.8V。支持 DMA 操作,支持 MMC(多媒体卡)、SDC(安全数字卡)的读写;集成了 USB1.1 控制器、I<sup>2</sup>C 总线控制器、MCBSP 口,以及多路 A/D 转换器;具有 PGE 和 GHH 两种封装形式。在本文中用到了其 MCBSP 口做程序引导,其

收稿日期:2005-11-14

作者简介:张国梁(1980-),男,山东省泰安市人,山东大学信息学院硕士研究生,研究方向: DSP 的开发与应用。

主要功能引脚见图1。

AT25128 是 ATMEEL 公司 2003 年的新款 SPI 串口 128 × 8k FLASH, 它的时钟频率为 3MHz, 供电电压为 3.3V, 可重复写 10 万次以上, 可靠性较高。具有多种封装形式, 主要功能引脚说明见图 2。

CLKR0	McBSPO receive clock
DR0	McBSPO receive data
FSR0	McBSPO receive frame synchronization
CLKX0	McBSPO transmit clock
DX0	McBSPO transmit data
FSX0	McBSPO transmit frame synchronization

图1 TMS5509 串口引脚说明

$\overline{\text{CS}}$	Chip Select
SCK	Serial Data Clock
SI	Serial Data Input
SO	Serial Data Output
GND	Ground
VCC	Power Supply
$\overline{\text{WP}}$	Write Protect
$\overline{\text{HOLD}}$	Suspends Serial Input
NC	No Connect
DC	Don't Connect

图2 M25P40 外部引脚说明

## 2 硬件连接及程序流程

TMS320VC5509A 的引导程序固化在芯片内部 ROM 中, SPI 引导方式最大可支持 16M 字节的程序。系统上电时通过外部跳线等方法使 GPIO[3:0] 引脚电平状态为 0010, 引导程序开始工作。CLKX0 是驱动 FLASH CLK 信号的主时钟, DX0 发送数据到 FLASH 串口数据输入端 SI, DR 接受从 FLASH 串口输出端 SO 输出的数据。GPIO4 被用作 FLASH 的片选信号。当引导程序准备开始执行时, GPIO4 自动变为低电平使能 FLASH; 当引导程序执行完毕时, GPIO4 会自动变为高电平禁止 FLASH。写保护信号 WP 和禁止信号 HOLD 如果存在就置高电平。硬件连接如图 3 所示。

在 SPI 引导模式下, DSP 作为 SPI 主设备, 存储器作为 SPI 从设备。引导代码通过 4 分频协调与外围低速设备的时钟。串口时钟的频率可按照下列公式计算:

Serial Port Clock = Slow Peripheral Clock/4 = (CLKIN/4)/4, 它决定了串口工作的速率。

在这种引导模式下, 传送时序如

图 4 所示。引导程序在 FLASH 必须以一个以零地址开始的、连续的镜像存在。图 4 所示的时序可能在读指令、地址和所有连续的数据流之间存在间隙。由于 DSP 是作为主动设备存在, 将操作时钟自动适应下一个字节传送, 所以在引导过程中用户不需作任何干涉。引导程序从 FLASH 中读取程序作为连续的数据块, 不执行任何随机读取任务。

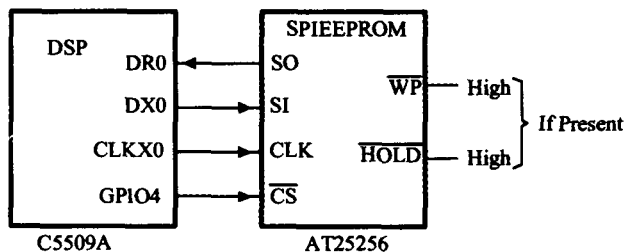


图3 DSP和串口FLASH间的连接

引导程序开始执行时, DSP 驱动 GPIO4 为低电平, 使能 FLASH。DSP 发出一个读指令 (03H) 到 FLASH, 紧接着输出起始地址 (这个起始地址一直为零), FLASH 响应指令发送数据到 DSP。DSP 不会重复发出每一个字节的地址, 而是依靠串口 FLASH 自动增加内部地址自动增加。DSP 连续的读 FLASH 中的数据, 直到引导程序被完整地导入 DSP 内部 RAM 中。最后 DSP 驱动 GPIO4 位高电平, 禁止 FLASH, 引导程序载入应用程序, 设备开始工作。

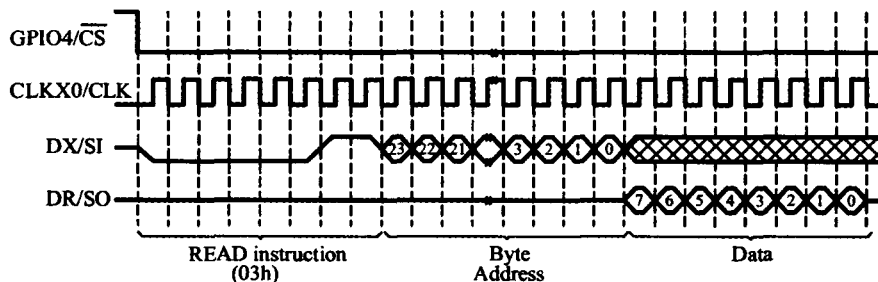


图 4 SPI 引导时序

综上所述, 可以对串口 FLASH 作为程序存储器的硬件结构和工作流程有一个大致的了解。这种设计符合嵌入式系统的发展方向, 并为其小型化设计提供了一种有效途径和方法。

#### 参考文献:

- [1] Software SPI Master, Literature Number[Z]. Rev. 3041A-FPSLI. Atmel Corporation, 2002.
- [2] Using the TMS320VC5501/5502/5509 Bootloader (Rev. C), Literature Number: SPRA840[Z]. Texas Instruments Incorporated, 2005.
- [3] TMS320VC5501/5502/5503/5507/5509/5510 DSP (McBSP) Reference Guide[Z]. Texas Instruments Incorporated, 2005.

## Design of SPI process guiding module based on DSP

ZHANG Guo-liang, YIN Li-xin, HUANG Su-zhen

(School of Information Science and Engineering, Shandong University, Jinan 250100, China)

**Abstract:** More and more microprocessors and memories sustain SPI (Series Peripheral Interface). This stand for a direction of eqpment development. In this article, with VC5509A and M25P40 as a case, we introduce design of SPI process bootload module based on DSP in detail.

**Key words:** DSP; VC5509; series peripheral interface; M25P40; FLASH