

TMS320VC5509 数传平台中串行引导的研究与实现

西安电子科技大学综合业务网国家重点实验室 褚超 杜柱义

摘要: 本文详细介绍了在 C55x DSP 系统中实现串行 Flash 引导的方法。以基于 TI 公司 TMS320VC5509 和 Atmel 公司的 AT25F1024 的数传平台为例介绍了串行 Flash 的主要特点, 讨论了用 VC5509 控制 Flash 进行在线系统编程烧写的一般方法, 介绍了 VC5509 串行 8 位引导的原理与实现方法。

关键词: TMS320VC5509; Flash; 在线系统编程; 串行引导

开发 DSP 系统应用平台, 最终要实现系统的用户软件程序脱离仿真环境独立运行工作, 这就需要在片外扩展非易失性存储器, 在系统上电复位后, 用 DSP 固化的引导装载器(Bootloader)把应用程序从外部存储器引导到 DSP 芯片内部存储单元(RAM)上。目前应用最为广泛的 Flash 存储器, 兼有存取速度快、电可擦除、容量大、在线可编程、以及价格便宜等显著优点, 已成为新一代数字信号处理系统中不可或缺的重要组成部分。

对于开发者来说, 在引导时首先要解决两方面问题, 一是如何将程序代码提前写入 Flash 存储器; 一是如何用引导装载器将程序代码引导到 DSP 芯片中。Flash 存储器按其接口有并行与串行之分。本文以基于 TI 公司 TMS320VC5509 芯片与 Atmel 公司 AT25F1024 串行 Flash 芯片的短波数传平台为背景, 详细给出 DSP 系统串行引导的软硬件解决方案与实现方法。

芯片的特点及硬件电路设计

TMS320VC5509 是 TI 公司新近推出的定点数字信号处理器 C55x 系列中的一种, C55x 通过增加功能单元, 增强了

DSP 的运算能力, 而且性能更好, 功耗更低, 是目前 TMS320 家族中最省电的芯片。这些特性使之更适合在数据速率高、运算量大, 又要求功耗低的 2.5G 或 3G 无线通信中应用。AT25F1024 是 Atmel 公司生产的一款应用广泛的高性能串行 Flash。

TMS320VC5509 与 AT25F1024 的硬件电路连接如图 1 所示, 在 SPI 模式中 Flash 始终作为从方与 DSP 的串口相连, 其串行移位时钟属性为输入, 由 DSP 串口提供。

串行 Flash 芯片在线系统编程方法

将用户程序代码装入 Flash 的方法有三种, 一种方法是要求制造商出厂前掩膜, 但无法满足开发阶段对程序进行修改或小批量产品生产的要求; 另一种方法是用编程器直接烧写, 但 Flash 芯片正向着小型化、贴片式方向发展, 从而使表贴 SOIC 封装的 Flash 芯片难以用编程器烧写; 第三种方法是在线系统编程 ISP(In System Program), 这种方法灵活方便, 无需其他编程设备和外加电源, 因而得到广泛应用。

对串行 Flash 芯片的在线系统编程需要考虑两方面的问题

表 1 AT25F1024 指令

指令名称	指令格式	说明
WREN	0000 X110	设置写使能
WRDI	0000 X100	清除写使能
RDSR	0000 X101	读状态寄存器
WRSR	0000 X001	写状态寄存器
READ	0000 X011	读数据
PROGRAM	0000 X010	写数据
SECTOR ERASE	0101 X010	整段擦除
CHIP ERASE	0110 X010	全片擦除
RDID	0001 X101	读厂商和器件编号

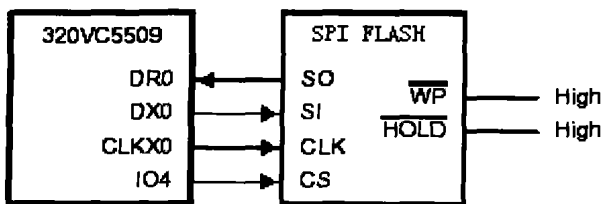


图 1 TMS320VC5509 与 AT25F1024 的硬件电路连接

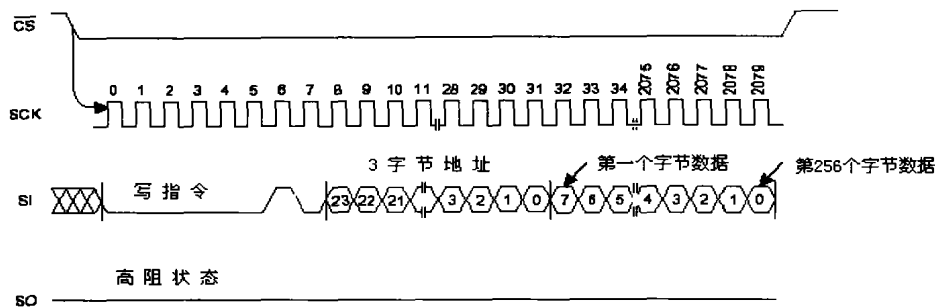


图2 AT25F1024 编程烧写时序图

题,一是Flash芯片的编程烧写方法和规则,二是DSP芯片Bootloader引导程序所要求的引导表格式。

● 串行Flash芯片的编程烧写

以AT25F1024为例,对其进行操作的部分指令如表1所示。

对其进行烧写操作,要执行两条独立的命令。首先,通过WREN指令使Flash写使能,然后执行PROGRAM(编程)指令。编程烧写的时序如图2所示。

由图2可以看出,在对Flash编程的过程中,首先是CS片选信号有效(低电平),然后编程指令(0x0000 x010)、地址和待烧写的数据通过SI引脚传送,最后,当CS片选信号抬高(高电平)后,芯片内部开始编程。

在实际的编程过程中需要注意以下几个问题。

(1)由于写命令只能将内部数据位由1写成0,反之则不行。因此,在写入数据前一定要先对内部空间进行擦除,将内部所有数据位置1,否则将会导致Flash烧写失败。

(2)编程指令只能对没有被块写保护指令保护的空間进行写操作。

(3)CS片选信号由低到高的跳变要求必须在最后一个数据比特D0传送完成后,紧接着的SCK移位时钟为低的情况产生。TMS320VC5509芯片多通道缓冲串口(McBSP)提供的时钟停止模式(兼容SPI)即可满足这种要求。

(4)AT25F1024支持单字节编程模式和256字节的页编程模式。芯片内部每页256字节,一条编程指令可以在一页内烧写1到256个连续的字节。烧写的起始地址可以在一页内的任意位置,连续烧写时地址自动增加,但是当地址到达本页的最后时会自动跳到本页首地址。这一点在在线编程烧写时要十分注意。

(5)在内部写操作周期内,其他作命令都将被忽略,但是

表2 AT25F1024的状态寄存器格式

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
WPEN	X	X	X	BPI	BP0	WEN	/RDY

RDSR(读状态寄存器)指令除外。状态寄存器的/RDY位可以表示出芯片内部写周期是否就绪的状态。因此,Flash器件内部编程就绪与否就可以通过判断状态寄存器的这一标志位来确定。AT25F1024的状态寄存器格式见表2。

Bit0 = 0表示器件处于就绪状态; Bit0 = 1表示写周期正在进行中。同时,在内部写操作的周期内, Bit0~Bit7全部为1。

● TMS320VC5509 引导表

所谓引导表,就是在DSP芯片上电复位后由Bootloader从外部存储器装入片内RAM的一个数据块,这个数据块包括用户程序的数据段和代码段,还包括程序入口地址、寄存器设置、可编程延时等信息。

在用编程器直接烧写的方法中,引导表可由“十六进制转换单元”(C55x 汇编语言工具CCS中自带的hex55.exe)根据.out文件生成,并直接生成写片文件,再由编程器自动写入Flash中。但是在在线系统编程烧写的过程中,并不考虑.out文件和写片文件中的附加信息,而是直接将符合引导表格式要求的数据内容通过一段独立的用户程序连续完整的写入Flash中。TMS320C55X系列DSP芯片的引导表结构如表3所示。

表3 TMS320C55X系列DSP芯片的引导表结构

32-bit 入口地址			
32-bit 寄存器设置数量			
16-bit 寄存器地址		16-bit 寄存器值	
16-bit 延时标志		16-bit 延时长度	
32-bit 段长(字节数)			
32-bit 段起始地址			
数据	数据	数据	数据
数据	数据	数据	数据
32-bit 全零(引导表结束标志)			

其中,入口地址是引导结束后,用户程序开始执行的首地址;寄存器设置数量决定后面有多少个32比特是作为寄存器设置值或者作为延时等待;16-bit延时标志恒为0XFFFF,以区别于16-bit寄存器的地址;段长、段起始地址和数据是用户程序中定义的各个段的内容;最后以32个0作为引导表的结束标志。

无论是用编程器直接烧写,还是在线系统编程烧写,实质上都是要在片外存储器(如Flash)存放整个引导表的内容。DSP芯片在上电复位后会自动运行ROM中固化的Bootloader引导程序,引导程序会根据片外存储器中存放的

引导表的信息，将用户程序的各个段引导到片内RAM的相应位置，然后从入口地址开始执行。这样就完成了整个装载引导的过程。

串行引导的原理及实现

TMS320VC5509芯片自带的Bootloader程序支持五种引导模式，本文所做的工作中根据片外Flash的特性要求选择从多通道缓冲串口0(McBSP0)引导、支持24位地址的SPI(Serial Peripheral Interface)串行引导模式。

• 模式选择

VC5509引导模式的选择是通过四个模式选择引脚BOOTM[3:0]完成的。BOOTM0~3引脚与芯片的通用输入输出引脚GPIO1、2、3、0相对应。这里选择SPI的引导模式，BOOTM [3:0] = 0001，在实际的电路连接上是将芯片引脚通过上拉或下拉电阻接地或接电源来实现。

• SPI 引导模式

这里首先介绍McBSP的SPI协议。SPI协议是一种主从配置的，支持一个主方，一个或多个从方的串行通信协议。它一般由四个信号组成，即串行数据输入MISO、串行数据输出MOSI、移位时钟SCK和从方使能SS。TMS320VC5509多通道缓冲串口(McBSP)的时钟停止模式可以兼容SPI主从协议。所谓McBSP的时钟停止模式是指其时钟会在每次数据传输结束时停止，并在下次数据传输开始时立即启动或延迟半个周期后再启动。而且，其接收器和发送器是同步的，CLKX和FSX分别与CLKR和FSR相连。在传输过程中，CLKX和FSX又分别作为SPI中的移位时钟SCK和从方使能SS。

这里要说明的是，为了满足SPI模式Bootloader引导时的要求，从方Flash的使能信号应该由TMS320VC5509的通用输入输出引脚GPIO4提供。在引导开始时IO4变低，当引导过程结束后IO4抬高。因此，在编程烧写的时候，就需要人为地对IO4引脚编程控制，以下三条语句可以控制IO4为输出，并实现高低电平变换。

```
OR    #0X0010, PORT(#IODIR)    ;GPIO4 用作 CS, 方向为输出
OR    #0X0010, PORT(#IODATA)    ;设置 CS 为高电平
AND   #0XFFEF, PORT(#IODATA)    ;设置 CS 为低电平
```

由于Bootloader最终需要完成的是系统的脱机运行，因此，在调试Flash烧写和DSP上电引导时可编写一个简单直观的测试程序。例如，可以通过VC5509的XF引脚发送一个方波，这样就可以准确的判断程序的运行情况，程序代码如下。

```
SEND:  BSET  XF    ;使 XF 引脚输出高电平
RPT    # 99      ;延迟 100 个时钟周期
NOP
BCLR   XF        ;使 XF 引脚输出低电平
RPT    # 99
NOP
B      SEND
```

结论

本文在实际应用的基础上，提出了一种基于Flash的TMS320VC5509串行8位引导的设计与实现。采用串行Flash代替常规的并行EPROM，大大节省手持数据终端器件的电路空间和功耗，方便用户进行电路设计，提高了工作效率，具有很好的实用性。

参考文献

- 1 TMS320C55X DSP Peripheral Reference Guide, Texas Instruments Application Report, SPRU317B, 2001.8
- 2 Using the TMS320VC5509 Bootloader, Texas Instruments Application Report, SPRA375, 2000.11
- 3 SPI Serial Memory AT28F022, Atmel, Application Note 02202, 1/97
- 4 中敏. DSP 原理及其在移动通信中的应用. 人民邮电出版社, 2001.8

EPC

(上接第21页)

数字调制器设计时，若在数模转换前插入一片适当规模的FPGA，将上述信道模拟器数字处理部分嵌入其中，可以在没有昂贵的信道模拟器的情况下对所设计系统进行信道实验。在Altera APEX20K600EBC652-1X上实现了对DVB-T调制器进行恒参数信道模拟，测试表明其效果与专用信道模拟器相当。

参考文献

- 1 R. Barow (T-Berikon), K. Fazel (DLR), P. Fiegand (DLR), G. Hahn (DLR), H. Kusumini (Bosch), P. Pogorzalek (Bosch), P. Ruckenstein (DLR), M. J. Ruff (Bosch), "DVB-T and DMB in Mobile Environments," 2001. (Presentation concepts), Task Force DVB-DMB, February 1999.
- 2 郭梯云, 杨家玮, 李建东. 数字移动通信. 人民邮电出版社, 2000.
- 3 胡广书. 数字信号处理(理论、算法与实现). 清华大学出版社, 1997.
- 4 刘宝琴. ALTERA 可编程逻辑器件及其应用. 清华大学出版社, 1995.

EPC