

●应用与设计

基于 DSP 的线阵 CCD 数据采集系统设计

高峰, 李晋惠, 龚箭

(西安工业大学 计算机科学与工程学院, 陕西 西安 710032)

摘要: DSP 系统具有高速、小型化、稳定性好、精度高和集成度高等特点。本文设计了一种基于 DSP 技术的线阵 CCD 数据采集系统, 以 TMS320VC5502 型 DSP 和 TLV1572 型 A/D 转换器为例, 分析了 CCD 输出数据和 A/D 转换数据的工作时序, 详细介绍对线阵 CCD 输出视频信号的数据采集过程, 并通过 MAX232 器件把采集结果传给 PC 机。该系统设计方案电路简单, 可靠性好, 易于实现, 具有一定的通用性。

关键词: TMS320VC5502; 电荷耦合器件; A/D 转换器; 数据采集

中图分类号: TN911.7

文献标识码: A

文章编号: 1006-6977(2006)09-0037-04

Design of linear CCD's data acquisition system based on DSP

GAO Feng, LI Jin-hui, GONG Jian

(Institute of Computer Science & Engineering, Xi'an Technological University, Xi'an 710032, China)

Abstract: A DSP system is a minitype integrative system with high speed, high precision and stabilization. A data acquisition system with linear CCD is designed. Using TMS320VC5502 and TLV1572 A/D converter, the time sequence of data outputted by CCD and data converted by A/D converter are analyzed. The procedure of how to acquire the video signal from the linear CCD and how to transmit these signals from MAX232 to a PC is also introduced. The system with general purpose is designed with high reliability and can be implemented easily.

Key words: TMS320VC5502; charge coupled device; A/D converter; data acquisition

1 前言

CCD(电荷耦合器件, Charge Coupled Device) 是 20 世纪 70 年代初发展起来的新型半导体光电成像器件。它具有体积小、分辨力高、精度高、稳定性良好、坚固、抗振动、抗电磁干扰等特点^[1]。广泛应用于工件尺寸测量、工件表面质量检测、物体热膨胀系数检测以及图像传真、摄像机智能传感器等方面^[2]。随着 CCD 的快速发展和广泛应用, 人们要求能够快速准确地处理 CCD 输出信号。而 DSP(数字信号处理器) 是一种具有高速性、实时性且片内资源丰富的处理器。

本文将介绍一种基于 DSP 的线阵 CCD 输出信号

采集系统。

2 系统概述

本系统主要由线阵 CCD、ADC、DSP 和 PC 机等组成。系统工作时, 被检测对象的光信息通过光学成像系统成像于 CCD 的光敏面上, CCD 的光敏像元将其上的光强度转换成电荷量。在一定时钟频率脉冲的驱动下, 在 CCD 的输出端可以获得被测对象的视频信号。在用 DSP 进行处理之前, 必须经过 A/D 转换为数字信号, DSP 将 A/D 转换的结果存入片内的数据存储器以便后续处理, 最后 DSP 根据用户的要求将处理结果上传给 PC 机。

系统的结构如图 1 所示。

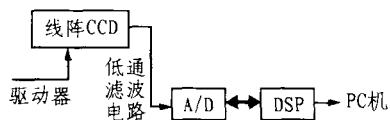


图1 系统结构图

3 基本硬件组成

3.1 TMS320VC5502

TMS320VC5502是在C54x系列DSP的基础上发展起来的,能够与C54x系列DSP兼容,但与之相比,则具有更高的性能和更低的功耗。TMS320VC5502属于定点数字信号处理器,最高主频可达300 MHz,最大处理能力高达600 MI/s^[9]。TMS320VC5502片内资源丰富,具有32 K×16 bit的片内RAM、16 K×16 bit的片内ROM、锁相环发生器(PLL)、6个相互独立编程的DMA控制器、3个多通道缓冲串口(McBSP)、定时器和32位外部存储器扩展接口(EMIF)等。其中32位的外部存储器扩展接口可实现与异步存储器件(SRAM、EPROM)和同步存储器件(SDRAM、SBRAM)的无缝连接,最大可寻址8 M×16 bit的外部存储空间。

TMS320VC5502的存储器配置文件如下:

```
MEMORY
{
MMR:    O = 0x000000    l = 0x00005F
DARAM0: O = 0x000060    l = 0x001E9F
DARAM1: O = 0x002000    l = 0x001FFF
DARAM2: O = 0x004000    l = 0x001FFF
DARAM3: O = 0x006000    l = 0x001FFF
DARAM4: O = 0x008000    l = 0x001FFF
DARAM5: O = 0x00A000    l = 0x001FFF
DARAM6: O = 0x00C000    l = 0x001FFF
DARAM7: O = 0x00E000    l = 0x001FFF
CE0 :    O = 0x010000    l = 0x3EFFFF
CE1 :    O = 0x400000    l = 0x3FFFFFF
CE2 :    O = 0x800000    l = 0x3FFFFFF
CE3 :    O = 0xC00000    l = 0x3F7FFF
}
SECTIONS
{
.cinit > DARAM0
.text  > DARAM1
```

```
.stack > DARAM0
.sysstack > DARAM0
.systemem > DARAM0
.data > DARAM0
.cio > DARAM0
.bss > DARAM3
.const > DARAM0
.csldata > DARAM0
}
```

3.2 TCD1206SUP

TCD1206SUP是由日本东芝公司生产的一种高灵敏度、低噪声线阵CCD器件(2160像元),具有较高的灵敏度和很低的暗电流噪声。TCD1206SUP内置驱动器,驱动器的对外接口采用标准的9针(DB9)连接。其中FC为行同步脉冲信号;SP为像元同步脉冲;U0为经过放大输出的视频信号;A0-A3为积分时间设置端口;+5V和+12V为直流电源;GND为地线。本驱动器的地线与DB9连接口的外壳相连。行同步脉冲FC的上升沿对应于CCD有效视频输出的开始(通常线阵CCD输出的前端都包含有若干像元的无效信号)。相邻两个FC时间间隔即为实际的积分时间。像元同步脉冲SP的上升沿对应于单个像元的视频输出。如果需要对输出信号进行A/D转换,则应当在SP的上升沿对输出信号进行采样。FC、SP和输出视频信号U0的时序关系如图2所示。

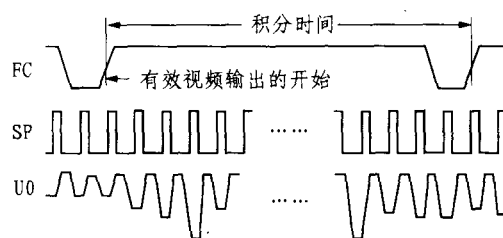


图2 FC、SP和输出视频信号U0的时序关系图

3.3 A/D转换器 TLV1572

本系统选用的是TI公司的10位高速串行逐次逼近型A/D转换器TLV1572^[9]。该器件采用5V单电压供电,最高采样速率可达1.25 MS/s,可通过McBSP(Multi-channel Buffered Serial Ports,多通道缓冲串口)与TMS320系列DSP实现无缝连接。

TLV1572有两种工作方式,即微处理器工作方式和DSP工作方式。当TLV1572的片选信号CS为高时,器件处于三态或者节电状态。当CS信号由高

变低时,将在 \overline{CS} 信号的下降沿检测帧同步信号 FS 的输入状态,如果 FS 为低电平,则器件将进入 DSP 工作方式;如果 FS 为高电平,则将进入微处理器工作方式。当 TLV1572 工作于 DSP 方式时,通过 \overline{CS} 、SCLK、DO、FS 四个引脚与 DSP 的多通道同步缓冲串口(McBSP)相连。其中 SCLK 为同步时钟信号,通过接收 McBSP 的时钟信号,达到与 McBSP 的时钟同步。DO 为转换后的数字信号输出。帧同步信号 FS 可以从 McBSP 接收的同步信号,也可以是一个外部同步信号。在完成 DSP 工作方式的选择后,TLV1572 将在每个 SCLK 信号的下降沿检测 FS 信号的状态,若检测到 FS 为高电平,则对输入信号进行采样与转换准备就绪。一旦 FS 信号变低,DO 引脚便开始输出数据,在输出 6 个 0 位后,A/D 转换后的数据便在 SCLK 的上升沿输出,在 SCLK 的下降沿被 DSP 锁存。采样将在 FS 信号变低后 SCLK 信号的第一个下降沿开始,直到第 6 个 0 位输出的下降沿为止。图 3 是 TLV1572 工作于 DSP 模式时的时序图。

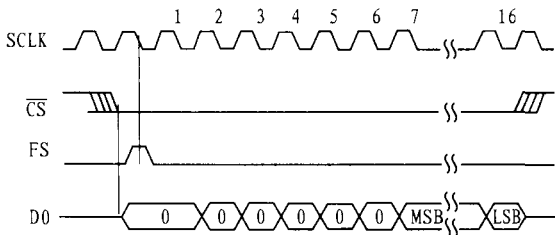


图 3 TLV1572 的 DSP 模式时序图

TLV1572 在最低位数据 LSB 输出后,将自动进入节电模式,下一个帧同步信号 FS 的到来将它从节电模式唤醒。TLV1572 在帧同步信号 FS 的下降沿后将用 16 个 SCLK 周期完成整个采样与转换过程,如果帧同步信号在第 16 位输出时到来,则下一个采样与转换过程将在下一个时钟信号 SCLK 的上升沿开始,这样就实现了背靠背的连续转换。

4 系统工作流程

整个系统的工作流程分为以下几个步骤:

(1) CCD 光积分时间控制;

(2) CCD 光信号的采集:其输出信号进行 A/D 转换并传输给 DSP,DSP 保存和处理 A/D 转换结果;

(3) DSP 将结果返回给 PC 机,PC 机显示或保存结果。

4.1 CCD 光积分时间控制

CCD 的光积分时间控制信号 A0-A3 均为标准 TTL 电平控制,0000~1111 分别控制 16 档积分时间变换;0000 时间最短,1111 时间最长。实际驱动时间的长短取决于驱动频率以及 CCD 器件的型号。将 A0-A3 四个端口通过一个 74HC573 锁存器与 DSP 的数据线 D0-D3 相连,并将 DSP 的地址线 A21 与空间选择信号 CE3 组合后与锁存器的锁存使能引脚相连,从而完成对 CCD 光积分时间的控制。

4.2 CCD 信号采集

将 CCD 的行同步信号 FC 接入 DSP 的通用输入/输出引脚 GPIO3。将 CCD 的像元同步信号 SP 反相以后接入 TLV1572 的帧同步信号引脚 FS 及 DSP 的 McBSP 帧同步输入引脚,FSR 为帧同步信号,控制每一个像元的采样与转换。将 DSP 的 XF 引脚接 TLV1572 的 \overline{CS} 引脚作为 A/D 转换器的选通信号。将 TLV1572 的串行时钟输入 SCLK 连至 DSP McBSP 的时钟输出脚 CLKX,保证 A/D 转换器和 McBSP 工作在同一时钟。TLV1572 的输出引脚 DO 与 McBSP 的输入引脚 DR 相连。

当程序进入数据采集状态后,开始检测 DSP 的 GPIO3 引脚上的输入值。若输入为低电平,不作任何处理;若输入变为高电平,则让 XF 引脚输出低电平,选通 A/D 转换器,在第二个 SP 脉冲上升沿到来时开始数据采样与转换(SP 信号经过反相后,相当于 A/D 的帧同步脉冲 FS 的下降沿到来)。因为从检测到 GPIO3 输入由低电平变为高电平,直到 XF 引脚发出选通信号将 A/D 选通要经过一定时间的延迟,所以可以保证 A/D 转换器 TLV1572 进入 DSP 模式,TLV1572 将从第二个点开始采样与转换。一个像元的转换输出数据被 McBSP 接收完毕后,McBSP 将发出一个接收中断到 CPU,CPU 响应此中断后将数据从 McBSP 的缓冲寄存器中读入内存,然后退出中断,进行下一个点信号的接收。还需设置一个计数变量,在每一次中断后对其进行加 1 操作,当计数变量的值达到 2 160 时,撤销 XF 信号,一个完整的对 CCD 一行的输出信号的 A/D 转换完成。

其信号采集过程如下:

(1) 关闭所有中断;

(2) 设置多通道缓冲串口 McBSP0:

```
MOV #0x0000, PORT (#SPCR1) /*spcr1*/
//DBI=0
```

```
//RJUST=00b
//CLKSTP=00b
//Reserve=000b
//DXENA=0
//ABIS=0
//RINTM=00b
//RSYNCERR=0
//RFULL=0
//RRDY=0
//RRST=0
```

```
MOV #0x200, PORT(#SPCR2) /*sPCR2*/
MOV #0X01cb, PORT(#SPRG1) /*sprg1*/
MOV #0X300e, PORT(#SPRG2) /*sprg2*/
MOV #0X0020, PORT(#RCR1) /*rcr1*/
MOV #0X0025, PORT(#RCR2) /*rcr2*/
MOV #0X0020, PORT(#XCR1) /*xcr1*/
MOV #0X0004, PORT(#XCR2) /*xcr2*/
MOV #0X0001, PORT(#MCR1) /*mcr1*/
MOV #0X0001, PORT(#MCR2) /*mcr2*/
MOV #0X0001, PORT(#XCERA) /*xcera2*/
MOV #0X0001, PORT(#RCERA) /*rcera2*/
...
```

(3) 允许中断;

(4) 中断服务子程序存储数据。

4.3 与 PC 机通信

系统选用 MAX232 实现 DSP 与 PC 机之间的数据通信。具体的串行通信接口电路如图 4 所示。MAX232 通过一个 DB9 连接器与 PC 机的 COM 口连接。DSP 串行数据接收端 RXD 连接至 MAX232 的输出端 R1OUT, 串行数据发送端 TXD 连接至 MAX232 的输入端 T1IN^[5]。

5 结束语

本文提出一种基于 DSP 的线阵 CCD 数据采集系统设计方案, 可靠性好、易于实现, 具有一定的通用性。在对 DSP 进一步扩展键盘和液晶显示器后, 该系统可作为一种便携式仪器的硬件基础。

参考文献:

- [1] 何光仁. 2000 年 CCD 市场与技术走向[J]. 光电子技术信息, 1997, (8):12-18.
- [2] 李长贵. 线阵 CCD 用于实时动态测量技术[J]. 光学

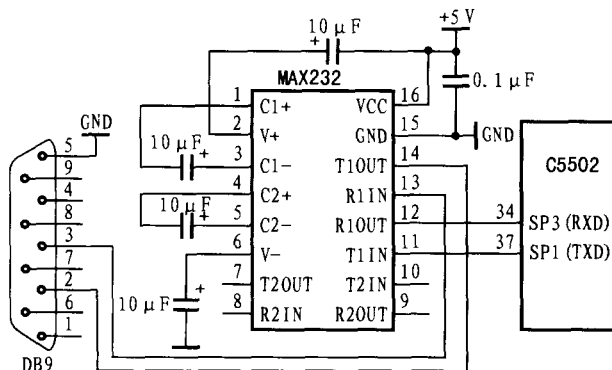


图 4 串行接口器件 MAX232 电路图

技术, 19(2):5-8.

- [3] Texas Instruments. TMS320VC5502 Fixed-Point Digital Signal Processor Data Manual[DB/OL]. <http://focus.ti.com/lit/ds/symlink/tms320vc5502.pdf>. 2004.
- [4] Texas Instruments. TLV1572 2.7 V to 5.5 V, 10-Bit, 1.25MSPS Serial Analog-To-Digital Converter With Auto-Power-down[DB/OL]. <http://www-s.ti.com/sc/ds/tlv1572.pdf>, 1998.
- [5] 刘艳玲. 采用 MAX232 实现 MCS-51 单片机与 PC 机的通信[J]. 天津理工学院学报, 1999, 15(2):57-61.

作者简介: 高峰(1976-), 女, 西安工业大学计算机科学与工程学院硕士研究生。

收稿日期: 2006-05-09

咨询编号: 060911

《国外电子元器件》杂志社 征订启事

值此征订期来临之际, 《国外电子元器件》杂志社全体员工向关心和支持本杂志的新老客户、读者表示衷心感谢! 请广大读者到各地邮局或汇款至我杂志社订阅 2007 年杂志。

地址: 西安市高新路 25 号瑞欣大厦 10 层 A 座
 邮编: 710075 传真: 88214563
 电话: (029)88222991 88222992

月刊, 大 16K, 6 元/期, 全年 72 元