

TMS320VC5502 与 PC 机串行通信的设计与实现

廖小丁¹, 龚松显¹, 赵少波²

(1. 解放军理工大学通信工程学院研究生 1 队, 江苏 南京 210007; 2. 解放军理工大学通信工程学院研究生 5 队)

摘 要: 利用 TL16C752B 芯片可以实现 TMS320VC5502 DSP 芯片与 PC 机的高速串行通信, 满足通信系统实时性高的要求。文章简要介绍了 TL16C752B 芯片的特点、性能及其内部寄存器, 给出了 TL16C752B 与 PC 机连接部分的硬件电路图以及 DSP 初始化包括 TL16C752B 初始化的软件编程方法。

关键词: 数字信号处理; 异步串行通信; 通用串行收发器件

中图分类号: TP274.23 **文献标识码:** B **文章编号:** CN32-1289(2006)03-0045-04

Design and Implementation of Communication between
TMS320VC5502 and PCLIAO Xiao-ding¹, GONG Song-xian¹, ZHAO Shao-bo²

(1. Postgraduate Team 1 ICE, PLAUST, Nanjing 210007, China; 2. Postgraduate Team 5 ICE, PLAUST)

Abstract: Asynchronous serial communication between TMS320VC5502 and PC can be completed with TL16C752B, which can meet the requirement of real-time processing in communication systems. The characters, performances and registers of TL16C752B were introduced briefly, and the hardware circuit between TL16C752B and PC was presented. The programming method for DSP initialization and TL16C752B initialization was given.

Key words: digital signal processor; asynchronous serial communication; universal asynchronous receiver and transmitter

美国 TI 公司的 TMS320VC5502 DSP 芯片与 PC 机异步串行通信通常有以下三种方法^[1]: 第一种是利用 TMS320VC5502 芯片上集成的 UART 实现; 第二种是通过扩展异步串行通信芯片实现高速串行通信, 本文选用的就是这种方法。设计中采用 TL16C752B 芯片扩展异步串行通信接口。

1 TL16C752B 芯片简介^[2]

1.1 TL16C752B 主要特点

TL16C752B 芯片是 TI 公司推出的新型 UART 收发器件。该芯片的主要特点是包含两路异步收发器, 可以相互独立工作, 并且每一路的接收和发送各带有 64 字节的 FIFO, 并各自带有 Modem 接口信号, 接收 FIFO 还包含有错误标志。收发 FIFO 的触发等级可以通过软件编程控制, 减小了 CPU 的中断次数: ①对 DMA 和中断的产生具有可编程和可选的收发 FIFO 触发等级, 对软件和硬件流量控制也具有可编程的接收 FIFO 触发等级; ②可编程的波特率设置, 工作在 48 MHz 时钟时, 最高传输速率高达 3 Mbps 波特率, 满足

高速串行数据传输的需要;③可编程数据格式;数据位可以是5 bit~8 bit 字符,校验方式可以选择奇、偶校验或者无校验位,停止位可以是1 bit、1.5 bit 或者2 bit;另外,具有可编程休眠模式及内部测试和环回功能。

1.2 TL16C752B 引脚功能

TL16C752B 包含两路通用异步收发器,并各带64字节的收发FIFO,可自动进行软件流量和硬件流量控制,最大波特率可达3 Mbps。通过FIFO RDY 寄存器可读TXRDY/RXRDY 引脚的状态。通过片内寄存器可提供接收数据的错误识别、操作状态及Modem 接口控制信号。

TL16C752B 的引脚排列如图1所示,各主要引脚的功能如下:A0~A2:地址线,通过这几个引脚以及读写信号IOR 和IOW 可以访问及设定片内寄存器;D0~D7:双向8位数据线;CSA、CSB:两路UART 的片选信号;TXA/RXA、TXB/RXB;分别表示UARTA 和UARTB 的接收和发送数据端口;INTA、INTB:分别表示UARTA 和UARTB 的中断信号;Reset:复位信号;XIN、XOUT:时钟输入输出信号。

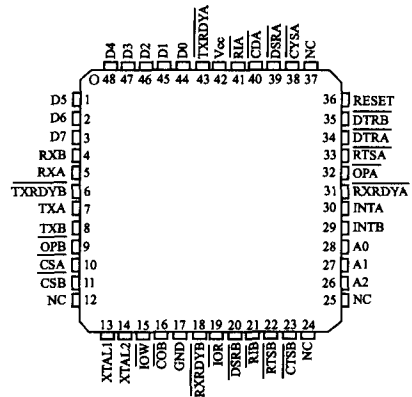


图1 TL16C752B 芯片引脚图

1.3 TL16C752B 内部寄存器描述

TL16C752B 每路UART 均有18个寄存器,用于控制异步串行通信的工作方式,以及反馈相应的状态。内部寄存器的映射如表1所示。

表1 TL16C752B 内部寄存器映射表

A2	A1	A0	读方式	写方式
0	0	0	接收保持寄存器 RHR	发送保持寄存器 THR
0	0	1	中断使能寄存器 IER	IER
0	1	0	中断标志寄存器 IIR	IIR
0	1	1	线路控制寄存器 LCR	LCR
1	0	0	Modem 控制寄存器 MCR	MCR
1	0	1	线路状态寄存器 LSR	LSR
1	1	0	Modem 状态寄存器 MSR	MSR
1	1	1	临时寄存器 SPR	SPR
0	0	0	除数锁存低位 DLL	DLL
0	0	1	除数锁存高位 DLH	DLH
0	1	0	增强功能寄存器 EFR	EFR
1	0	0	Xon-1 word	Xon-1 word
1	0	1	Xon-2 word	Xon-2 word
1	1	0	Xoff-1 word	Xoff-1 word
1	1	1	Xoff-2 word	Xoff-2 word
1	1	0	传输控制寄存器 TCR	TCR
1	1	1	触发等级寄存器 TLR	TLR
1	1	1	FIFO 就绪寄存器 FIFO RDY	FIFO RDY

1.4 TL16C752B 中断源

TL16C752B 中有7个中断源,这7个中断有着相应的中断优先级。中断优先级从高到低依次为:接收错误中断;接收中断;FIFO 超时中断;发送中断;Modem 中断;Xoff 或者特殊字符被检测到的中断;CTS/RTS 从低变高的状态中断。

1.5 TL16C752B 波特率设置

TL16C752B 中包含一个可编程的波特率寄存器,它可以在输入时钟的基础上进行分频(最大分频数为 $2^{16}-1$),其计算公式如下:分频数=当前时钟输入/(比例系数 $\times 16 \times$ 期望的波特率)。其中比例系数为:当复位后,寄存器 MCR 的第 7 位设为 0 时,比例系数为 1(默认);当复位后,寄存器 MCR 的第 7 位设为 1 时,比例系数为 4。当输入时钟为 30.72 MHz,比例系数默认为 1 时,常用波特率的所需设置的分频数见表 2。

表 2 常用波特率对应的分频数

波特率	对应的分频数(16 进制)
4800	400(0X0190)
9600	200(0X00C8)
19200	100(0X0064)
38400	50(0X0032)

2 硬件设计

通过 TL16C752B 实现 TMS320VC5502 与 PC 机串行通信部分的硬件连接电路如图 2 所示。图中,地址线 A0~A2、数据线 D0~D7 分别和 DSP 的地址线 A0~A2、外部数据线 D0~D7 直接相连,而选通信号 CSA/CSB、读写信号 IOR/IOW、复位信号 Reset 以及中断信号 INTA/INTB 则接入 CPLD,并由 CPLD 进行处理。同时 DSP 端的 PS、DS、IS、IOSTRB、R/W、MSTRB 也同时接入 CPLD 以用于生成控制信号。

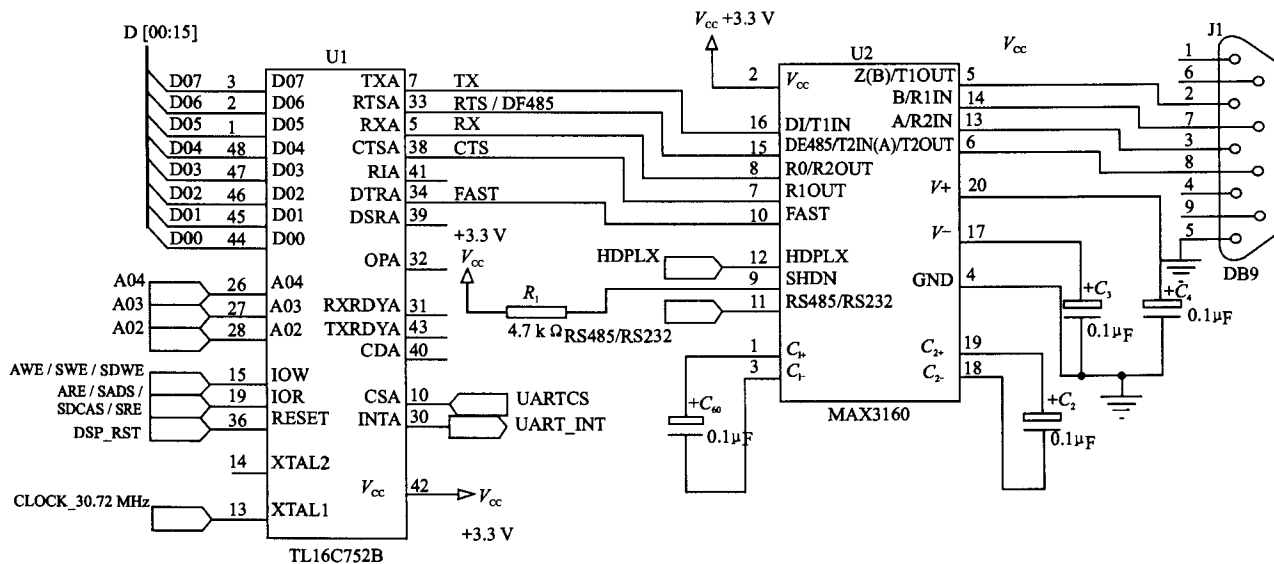


图 2 TL16C752B 实现 TMS320VC5502 与 PC 机串行通信部分的硬件电路图

由于 PC 侧串口采用 RS232 电平标准,因此需要进行电平转换。本设计采用 MAX3160 芯片完成电平转换操作。本设计选择 TL16C752B 的 A 路 UART 完成 TMS320VC5502 与 PC 机的串行通信,TL16C752B 的 TXA/RXA 和 RTSA/CTSA 引脚分别与 MAX3160 的 TX/RX 和 RTS/CTS 引脚相连。数据接收采用中断方式,UARTA_INTA 通过 CPLD 和 TMS320VC5502 的外部中断 INT0 相连。外部晶振连接到 XIN 和 XOUT 引脚。

3 软件设计^[3]

通过 TL16C752B 实现 TMS320VC5502 与 PC 机串行通信的软件设计主要包括 PC 机程序、DSP 程序。PC 机上运行的程序可以使用一些现成的软件,这里只介绍 DSP 程序的设计。DSP 程序主要包括 DSP 初始

化程序、TL16C752B 初始化和数据发送/接收以及相应的通信协议等。下面结合本设计简要介绍用 C 语言编写的 DSP 初始化程序和 TL16C752B 初始化程序。初始化的主要任务是设置程序所需要的参数,这些参数包括串行通信时数据的数据位数、停止位数、奇偶校验等。另外,还需要设置发送和接收的波特率及中断方式。

DSP 初始化程序主要包括以下几个部分:①CSL 芯片支持库的初始化;②设置 DSP 工作时钟;③EMIF 初始化。DSP 初始化程序如下。

```
CSL_initial();          /* 初始化芯片支持库函数; */
PLL_Freq(1,0x0A,0,1,1,3,0); /* 配置 PLL; */(参数分别表示采用 PLL 模式、倍频因子为 10,表示 DSP 内核时钟:
200 MHz=20 MHz×10,Sysclk0 配置为 200 MHz,Sysclk1 配置为 100 MHz,Sysclk2 配置为 100 MHz,Sysclk3 配置为 25
MHz,CLKOUT3 输出 DSP 内核时钟为 200 MHz。其中 TME320VC5502 外接 20 MHz 晶振。)
Emif_Config();        /* 为 UART 接入配置 EMIF; */
.....
```

TL16C752B 初始化程序主要包括以下几个部分:①波特率设置。外部时钟为 30.72 MHz,波特率为 9600,所以分频数设置为 200(0X00C8);②数据格式设置。采用 8bit 数据,1bit 奇校验位和 1bit 停止位的数据收发格式;③FIFO 设置。本设计中数据传输速率不高,不需设置接收和发送 FIFO。

TL16C752B 初始化程序如下。

```
Uart_use=uart_open(UART_A); /* 打开外扩串口,并获得一个外扩串口的一个句柄 */
uart_setup(Uart_use,0X00C8,0X0003,0X0000,0X0008,0X0000,0X0000);
/* 配置已打开的外扩串口 */(参数分别表示波特率为 9600 bps、数据长度为 8、数
据停止位为 1、设置奇校验、禁止 FIFO、取消自闭环方式。)
Clear=uart_read_register(Uart_use,rhr); /* 清空接收保持寄存器和线状态寄存器 */
Clear=uart_read_register(Uart_use,lsr);
uart_interrupt(Uart_use,uart_int_rhr); /* 设置接收中断 */
.....
```

4 总结

利用 TL16C752B 芯片实现 TMS320VC5502 与 PC 机异步串行通信的设计方案具有接口比较简单,数据速率大,传输距离较远,可靠性高等特点,可以在很多场合得到应用。

参考文献:

- [1] Texas Instrument. TMS320VC5502 fixed-point digital signal processor (Rev. H)[EB/OL]. (2004-11-08)[2005-02-10].
<http://focus.ti.com/docs/prod/folders/print/tms320vc5502.html>.
- [2] Texas Instruments. TL16C752B 3.3-V dual UART with 64-byte FIFO (Rev. A)[EB/OL]. (2000-08-30)[2004-03-11].
<http://focus.ti.com/docs/prod/folders/print/tl16c752b.html>.
- [3] 张雄伟,陈亮,徐光辉. DSP 芯片的原理与开发应用[M]. 3 版. 北京:电子工业出版社,2003.