

基于 DM6437 的 H. 264I 帧编码器优化

张伦¹, 马忠松¹

(1. 中国科学院 光电研究院 有效载荷应用中心, 北京, 100190)

摘要: TMS320DM6437 是TI 公司支持达芬奇技术的单核数字多媒体专业芯片, 具有丰富的外设, 基于C64X+ 内核, 具有强大的并行处理能力。本文结合算法特点和背景项目需求, 选择编码器标准, 并完成了编码器在DSP上的优化。

关键词: TMS320DM6437; H. 264Intra; 算法优化

中图分类号: TN91

文献识别码: A

Implementation of H. 264 Intra mode based on TMS320DM6437

Zhang, lun¹, Ma, zhong-song¹

(1. POAC, Academy of Opto-Electronics, CAS. Beijing, China100190)

Abstract: The TMS320DM6437 Digital Media Processor (Davinici) is based on C64x+ CPU, which has rich peripherals and powerful parallel processing capability. This paper emphasizes on the selection of Image compression standard according to the frames of different algorithm and the requirements of the whole project. The algorithm optimization on the DSP platform is achieved.

Key words: TMS320DM6437; H. 264Intra; Algorithm Optimization

1 引言

TMS320DM6437 是 TI (德州仪器) 针对数字视频领域开发的支持达芬奇技术的单核 DSP 处理器, 低廉的开发套件与芯片价格使其主要面向低成本应用场合。它具备 C64x+内核。所配备的视频处理子系统 (VPSS) 极大的支持了前端预处理与后端显示, 减轻 DSP 核负担, 配备的 10/100M EMAC, 减少外围电路, 使硬件小型化成为可能。

H. 264 是 ITU-T 的 VCEG (视频编码专家组) 和 ISO/IEC 的 MPEG (活动图像编码专家组) 的 JVT (联合视频组) 开发的数字视频编码标准。H. 264 加强了对各种信道的适应能力, 有利于对误码和丢包的处理。

在某些传输带宽受限的视频监控场合, 需要在特定目标出现时进行高分辨率的抓拍, 这就需要在同一硬件平台上完成视频的实时压缩与高分辨率静态图像高压压缩比准实时压缩与可靠传输。DM6437 与 H. 264 的搭配非常适合该种应用。

本文介绍了 H. 264 I 帧作为静态图像压缩标准的优点与 H. 264 Baseline Profile Intra mode 在 DM6437 上的优化手段⁸。

2 H. 264 Intra mode

JPEG 虽然目前还在广泛的应用, 但随着硬件运算能力的逐渐提高。低压缩比与低算法复杂度的高性价比优势已不再明显, 在传输带宽苛刻的场合, 其过低的压缩比使其不能胜任。

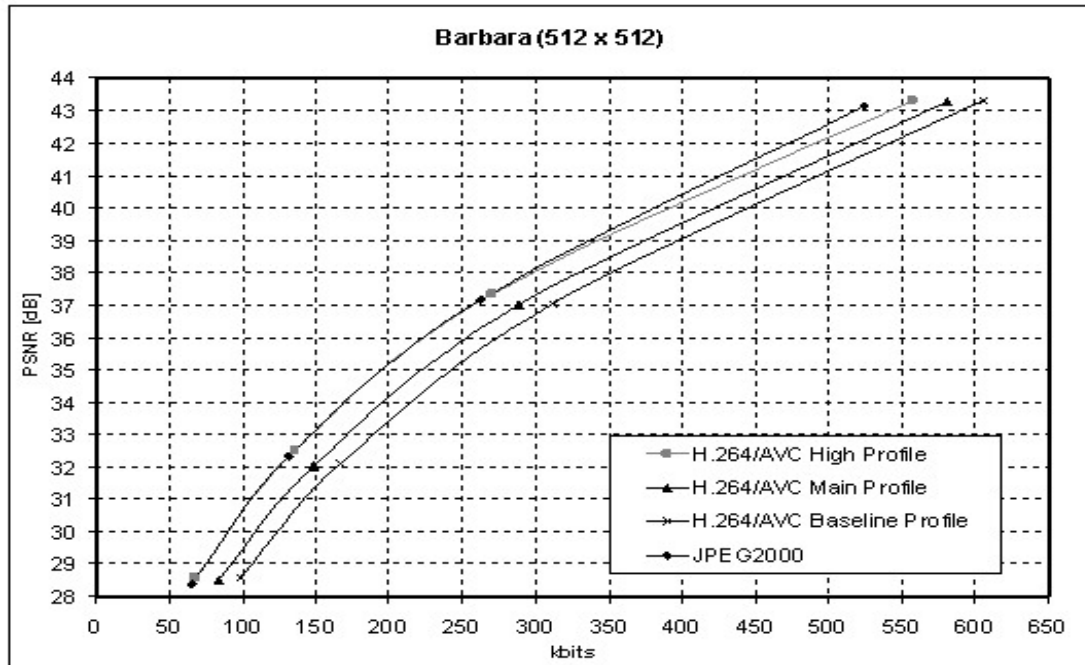
JPEG2000 引入了离散小波变换 (DWT) 和优化截断的嵌入式块编码 (EBCOT) 从而获得了极高的压缩比, 可以任意截断的嵌入式码流和多种渐进方式带来的良好用户体验。但 JPEG2000 采用算术编码器, 过多的条件判断与跳转, 在没有专门硬件支持的嵌入式系统上很难获得满意的运算速度。且 JPEG2000 算法中的 TIER2 编码, 是将已经编码的数据重新组织打包形成满足 EBCOT 标准的码流, 这其中多 1 次的大规模数据搬移与运算给嵌入式系统造成了一定的负担。

H. 264⁴ 帧内模式 (Intra mode) 的运算量高于 JPEG, 但相对与 JPEG, H. 264 引入了去块效应环内滤波, 4*4 的整数 DCT 变换, 帧内预测, RDO 等先进手段, 在付出运算量的同时, 获得了远高于 JPEG 的 的压缩比。

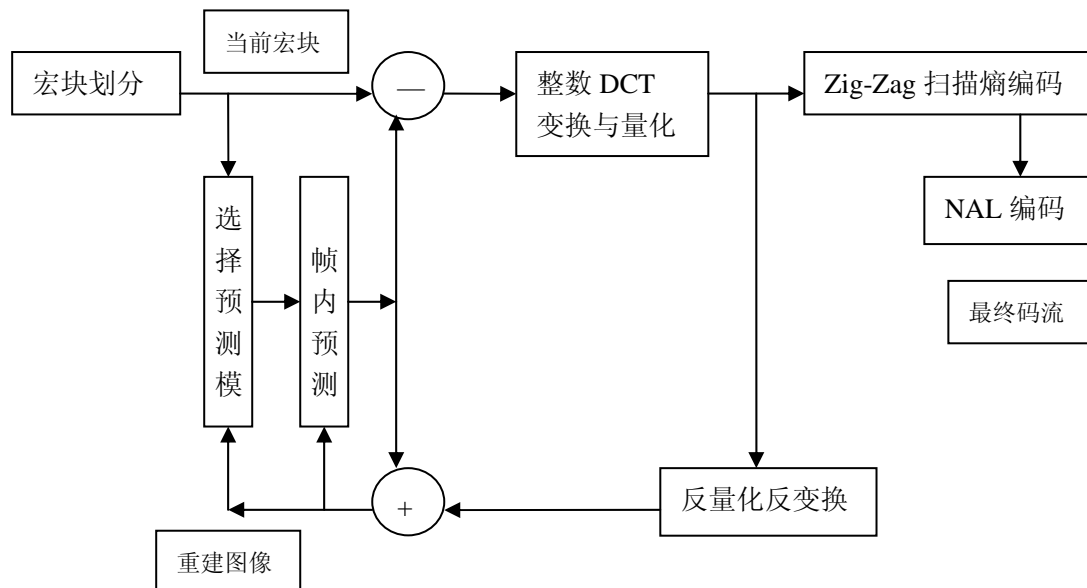
随着标准的不断更新, H. 264 I 帧 High Profile 和 Main Profile 获得了相近乎 JPEG2000 R-D 特性, 有些码率和场合下即使 Baseline Profile 也具有优于 JPEG2000 的 R-D

特性⁵。即在相同码率下 H.264 可以获得并不逊色的峰值信噪比。同时具有低得多的编码器，解码器复杂度，在接收端可以与视频共享一个解码器。因此 H.264 为上述场合下最佳选择。

例如 H.264 Intra 在人物图像 Barbara 下与 JPEG2000 图像 R-D 曲线⁶比较



H.264 Intra 的编码器流程图如下：



从图中可以看出每个宏块经 Predict-mode 选择，预测，求差值图像，变换，量化，熵编码后进入 NAL 层编码，并没有 JPEG2000 编码器 TIER2 部分大量数据搬移重打包操作，这可以保证在片内存储少量的公共数据（比如查找表）后，待压缩图像数据宏块从外部存储区读入片内存储器，经运算写回外存，无需再次送入片内，数据流简单，便于在 DSP 上实现。

目前 H.264 开源编码包括 JM, X264, T264. 其中 JM 偏功能和理论验证，代码冗余运行速度低，T264 早已不跟随标准发展更新，X264 作为编码器优化是个不错的起点。

DM6437¹采用最高频率 600MHZ 的 C64x+内核，配备相对多的 L1 (112KB) 和相对少的 L2 (128KB) 片内存储器。并不像同为达芬奇技术的 6446 有 1 个 ARM 核，1 个 DSP 核，通过贯通两核的 DSP-link 实现应用程序调用运行于 DSP-side 的算法 codec。6437 使用单核支持达芬奇技术，在虚拟机上运行 Linux，应用程序运行在 Linux 上，调用 DSP 上算法 Codec。

C64x+内核有 8 个功能单元，.M .S .L .D 各两个，分别主要负责乘法，加法，逻辑，地址运算；同时也支持很多其他运算。2 组共 64 个 32bit 寄存器，2 路连接片外的数据通路，分为对称的 A B 两边。交叉数据通路允许某侧的单元在执行指令时将另外一边寄存器堆中寄存器作为操作数来源同时允许向另一侧通往片外的数据通路传输数据。每个功能单元均支持流水线，每周开始 1 个新指令完成 1 个指令，8 个单元可以并行，执行打包在一起的 8 条指令。采用数据与代码分开的哈佛总线结构，同时取指令与数据，最佳状况下，每时钟周期可以执行 8 条指令。

片内配备 32KB L1P(ram/cache) ， 80KB L1D(ram/cache)， 128KB L2 D/P (ram/cache)， L1D-cache 最大设置为 32KB ；片外搭配 128M KB DDR2 SRAM。形成片外 SRAM，片内 L2 ram/cache ，片内 L1 ram/cache 的分级存储结构。CPU 可直接访问 L1，在 L1D miss 情况的下 stall 等待 L2 数据或代码通过 DMA 刷新到 L1 cache，如果 L2 cache miss 则消耗更多的时间等待数据或代码从片外 SRAM 通过 DMA 刷新到 L1 cache。

4 H.264 Intra mode 在 DM6437 上的优化

针对 DSP 的架构，算法优化的核心是平衡 DSP 内资源使用，各资源平均分担算法需要的操作，使算法无瓶颈的运行⁷。

指令需求与运算单元平衡²：DSP 中没有专门硬件支持条件跳转指令，而使用 NOP 和 [A]JUMP 指令实现条件跳转，在这个时间内软件流水停止，所以应尽量用算术和逻辑运算代替条件判断，跳转；将循环 2 倍展开，使代码对称的在两边运行；循环多倍展开，使循环内代码量增多，便于指令并行，便于长类型数据存取；去除循环内判断，将其移动到循环外，防止打断软件流水破坏并行；对耗时大或调用次数多的循环与函数在编译生成的机器汇编指导下，改写函数或用线性汇编重写；使用 #pragma 引导编译器²生成并行度高的机器指令。

内部和外部数据总线读写速度平衡⁷：内部 L1 数据读写快，外部 SRAM 慢，因此在存储和读入数据到片内时尽量使用长数据类型读写一次读写尽量多的数据；以 128B 间隔读取，带动这些数据所在 cache line 无需 CPU 干预通过 DMA 全部刷新到 cache，相同时间内吞吐更多数据以缩小与片内总线的差距。

Program cache/ram 配置大小与代码量平衡：函数运行时需要先 Load 到 L1P cache 或 RAM，单个函数代码量相对 cache 太大在运行时会冲掉 L1P cache 中其他频繁调用的函数，再次运行这些被冲掉的函数时不得不等待代码从片外重新 load 到 cache 中。单个函数代码量太小，必然函数数量多，函数调用造成的开销（指压栈，跳转，返回和出栈等操作）也会拖累系统速度。Cache 大了可以放更多函数再里面，但一些频繁使用的小函数要多次出入 cache 造成 L1P stall，cache 小了 ram 就可以设大一些，把某些函数固定放在 L1P ram 内，但造成了 cache 中函数少，而频繁需要 load 其他函数。这一问题需要多次修改配置实验，寻找最佳比例。

Data cache/ram 配置大小与常用数据块大小平衡：除了没有函数调用开销问题外，处理方法与 L1P 相似。

数据的输送节奏与程序运行需求平衡：例如在编 H.264 P 帧第 N 帧时需要第 N-1 帧部分数据，片内 L1D ram 显然不够保存所有帧数据，因此保存在片外，在需要时通过 DMA 等手段提前把需要数据 Load 到片内备用，程序运行到这里直接使用已经准备好的数据，无需 stall 等待 cache load 数据。在实际优化中 H.264 Intra 未使用按照时序定时使用 DMA 复制数据的手段。

数据使用频繁程度与存放位置相对应：最常使用的数据，要尽量放在片内 L1D ram，防止偶然的大数据将其冲出 L1D cache，比如结构体 x264_t h 的数据，VLC 的数组，查找表和系统栈；次常用的放在 L2 存储器，比如 h->mb.cache；大尺寸不常用数据放在片外，比如帧数据。

最后使用 Profile 工具分析整个程序运行，检测各函数和重点 loop 或代码段的 CPU circle, Total circle, 各级存储器 stall, 提取热点函数，数据瓶颈，再次依据上述标准查漏补缺做进一步优化。

如果现有的 codec 架构或代码风格不适合在 DSP 上运行或者优化手段无从下手，例如函数内访问数据方式为：a->b.c.d.e，每读写 e 一次需要 4 次寻址操作。这需要局部重写编码器使之适合在 DSP 上运行并方便优化³。

5 结论

在将 X264 I 帧 Baseline Profile，码率控制策略为 CQP，定值 26，无 RDO 编码器移植到 DSP 上未优化时，压缩 2048*1024 的大尺寸自然景物样本图像需 26.3s，经过上述方法优化后速度提升为 5.4 秒，且 QP 还有非常大的余量，可以在保持图像清晰度的前提下进一步提高 QP，提高编码器速度。并带来经济效益人民币 2 万元。

本文作者创新点：在使用 H.264 I 帧作为静态图像编码格式，实现 PC 端显示时解码器共享；同时在获得较高压缩比的前提下没有增加过多运算量，实现图像质量与速度的良好折中，理解 DSP 上算法优化的独特角度有一定的参考价值。

参考文献：

- [1] Texas Instruments, TMS320DM6437 Digital Media Processor[A], 19 Nov 2007.
- [2] Texas Instruments, TMS320C6000 Optimizing Compiler Users Guide[A], July 2005.
- [3] Texas Instruments, TMS320C6000 Programmer's Guide[A], August 2002.
- [4] Iain E. G. Richardson, H.264 and MPEG-4 Video Compression Video Coding for Next-generation Multimedia[M], John Wiley & Sons Ltd, The Atrium, Southern Gate, Chichester, West Sussex PO19 8SQ, England, 2003.
- [5] Aravind AL, Bindu P. Rao, Sudhir . Kudva, Sreenu Babu, Sumam David, SMIEEE, and Ajit V. Rao, MIEEE "QUALITY AND COMPLEXITY COMPARISON OF H.264 INTRA MODE WITH JPEG2000 AND JPEG" [R], International Conference on Image Processing (ICIP), 2004.
- [6] Detlev Marpe, Valeri George, and Thomas Wiegand ,Performance comparison of intra-only H.264/AVC HP and JPEG2000 for a set of monochrome ISO/IEC test images[R], Document: JVT-M014 (JVT) , 18-22 Oct 2004
- [7] 谢建华, 杨国辉, 罗超武, 夏长征. 基于 H.264 视频编码的自适应去块滤波系统[J]. 微计算机信息, 2007, 1-1: 232-233.
- [8] (美) 凯斯宾革. 代码优化——有效使用内存[M], 电子工业出版社, 2004. 10. 1
- [9] 李方慧, 王飞, 何佩琨. TMS320C6000 系列 DSPs 原理与应用 (第二版) [M], 电子工业出版社, 2003. 01

作者简介: 马忠松 (1969-), 男, 满, 北京市, 工学学士, 主要研究方向为卫星测控与通信系统; 张伦 (1983-), 男, 汉, 山东省潍坊市, 在读硕士, 主要研究方向为嵌入式系统; Biography: Ma zhong-song (1969-), Male, Man, Beijing, BEng, Major Research Direction: Satellite TT&C and Communication Systems.

Zhang lun (1983-), Male, Man, Weifang Shandong province, MEng, Major Research Direction: Embedded system.

Address: POAC, Academy of Opto-Electronics, CAS. Beijing, China 100190 Zhanglun 已向本单位图书馆 (中科院空间中心图书馆) 提出申请订阅贵刊。