

OMAP3 平台移动多媒体的视频解码方案

王伟, 刘培德

(山东经济学院 信息管理学院, 济南 250014)

摘要: 对标准的视频编解码标准(如 H.264 和 AVS 标准)的核心技术进行了分析, 提出一种基于 TI 公司的 OMAP3530 处理器平台的通用视频解码方案。该方案充分利用了 OMAP3530 的硬件结构特点, 特别是 2D/3D 图形图像加速器的特点, 以提高解码速度。实验结果表明, AVS 格式的 QCIF 码流解码速率可以达到 25 fps, 适合于便携式多媒体终端视频解码应用。

关键词: OMAP3530; 视频解码; 硬件加速

中图分类号: TP368.12

文献标识码: A

Video Decoding Based on OMAP3530

Wang Wei, Liu Peide

(School of Information Management, Shandong Economic University, Ji'nan 250014, China)

Abstract: The key technology of video coding standard such as H.264 and AVS is analyzed. This paper proposes a video decoding structure based on TI OMAP3530 processor. OMAP3, especially the 2D/3D graphics accelerator, is used to increase the decoding rate. Experimental result shows that decoding frame rate for QCIF of AVS format is 25 fps which can satisfy the needs of real-time playing on portable multimedia terminals.

Key words: OMAP3530; video decoding; hardware acceleration

引言

随着多媒体技术的迅速发展以及 3G 时代的到来, 人们对多媒体的要求越来越高, 各种组织提出了多种视频算法。国际标准化组织制定了许多国际标准来规范多媒体技术的发展。在多媒体通信终端设备方面, TI 公司的开放式多媒体应用平台 OMAP (Open Multimedia Application Platform) 体系结构^[1-2], 综合了 ARM 处理器的控制能力与 DSP 的运算能力, 可以实现单一 DSP 无法完成的更多、更复杂的服务(如实时视频交互)等。TI 公司 1998 年就推出了可扩展的开放式 OMAP 处理器平台, 先后推出了 OMAP310、OMAP710、OMAP1510、OMAP1610、OMAP2410 与 OMAP2420 等处理器。2008 年推出的 OMAP3^[2] 架构的器件 (OMAP3503、OMAP3515、OMAP3525 以及 OMAP3530), 由 ARM Cortex-A8 内核和 DSP TMS320C64X+ 内核组成, 具有更强大的控制功能和运算功能。由于 OMAP 系列处理器一直强调向上兼容性, 所以系列之间的通用性很强, 结构变化不大, 程序便于移植。

本文以 OMAP3530 为例, 分析了 OMAP 平台的硬件结构与软件编程特点; 总结了 TI 公司提供的专用图像图形处理库 (IMGLIB) 的使用技巧, 并与 OMAP1510 进行了部分比较; 在流行的视频编解码标准的基础上, 提出了基于 OMAP3 的视频解码器的通用解码方案。

1 OMAP 平台简介

开放式多媒体应用平台 OMAP 结合高性能、低功耗的 DSP 核与控制性能强大的 ARM 内核, 是一种开放式的、可编程的体系结构, 目前主要有 OMAP1X、OMAP2X 和 OMAP3X 系列。以 OMAP3530 为例, 硬件结构如图 1 所示。

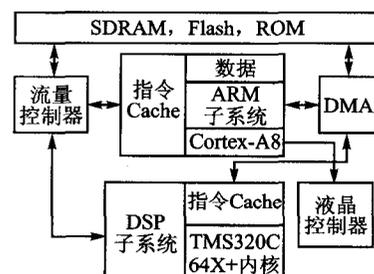


图 1 OMAP3530 的硬件结构



1.1 OMAP3530 的硬件平台

OMAP3530 的硬件平台主要由 ARM 内核、DSP 内核以及流量控制器(Traffic Controller, TC)组成。

(1) ARM 内核

OMAP3530 采用 ARM Cortex - A8 核,工作主频最高可达 720 MHz。它包括存储器管理单元、16 KB 的高速指令缓冲存储器、16 KB 的数据高速缓冲存储器和 256K 字的二级 Cache;片内有 64 KB 的内部 SRAM,为液晶显示等应用提供了大量的数据和代码存储空间。Cortex - A8 内核采用 13 级流水线、32 位的 RISC 处理器架构。系统中的控制寄存器对 MMU、Cache 和读写缓存控制器进行存取操作。ARM 内核具有整个系统的控制权,可以设置 DSP、TC 以及各种外设的时钟及其他工作参数,控制 DSP 的运行停止。OMAP3530 平台可支持包含绘图、多媒体内容和 Java 程序的先进应用。

(2) DSP 内核

TMS320C64X + 内核具有最佳的功耗性能比,工作主频最高为 520 MHz;它具有高度的并行能力,32 位读写和功能强大的 EMIF,双流水线的独立操作以及双 MAC 的运算能力。它采用 3 项关键的革新技术:增大的空闲省电区域、变长指令和扩大的并行机制。其结构针对多媒体应用高度优化,适合低功耗的实时语音图像处理。

另外,TMS320C64X + 内核增加了固化了算法的硬件加速器,来处理运动估计、 8×8 的 DCT/IDCT 和 $1/2$ 像素插值,降低了视频处理的功耗。

(3) 流量控制器

流量控制器 TC 用于控制 ARM、DSP、DMA 以及本地总线对 OMAP3530 内所有存储器(包括 SRAM、SDRAM、Flash 和 ROM 等)的访问。

OMAP3530 具有丰富的外围接口,如液晶控制器、存储器接口、摄像机接口、空中接口、蓝牙接口、通用异步收发器、 Γ C 主机接口、脉宽音频发生器、串行接口、主客户机 USB 口、安全数字多媒体卡控制器接口、键盘接口等。这些丰富的外围接口使应用 OMAP 的系统具有更大的灵活性和可扩展性。

1.2 OMAP3530 的软件平台

利用 OMAP 可以建立两个操作系统:基于 ARM 的操作系统(如 WinCE、Linux 等),以及基于 DSP 的 DSP/BIOS。连接两个操作系统使用的核心技术是 DSP/BIOS 桥。OMAP 支持多种实时多任务操作系统在 ARM 微处理器上工作,用来对 ARM 微处理器进行实时多任务调度管理,对 TMS320C64X+ 进行控制和通信;同时,支持多种实时多任务操作系统在 TMS320C64X+ 上工作,实现复杂

的多媒体信号处理。DSP/BIOS 桥包含 DSP 管理器、DSP 管理服务器、DSP 和外围接口链接驱动器。DSP/BIOS 桥提供运行在 Cortex - A8 上的应用程序和运行 TMS320C64X + 上的算法之间的通信管理服务。开发者可以利用 DSP/BIOS 桥中的应用编程接口控制在 DSP 中实时任务的执行,并同 DSP 交换任务运行结果和状态消息。在这个环境下,开发者可以调用局部 DSP 网关组件来实现诸如视频、音频和语音等功能。因此,开发者不需要了解 DSP 和 DSP/BIOS 桥,就能开发新的应用软件。使用标准应用编程接口开发的应用软件,与基于 OMAP 的未来无线设备兼容。

2 视频编码标准与 OMAP 图形图像库应用

2.1 视频编码标准

从 1988 年开始,ISO/IEC MPEG 和 ITU - T 针对不同的应用制订了一系列视频编码国际标准。MPEG 的有 MPEG - 1、MPEG - 2、MPEG - 4 标准,ITU - T 的有 H. 261、H. 263、H. 263 +/H. 263 ++ 以及 H. 264 标准。2001 年 12 月,ISO 和 ITU - T 正式成立联合视频小组(Joint Video Team, JVT)共同制定新的 H. 264 编码标准。2002 年 6 月,我国信息产业部制订了我国的数字音视频编码技术标准(Audio - Video Coding Standard, AVS)^[3]。AVS 是我国具备自主知识产权的第二代信源编码标准。与目前比较流行的标准(如 MPEG - 2、MPEG - 4、H. 263、H. 264)相比,从编码效率来看,MPEG - 4 是 MPEG - 2 的 1.4 倍,AVS 和 H. 264 都是 MPEG - 2 的 2 倍以上;从算法复杂度上来看,H. 264 的算法在编码端比 MPEG - 2 复杂 4~5 倍,在解码端复杂 2~3 倍,而 AVS 在复杂度上比 H. 264 有较大幅度降低,且不需要交纳高昂的专利费用。

目前,应用比较广泛的视频编码标准中,基本上都有如下的步骤:将图像序列编码为帧内模式和帧间模式两种,并且分别进行编码。采用帧内编码时,直接对 8×8 的像素块进行 DCT 变换,然后将量化系数进行变长编码后形成输出码流;另一路径反量化、反 DCT 变换后形成恢复图像,直接存入帧存储器。采用帧间编码时,对原始数据的每个块先进行运动估计,并与经运动估计后的预测图像相减,产生差分图像,接着进行 DCT 变换和量化,并同运动矢量数据一起编码形成码流;另一路径反量化、反 DCT 变换后形成恢复图像,存入帧存储器,用于下一步的运动估计。

不同的标准具有各自的特点,例如 MPEG1 与 H. 261 采用整像素,MPEG4 和 H. 263 采用半像素,H. 264 与 AVS 采用 $1/4$ 至 $1/8$ 像素精度的运动估计,H. 261 采用单参考帧,H. 264 与 AVS 采用多参考帧等。特别是目前



的 H. 264 标准,采用整数 DCT/IDCT、帧内预测、多模式运动估计、去块效应滤波器等先进技术,造成了极大的算法复杂度,对硬件实时解码提供了很高的要求。

2.2 OMAP 图形图像库 (IMGLIB) 应用

针对图像与视频处理的需要, TI 提供了 IMGLIB 库供 C 程序调用。库里内容主要有 2 部分:

① 硬件加速部分。由汇编语言编写,但是计算由硬件的加速模块来实现,无法修改。例如 DCT/IDCT 都是针对 8×8 块进行的,变换矩阵已经固定,硬件加速指令共有 16 种,其中 DCT/IDCT 各 1 条,运动估计指令 10 条,插值指令 4 条。

② 软件加速部分。用汇编语言编写,包括矩阵量化反量化、JPEG 变长编码、一维/二维离散小波变换反变换及小波包变换反变换,以及图像的直方图计算、边缘检测、带移位操作的 3×3 掩模操作等。这些软件加速指令都提供了标准的 C 接口,用户可以直接调用,也可以模仿编写规则编译生成自己的库文件。

在视频编解码过程中,运动估计、DCT/IDCT 和像素插值占据了大量的运算时间,OMAP 平台提供的硬件加速单元可以高效地完成上述运算,而几乎不占用 CPU 时钟(这里,不占用是指运算过程,实际上数据的输入输出仍需要花费少量时间);同时,优化的软件加速单元也可以较快地完成运算。以 DCT/IDCT 为例,耗时情况如表 1 所列。

表 1 DCT/IDCT 耗时情况

优化内容	硬件 DCT	硬件 IDCT	软件 DCT	软件 IDCT
耗时/个周期	151	149	1078	672

由表 1 可知,硬件 DCT 耗时约为软件 DCT 的 $1/7$,硬件 IDCT 耗时约为软件 IDCT 的 $1/4.5$ 。因此,采用硬件加速模块可以极大地提高运算速度并降低功耗。

对于最新的 H. 264 以及 AVS 标准,需要采用 OMAP3530 才能发挥 OMAP 系列的硬件加速优势。OMAP3530 的硬件加速器集成了加速模块的半像素插值,采用的整数 DCT/IDCT 类变换硬件加速模块,而且集成了去块效应滤波器。在通用计算机上,H. 264 的解码过程中各部分所需的时间如表 2 所列。

表 2 H. 264 解码各部分所需时间 (%)

序列	环路滤波	插值	反变换反量化	变长解码	帧内预测
Container	32	40	11	4	1
News	37	36	10	6	1
Foreman	42	37	7	5	1
Mobile	33	44	8	8	0
平均	36	39	9	6	1

从表 2 中可以看出,在 H. 264 的解码过程中,环路滤波、插值以及反变换反量化占据了超过 70% 的计算时间。因此,用 OMAP3530 来进行 H. 264 以及 AVS 的解码时,如果能有效地利用 OMAP3530 的硬件加速资源,可以提高计算效率,实现实时解码。另外,除了硬件加速器之外,OMAP3530 的体系结构比较适合于视频处理,这主要基于以下考虑:

① 目前市场上推出的整合了 ARM 与 DSP 的多媒体专用芯片并不多,OMAP 可以使用单一芯片实现嵌入式操作系统(Linux、WinCE 等)的功能,并且可以获得 TI 广大的第三方提供的丰富的算法支持。基于操作系统的编程更灵活方便,便于产品的软件升级。相比之下,单一的 DSP 无法实现操作系统的功能,若额外采用 ARM 构建操作系统,成本以及硬件软件复杂度无疑会大于采用 OMAP 平台。

② 功耗的考虑。表 3 列出了 OMAP1510 上运行 MPEG4 解码时的功耗情况。

表 3 OMAP1510 的 MPEG4 解码功耗^[4]

格式,帧速率	运算速度/MIPS	电流/mA@1.5V	电流/mA@0.5V
QCIF, 10fps	18	12	7
QCIF, 15fps	28	19	11
QCIF, 30fps	55	37	22
CIF, 10fps	73	49	29
CIF, 15fps	110	74	44

可以看出,在 OMAP1510 平台上,对于 QCIF(常用的标准化图像格式)、15 fps 的应用来说,功耗在 9.9~28.5 mW。对于常见的 650 mAh 时的手机电池,大概可以连续工作 34~59 小时,这对一般的应用来说显然是够用的。而 TI 的另一款专用多媒体处理芯片 DM642,其功耗为 1.5 W,是 OMAP 的 50~150 倍。对于便携式的多媒体终端而言,由于并不需要太高的运算处理能力,采用 OMAP 平台既能满足需要,又可以节约电池电力。

③ 速度的考虑。TMS320C64X + 最多可以并行执行 8 条指令,所以理论上的最大速度是 4 160 MIPS(520 MHz)。这一点相比目前最快的多媒体处理芯片 DM642(4 800 MIPS,600 MHz)来说稍低,但两者的目标定位不同。DM642 主要用于实时编码等对速度要求较高的场合,而 OMAP 主要用于手持设备的解码。以 H. 264 算法的 Base Profile 为例,复杂度比 MPEG-4 高 20%~30%。对于 MPEG4,在 QCIF、15 fps 下需要 28 MIPS;对应的 H. 264 算法的 Base Profile 要求 40 MIPS 的运算速度。

④ 程序结构的考虑。DSP 的片内内存速度最快,但是非常有限,所以必须将片外的数据倒入内存。由于目前的编码方式全都是采用基于宏块的,每个宏块至多 16×16 ,所以比较通用的办法是采用 DMA 方式将要用到的数据提前倒入片内。DMA 传送速度很快,所以可以并行也

可以串行传送。

⑤ 软件加速的考虑。可以仿照 IMGLIB 的编写规则用汇编语言对耗时最多的部分进行重写,同时结合 TI 公司的数据手册进行 C 语言级以及汇编级的程序优化。由于 TI 公司编译器的编译效率一直在提高,从通用及可读性的角度上讲,推荐采用 C 语言。

3 实时视频解码在 OMAP 上的软件实现

在 OMAP 上开发程序通常分为两部分:ARM 端负责控制、显示等;DSP 端负责数据处理。采用 TI 公司提供的 DSP 开发工具 CCS 在这两端分别开发,视频解码流程如图 2 所示。

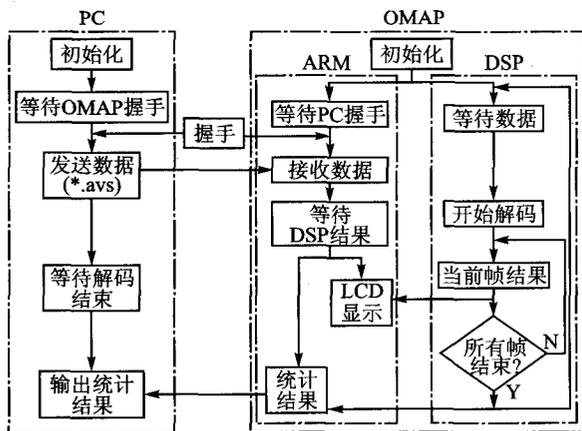


图 2 基于 OMAP 的视频解码流程

ARM 端:初始化整个 OMAP3530 芯片,包括 ARM、DSP、TC 等的时钟设置,DSP 的开启关闭以及复位,LCD、定时器等各个外设的初始化。在启动完成后,ARM 内核就一直查询共享内存中的某一标志位,当查询到一帧解码结束时,就启动 LCD 专用 DMA,在 LCD 上进行显示。

DSP 端:负责压缩的解码。将压缩码流放置在 SDRAM 中。与基于 PC 的解码程序的主要区别在于,由于 DSP 的片内内存有限,所以不可能将当前帧以及参考帧都放在片内,所以以宏块为单位在 SDRAM 与片内内存

之间进行数据传递。另外,由于在液晶屏上显示时需要转换成 RGB 图像,所以,在每一帧结束后都要通过 YUV 转 RGB 来实现实时显示。

4 实验结果

在 OMAP3530 平台上实现了 AVS 解码,表 4 给出了 OMAP3530 上的实验数据。

表 4 不同测试序列的解码结果

序列	帧数	耗时/s	帧速率/fps
Mobile	400	15	26.7
Foreman	400	15	26.7
News	400	10	40.0
Highway	400	10	40.0

注:上述序列大小均为 QCIF(176×144 像素)。

结 语

TI 公司提出的 OMAP 体系结构开放性好,在这种体系结构下编写的程序移植方便,适合于多媒体平台的应用。越来越多的厂商选用 OMAP 芯片作为移动多媒体视频的载体^[5],OMAP 与流行的视频标准的结合在移动通信与多媒体信号处理方面也将有良好的应用前景。

参 考 文 献

- [1] TI. OMAP5910 Dual - Core Processor Technical Reference Manual, 2002 - 07.
- [2] TI. OMAP3530/25 Applications Processor (Rev. F), 2009 - 10 - 15.
- [3] GB/T 200090.2—2006 信息技术 先进音视频编码第 7 部分:移动视频.
- [4] Chaoui Jamil. Open multimedia application platform: enabling multimedia applications in third generation wireless terminals through a combined RISC/DSP. IEEE International Conference on Acoustics, Speech, and Signal Processing, (ICASSP '01), 2001.
- [5] 张智玮,基于 OMAP 平台的 H. 264 解码器实现[J]. 电子元器件应用, 2008(9).

(收稿日期:2009-11-02)

Wind River 携手 Cavium 推出新一代基于 OCTEON 处理器的多核软件解决方案

Wind River 和高集成半导体产品提供商 Cavium Networks 宣布,双方将建立多年的战略伙伴关系,共同为全球网络与电信用户提供优化的 VxWorks 和 Linux 多核解决方案。两家公司将共同制定长期的产品研发路线,Wind River 公司将其各种软件产品线的板卡支持包,为 Cavium 的 OCTEON II 等 OCTEON 系列多核处理器及其后续产品提供商业级支持。

Cavium Networks 的 OCTEON 系列多核 MIPS64 处理器是可扩展性好、性能高、能耗低的解决方案,适用于 100 Mbps~40 Gbps 智能网络应用。这些软件兼容的处理器,在一个单晶芯片上有 1 至 32 个 cnMIPS 内核,集成了下一代网络的输入输出接口以及先进的安全、存储和应用程序的硬件加速,为智能网络第 2 层到第 7 层的处理需求提供了前所未有的吞吐量和可编程性。