文章编号:1008-0570(2007)07-2-0139-02

基于双核处理器 TMS320DM6446 的图像压缩系统

A DM6446-Based Image Compression System with Wavelet Transform

(国防科学技术大学)袁文婷 刘建平 张 辉
YUAN WENTING LIU JIANPING ZHANG HUI

摘要:在一片高速双核信号处理器 TMS320DM6446 芯片上实现了 JPEG2000 标准的嵌入式图像压缩系统。本系统的特点是利用该双核处理器数值运算能力强大的 DSP 核实现小波变换、量化等,其结果则由逻辑运算强大的 ARM 核进一步处理实现嵌入零树编码,从而有效提高了 DSP 核的运算效率。除此以外,该系统集成度高,大幅度降低了图像压缩系统的硬件材料成本。在 80MHZ 的采样频率下,图像压缩比可达到 36.7。其较好的压缩效果和可重构的灵活性满足了工程应用的要求。

关键词:图像压缩;小波变换;JPEG2000
中图分类号:TN911.73;TN919 **文献标识码:**B

Abstract: An embedded-image compression system according to JPEG2000 was designed and realized by a high-speed and double-core TMS320DM6446. One character of this system is that it takes advantages of the strong power of DSP to realize wavelet transform, quantize and so on. Then the results are further processed by ARM which has got a strong ability of logical calculation to realize embedded zerotree wavelet. Besides, the system is highly integrated and this character helps to low down the cost greatly. At the sampled rate of 80MHZ, the compression ratio reached 36.7. The good effect to compress image and the flexibility of reconfiguration can fully satisfy the demands of the projects.

Key words:Image Compression, Wavelet Transform, JPEG2000

引言

JPEG2000图像压缩标准算法主要由小波变换、自适应量化、零树编码组成。其中小波变换包含大量的卷积运算,需要计算能力强大的处理器和大量的外部存储器支持,适合在 DSP 上实现。而零树编码逻辑运算占较大比例,比较适合用 ARM 之类的 CPU 实现。如果在 DSP 上实现转跳指令比较多的零树编码算法,则 DSP 的 11 级流水线将频繁中断,效率下降。

近年来图像处理系统的核心芯片多采用单核 DM642 作为处理器。DM642 以流水线方式并行工作,采用了 C64 的核,小波变换速度较快。但 DM642 不适合做单片系统,因为其量化和编码阶段的逻辑运算效率比较低,另外在芯片设计上也有一些 Bug。

本文选用 TI 公司 C6000 系列中速度达 4800MIPS 的定点双核数字信号处理器 TMS320DM6446 作为压缩处理器,解决了以上矛盾。DM6446 集成了高速 C64XDSP 处理器和 ARM926 处理器,两种处理器可以协同工作,DSP 处理小波变换部分,ARM 处理编码部分。除此以外,DM6446 比早期的 DM642 外围接口更丰富,简化了接口电路的设计。本文主要介绍压缩系统硬件电路结构设计、双核系统的软件设计中注意的问题。本系统实时性较高,可应用于遥感图像、气象预测、银行安全、医疗仪器、媒体娱乐等其它领域。整套系统体积功耗更小,灵活度高,可嵌入各种便携、可移动式产品。

1 系统的硬件结构

系统主要由图像采集模块、图像处理模块、图像显示模块、时钟模块构成,如图 1 所示:

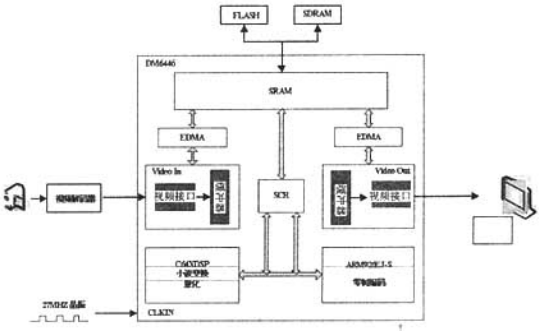

图 1 系统硬件框图

模拟相机采集到图像信息后,送入视频解码芯片 SAA7115H 进行 A/D 转换,从 8 位双通道以 YCbCr4:2:2 格式进入压缩处理单元。当控制信号 CAPEN 有效时,DM6446 视频端口 VP0 对图像信号进行捕获,被捕获的图像暂时存放在视频端口 VP0 的 FIFO 缓存中,通过编程设置 FIFO 的满标志位来触发 EDMA 将图像数据从 FIFO 送入片内 SRAM。此时,DM6446 导入程序对数据进行处理,DSP 处理器对数据进行小波变换和量化,ARM 处理器负责处理零树编码,两者以 EDMA 方式在 SCR (数据交换中心)中交换数据,完成图像压缩。鉴于 DSP 片内存储空间有限,系统将压缩后的图像数据由 EDMA 经外存储器无胶合接口 EMIF 送入外存储器 SDRAM 中临时存储。当 SDRAM 满时,产生 EDMA 中断信号,图像数据流入端口 VP2 的 FIFO 缓存并产生中断通知视频端口 VP2 将数据最终输出在 LCD 上。

核心处理器为 TI 公司的 TMS320DM6446。这是一款处理速度和 DM642 同一档次的高速 DSP 处理器。每一周期能进行 4 个 16-bit 的 MACS,或 8 个 8-bit 的 MACS,运行小波变换效率

袁文婷:硕士研究生

非常高。该芯片采用了先进的达芬奇技术在TI性能较好的C64XDSP内核基础上,高度集成了ARM926处理器、视频加速器、网络外设及外部存储器接口等。它特殊的双核结构提高了处理器的存储能力和运算能力,因此DM6446比DM642更适合处理运算量大的算法。

考虑到小波压缩需要较大的缓存，因而外挂了64Mb (即8MB)的16位字宽的SDRAM,型号为IS42S16400 ,工作频率133MHZ。DSP和ARM的程序存储在8位存储器AM29LV033C，系统上电后DSP自动通过外设总线EMIF将引导程序搬进片内运行，再由引导程序将全部程序代码载入DM6446。

解码器选择了Philips公司的SAA7115H，其信噪比高达15dB。图像在其内部经过钳位、抗混叠滤波、A/D转换、YUV分离电路到达DSP视频端口。

2 电路设计考虑

DM6446外围电压是1.8V，不是传统3.3V的CMOS电平，推动外围3.3V的器件需要缓冲器,噪声容限比较小,这是电路设计中一个很不方便的地方,需要进行低地弹噪声设计。在设计中取尽可能小的电源和地回路之间的距离(30um),引线尽可能短,以降低回路高频感抗,从而压制了地弹噪声。PCB覆铜时,对地过孔连接方式采用了直接连接方式,以牺牲焊接性能来降低地回路感抗。

PCB采用10层PCB板，其中3个地线层,2个电源层,提高了抑制噪声的性能,减少了地线噪声。并在DM6446周围就近布置了近19个2nf低感抗的高频小电容，以滤除各种地弹噪声。SDRAM的信号平行布线时保持了3倍以上的间距,并匹配了适合的传输线阻抗以抵消信号反射带来的影响。

CCD相机的模拟地和DM6446数字地路和模拟电路使用的是同一电源,数字器件和信号线与模拟器件和信号线分开布放，数字电路和模拟电路在接近模拟器件的地方一点共地,并采用串接磁珠电感的方法来减少数字电路对模拟电路的干扰。

3 算法的软件实现

尽管DM6446的软件架构涵盖了低级的OS驱动程序乃至应用API,可以让开发人员编写图像压缩程序时不需要知道复杂的软硬件细节,并利用标准的OS开发环境编写业界认可的API,实现存储、网络及视频接口功能。但实际中,实现起来并没有那么轻松，仍然需要设计合理的软件结构和编写大量的底层代码。

3.1 任务分配

JPEG2000压缩标准的算法比较复杂,还要考虑到后端应用。因此,合理分配计算资源和采用合适的软件结构以减少软件开发的工作量,是非常必要的。系统的软件结构框图如图2所示。

DSP上主要以流水线方式运行Mallat快速小波变换以及负责ARM与DSP通信的DSP/BIOS LINK。将各级小波分解的中间结果存储于片内RAM和外部SDRAM中，在EDMA的控制下在SCR中进行数据交换。DM6446的EMIF(外部存储器接口)速度可达到133MHz,数据宽度可达到64bits。系统中经过小波变换后的数据宽度为16bits,数据传输率最大为100MHz,可以满足要求。

ARM处理器负责零树编码、管理内存、通信控制和其它linux上的上层应用软件。编码处理的先后数据之间具有相关性,需要建立数据链表,要求系统具有可记忆性。

DSP子系统和ARM子系统通过交换系统(SCR)传输数据,这些开发都可以在TI通用的软件集成环境CCS3.2 (Code Composer Studio)中进行,该软件开发环境支持双核开发,比较方便。这样整个系统的各种资源得到合理的使用,软件结构清晰,有效提高了系统的运算效率。

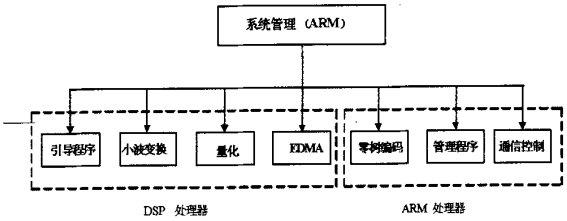

图2 软件结构框图

3.2 小波变换实现

Mallat快速小波变换的核心运算为两重循环的向量点乘运算，利用每个周期可以进行8次8位乘加运算的点乘指令DOTPSU4完成。滤波运算中的四次乘法和三次加法用一条指令来实现,减少了加、乘指令个数,计算速度比较高。算法为手工编写C64的线性汇编程序,送入CCS3.2的优化器进行优化得到。其线性汇编核心程序只有38行，但却占用了DSP几乎80%的计算资源。为了提高内存的使用效率,防止Bank冲突,同时又要保持尽可能高的Cache命中效率，要合理使用一次从内存取64Bit数据的LDDW指令,减少对内存总线的占用。编写好的小波变换程序几乎将C64XDSP的计算资源发挥到了极限。

3.3 编码实现

小波分解后的数据送入SRAM后在ARM内进行零树编码。该部分程序主要用C写,操作系统选用Linx。每个节点用两个量记录或不记录,一个为小波系数的值,另一个为标志数0或1。0表示其后的所有子节点对应的小波系数值均为0，1表示子节点中有非零值。对为0节点的所有子节点对应的小波系数不需要编码。ARM完成编码效率比较高,而且还可以运行其它上层程序。

4 实验结果

为了测试压缩后的图像质量和处理速度,将一个240320象素、灰度级为256的图像进行压缩,关键函数的运行速度和占用系统运算资源的情况如表1所示。

表1 关键函数测试结果

	耗时 (ms)	时钟周期	资源占用
FWT_int32()	38	4277	79.2%
ZT_cd()	30	3380	74.6%
Quant()	6	668	15.3%

本文介绍了基于DM6446的双核图像压缩系统的硬件设计和算法实现,具有较高的数据吞吐能力和处理速度,硬件结构更加合理,可以实现单片系统,较之以往的图像压缩系统成本降低了50%。信噪比38.4,压缩比为36.7。可在不改变硬件设计的情况下,通过软件升级来适应新的使用环境。

5 创新观点

本文作者创新点是针对ARM和DSP两种处理器处理数的不同特点设计并实现了双核的图像压缩系统。(下转第246页)

相应仿真波形,较为形象地说明了软开关利用分布参数所达到的效果。

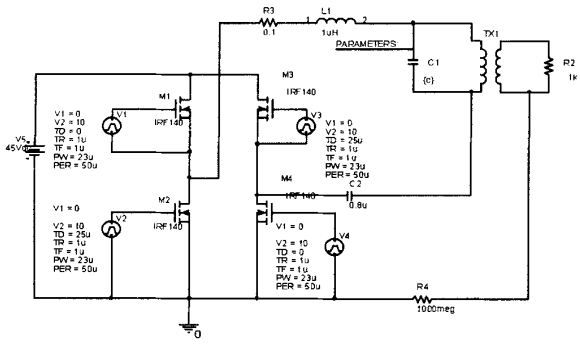

图 8 谐振变换器电路

figure8 the resonant convertor

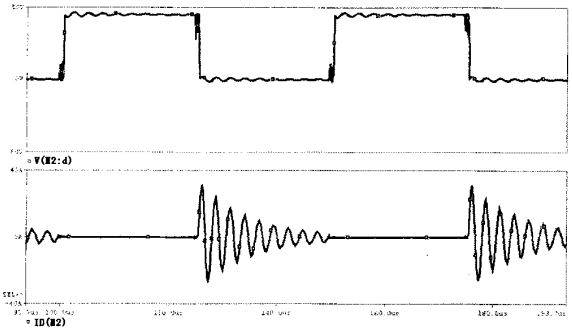

图 9 用 PSPICE 计算出的波形

figure9 the waveform computed by PSPICE

6 结束语

当变压器高频化后,随之而来的有很多问题,比如铁损和铜损的增加,趋肤效应和临近效应的加强等。由此可见,针对不同的场合,应根据不同工作要求,合理设计变压器,尽可能减小漏感和分布电容,增大励磁电感,使变压器性能接近理想情况。本文作者创新点:针对高频变压器分布参数问题,做了仿真分析并提出了在设计和绕制变压器时能够减小分布参数的几种措施。

参考文献

[1]Jerzy Dora, Jan Pyzik, Janusz Sobanski. TWTA power supply unit. Microwaves, Radar and Wireless Communications, 2002. MIKON-2002. 14th International Conference on Volume 2,20-22 May 2002 Page(s):693 - 696.

[2]Neil Fraser. High Power Radar Transmitter Power Supplies for 500W to 1500W Transmitters. Power Electronics for Demanding Applications (Ref. No. 1999/059).

[3]沈坚.脉冲变压器寄生参数和励磁电感对脉冲波形的影响,南京十四研究所

[4]常文平,范峥,王晓敏.变压器故障在线监测系统及其应用[J]微计算机信息 2005(12):125~127.

作者简介:邱振卫(1982 -),男(汉),浙江衢州人,上海交通大学仪器科学与工程系硕士研究生,主要从事电路的设计与仿真工作。

Biography: Qiu Zhenwei, male, born in 1982, han, master, I am working in Shanghai Jiao Tong University, pursuing the research in circuit design and simulating.

(200240 上海 上海交通大学 仪器科学与工程系)邱振卫 丁国清

(100039 北京 中国科学院 电子学研究所)杨富花

(School of Electrical and Electronic Eng., Shanghai Jiao Tong Univ., Shanghai 200240, China)QIU Zhen-wei Ding Guo-qing (Graduate School of the Chinese Academy of Sciences, Beijing 100039, China)Yang Fu-hua

通讯地址:(200240 上海 上海交通大学 仪器科学与工程系)邱振卫

(收稿日期:2007.5.23)(修稿日期:2007.6.25)

(上接第 140 页)

该设计利用先进的达芬奇技术,简化了系统的外设电路,软件结构清晰灵活,具有可重构性。由于小波变换对二维图像数据处理时,运算量很大,实时性通常都不很理想。该设计提高了系统的数据吞吐能力和运行复杂算法的能力,使这个问题得到了缓解。

参考文献

[1]毕厚杰,新一代视频压缩编码标准.北京,人民邮电出版社,2005.5

[2]许海燕,闫健恩,陈静.H.264 视频编码在 DM642 上的实现与优化[J]微计算机信息,2006,8-2:160-162

[3]TMS320DM6446 Digital Media System-on-Chip SPRS283D - DECEMBER 2005-REVISED SEPTEMBER 2006

[4]TMS320DM642 Video/Imaging Fixed-Point Digital Signal Processor: SPRS200J, Texas Instruments, Dallas, TX, 2005

[5]SYNCHRONOUS DYNAMIC RAM(64-MBIT),Integrated Silicon Solution, Inc.

[6]Data Sheet, Am29Lv033C,Advanced Micro Devices, Inc.

[7]Data Sheet, Digital video decoder SAA7115H

作者简介:袁文婷(1982 -),女(汉族),甘肃人,国防科技大学自动控制系硕士研究生,主要研究方向为图像处理;刘建平(1957-),男,河北人,国防科技大学自动控制系教授,硕士,主要从事智能控制和图像处理方面的研究;张辉(1971-),男,安徽人,国防科技大学自动控制系副教授,博士,主要从事智能控制方面的研究。

Biography: Yuan Wenting (1982-) , female(the Han nationality), GanSu, National University of defense Technology, master, Research interests in Intelligent Control and image processing.

(410073 湖南长沙 国防科学技术大学 机电工程与自动化学院)袁文婷 刘建平 张辉

(National University of Defense Technology, Changsha Hunan, 410073, China) Yuan Wen-ting Liu Jian-ping Zhang hui

通讯地址:(410073 湖南 湖南长沙国防科技大学三院五队)袁文婷

(收稿日期:2007.5.23)(修稿日期:2007.6.25)

书 讯

《嵌入式系统应用精选 200 例》
110 元 / 本(免邮资)汇至

《80C51 宏汇编程序设计语言》
22 元 / 本(免邮资)汇至

地址:北京海淀区皂君庙 14 号院鑫雅苑 6 号楼 601 室
微计算机信息杂志收　邮编:100081
电话:010-62132436　010-62192616(T/F)