基于达芬奇技术的JPEG2000图像压缩系统设计

胡成龙，何　琼

（武汉软件工程职业学院，湖北 武汉 430205）

摘　要：采用TI最新的基于达芬奇技术的TMS320DM6446用于图像压缩系统的设计，使其实现简便灵活，系统性能好，图像压缩效果佳，是目前JPEG2000图像压缩系统实现的一种新方案，具有广泛应用价值。

关键词：达芬奇技术；TMS320DM6446；JPEG2000；图像压缩

中图分类号：TP391　　**文献标识码**：A　　**文章编号**：1672-7800(2008)09-0091-02

0　引言

JPEG2000是ISO/ITU-T在2000年确定的一种静态图像压缩算法标准。该算法在中低码率编码质量好，可以提供更多的码流特性，同时支持无损和有损压缩，加之其编解码体系具有一定的容错性能，现已在无线通信、医疗影像等领域得到了广泛应用。

本文采用TI最新的基于达芬奇技术的TMS320DM6446用于图像压缩系统的设计。达芬奇技术及其产品可以简化数字视频设计，包括两个基于数字信号处理器(DSP)的片上系统(SoC)以及多媒体编解码器、应用编程接口(API)、框架与开发工具等。这些集成型组件是业界最早推出的、完整的开放式平台产品。对采用达芬奇技术的产品而言，为应用添加视频功能变得像API编程一样简单，不仅可节约开发时间，而且还能大幅降低整体系统成本。

1　达芬奇（DaVinci）技术

达芬奇技术由达芬奇处理器、达芬奇软件、达芬奇开发工具和达芬奇技术支持系统等组件优化构成。其中，达芬奇处理器基于业界最高性能的DSP平台——TI TMS320C6000，利用了TI最新的C64x+DSP内核。达芬奇处理器包含基于可扩展、可编程DSP的SoC(可从DSP与ARM内核进行定制)，同时还包含优化的加速器与外设，能全方位满足各种数字视频终端设备对价格、性能以及功能等多方面的需求。采用DaVinci成为数字视频开发的趋势。

1.1　TMS320DM6446芯片

TMS320DM6446芯片是达芬奇技术的杰出代表，由ARM926EJ-S内核、TMS320C64x+DSP内核、系统控制、视频处理子系统(VPSS)、电源管理、外部存储器接口、外围控制模块等功能模块组成。ARM926EJ-S内核是采用管道化流水线的32位RISC处理器，同时配备Thumb扩展，能够处理32位或16位的指令和8位、16位、32位的数据。它通过使用协处理器CP15和保护模块使体系结构得到增强，并提供数据和程序内存管理单元(MMU)。TMS320DM6446中的视频处理子系统有两个接口，分别为用于视频输入的视频前端输入(VPFF)接口和用于图像输出的视频末端输出(VPBE)接口。

1.2　达芬奇软件

达芬奇软件运行于达芬奇处理器之上，充分利用芯片资源。它内置于可配置的框架内，通过流行操作系统内部已公布的API提供。达芬奇软件结构包括应用层(APL)、输入输出层(IOL)和信号处理层(SPL)。

2　系统硬件结构

解码器选择了Philips公司的SAA7115H，其信噪比高达15dB。图像在其内部经过钳位、抗混叠滤波、A/D转换、YUV分离电路到达DSP视频端口。模拟摄像头采集到图像信息后，送入视频解码芯片SAA7115H进行A/D转换，从8位双通道以YCbCr4:2:2格式进入压缩处理单元。当控制信号CAPEN有效时，DM6446视频端口VP0对图像信号进行捕获，被捕获的图像暂时存放在视频端口VP0的FIFO缓存中，通过编程设置FIFO的满标志位来触发EDMA将图像数据从FIFO送入片内SRAM。此时，DM6446导入程序对数据进行处理，DSP处理器对数据进行小波变换和量化，ARM处理器负责处理嵌入式编码，两者以EDMA方式在SCR(数据交换中心)中交换数据，完成图像压缩。鉴于DSP片内存储空间有限，系统将压缩后的图像数据由EDMA经外存储器无胶合接口EMIF送入外存储器SDRAM中临时存储。当SDRAM满时，产生EDMA中断信号，图像数据流入端

作者简介：胡成龙(1960~)，男，湖北武汉人，硕士，武汉软件工程职业学院副教授，研究方向为图像处理、自动控制；何琼(1970~)，女，湖北仙桃人，硕士，武汉软件工程职业学院副教授，研究方向为自动控制、信号处理。

口VP2的FIFO缓存并产生中断，通知视频端口VP2将数据最终输出在LCD上。核心处理器为TI公司的TMS320DM6446，这是一款处理速度和DM642同一档次的高速DSP处理器，每一周期能进行4个16-bit的MACS，或8个8-bit的MACS，运行小波变换效率非常高。该芯片采用了先进的达芬奇技术，在TI性能较好的C64XDSP内核基础上，高度集成了ARM926处理器、视频加速器、网络外设及外部存储器接口等。它特殊的双核结构提高了处理器的存储能力和运算能力，因此DM6446比DM642更适合处理运算量大的算法。系统硬件结构如图1所示。

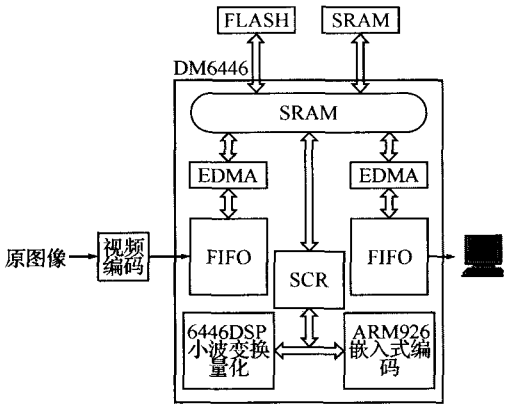

图1 系统硬件结构

3 JPEG2000算法实现

DM6446的软件架构涵盖了低级的OS驱动程序乃至应用API，可以让开发人员编写图像压缩程序时不需要知道复杂的软硬件细节，而能利用标准的OS开发环境编写业界认可的API，实现存储、网络及视频接口功能。

3.1 小波算法的实现

小波算法由DM6446内的DSP处理器完成。考虑到嵌入式系统硬件资源的现实，采用了5/3提升格式的小波算法。基于提升算法的离散小波正变换(FDWT)分为分裂、预测和更新3个步骤，具体实现原理如图2所示。

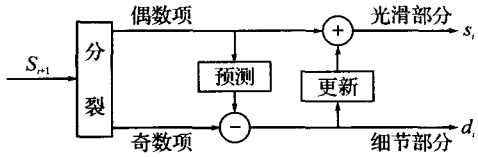

图2 提升算法的实现原理

(1)分裂。将信号分成奇数和偶数的样本，这一过程可以看成简单的串并变换。

(2)预测。由于数据之间存在一定的相关性，可以从偶数序列预测奇数序列。预测值和实际的差值为细节(高频)分量，它在编码中有越来越广泛的应用。它具有许多优良的特性，如便于对图像进行渐进式传输(按质量或分辨率)和对压缩图像进行操作等。但是传统的基于卷积的DWT运算量大、存储需求量大、处理时间较长，这在一定程度上阻碍了离散小波的应用。

(3)更新。由预测得到的序列是原始信号的近似表示，如果信号之间的相关性很大，那么预测效果会更好，不会丢失太多信息，但是这种表示形式可能会丢失信号的某些特征。为了恢复这些特征，须引入更新操作，更新后输出的偶数样本就相应于平滑(低通)分量，最后经过一次以K为比例因子的伸缩变换。

3.2 编码实现

小波分解后的数据送入SRAM后，在ARM内进行算术编码。程序在LINUX操作系统上用C语言编写。每个节点用两个量记录或不记录，一个为小波系数的值，另一个为标志数0或1。0表示其后的所有子节点对应的小波系数值均为0，1表示子节点中有非零值。对值为0的节点下的所有子节点对应的小波系数，不需要编码。ARM完成编码效率比较高，而且还可以运行其他上层程序。

4 实验结果

测试表明，本系统在不同码率下都表现出了优良的性能，特别是在低码率下，图像质量没有显著下降，突出表现了JPEG2000在低码率下的卓越性能。在实验平台上实现的压缩率为20:1时原图与复原图像的对比如图3所示。左图是原始图像，右图为经过系统压缩后恢复的图像，对比可以看出复原图像效果好、失真小。

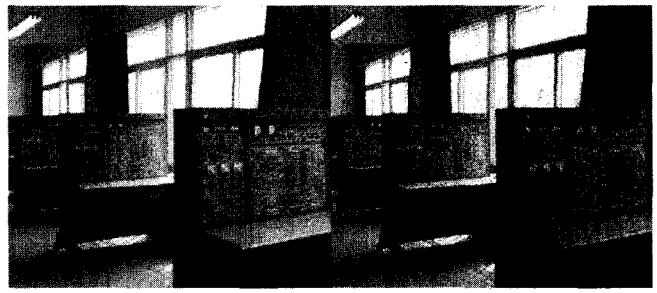

图3 原图与复原图像对比

5 结束语

JPEG2000图像压缩标准性能好，适用广泛，是主流的图像压缩标准之一，但其算法实现太复杂，一般的硬件平台实现的效果不太理想。采用TI最新的达芬奇技术实现的JPEG2000图像压缩系统，运用简便灵活，性能好，压缩效果佳，是目前JPEG2000图像压缩系统实现的一种新方案，具有很好的应用价值。

参考文献：

[1] 张鲁，冯驰，汲清波.一种基于DSP的JPEG2000视频压缩系统的实现[J].应用科技，2005(3).

[2] 徐鹏，邹浩斌.基于达芬奇技术的TMS320DM6446视频研究[J].电子产品世界，2006(12).

[3] 胡海龙，陈前斌.基于达芬奇(DaVinci)技术的H.264视频编码器原理及其开发[J].中国有线电视，2007(6).

[4] 袁文婷，刘建平，张辉.基于双核处理器TMS320DM6446的图像压缩系统[J].微计算机信息，2007(20).

(责任编辑：袁 月)