维普资讯 http://www.cqvip.com

文章编号:1005-6033(2007)30-0241-02 收稿日期:2007-08-27

基于DM6446视频处理的硬件分析

王 钊,冀小平

(太原理工大学信息学院,山西太原,030024)

摘 要:介绍了DM6446的硬件结构及一些特点,探讨了如何把DSP的数据处理能力和视频压缩的技术结合起来。

关键词:DM6446视频处理;双核;硬件

中图分类号:TN941 **文献标识码**:A

目前数字视频技术正以前所未有的速度快速发展,数字视频产品也进入了社会的各个领域,如汽车、计算机、移动电话、网络等。但是,处理数字视频的硬件似乎不是那么理想,针对这种现状,TI公司研制了专门处理高速视频和图像数据的平台TMS320DM6446。下面从5个方面对其硬件结构进行简要分析。

1 DM6446系统组成

DM6446由内部结构和外设模块组成,内部结构分别由ARM子系统、DSP子系统、视频处理子系统、系统控制构成。ARM子系统由ARM926EJ-S核,16 kB I-cache,8 kB D-cache,16 kB RAM,8 kB ROM组成;DSP子系统由C64x+DSP核,64 kB L2 RAM,32 kB L1 Pgm cache,80 kB L1 Data cache组成;视频处理子系统由VPFE,VPBE组成,其中VPFE由ccd controller video interface,resizer,histogram/3A,preview构成,VPBE由On-screen display(OSD),Video encoder(VENC)以及DAC构成。DM6446所提供的外设接口有存储器接口、串行接口、系统接口等。存储器接口包口有DDR2接口,Async EMIF/NAND接口,ATA接口;串行口包括UART,SPI,I2C,ASP(Audio serial port);系统接口包括看门狗定时器(watch dog timer),PWM,general-purpose timer。系统内部和外设之间通过交换中心资源(switched central resource)通信。DM6446系统构成见图1。

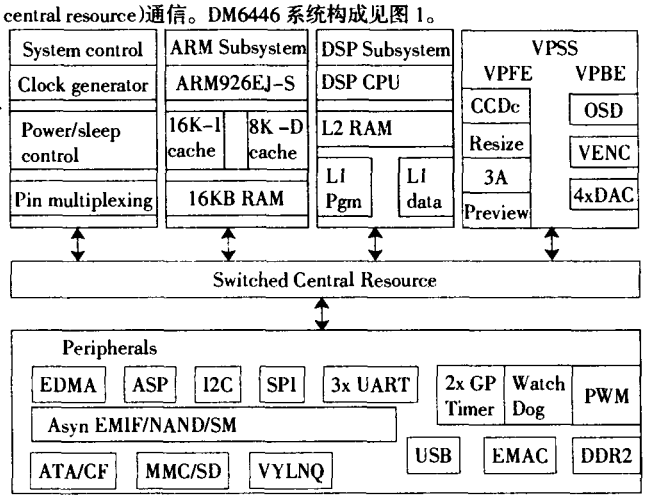

图1 DM6446系统构成

下面分别介绍ARM和DSP的特点。

DM6446中ARM作为主控制设备,通常ARM负责设备的配置和控制,包括DSP子系统、VPSS子系统,以及大部分的外设和外部存储器。

ARM具有以下的特点:ARM926EJ-S RISC processor;ARMv5TEJ instruction set;支持小端模式;coprocessor 15(cp15);MMU;ARM中断控制器;PLL控制器;写缓冲。

DSP主要用作数据的处理和操作。DSP包括由8个功能单元,其中2个通用寄存器(A和B),每个都有32个32位寄存器组成,所以共有64个32位的寄存器,通用寄存器可以用作存放数据或者地址指针。8个功能单元分别是M1,L1,D1,S1,M2,L2,D2,S2,每个功能单元在每个时钟周期内执行一条指令。M单元执行所有的乘法操作,S和L单元主要执行算术、逻辑运算,D单元主要是将存储器中的数据装载进寄存器以及把寄存器中的运算结果存进存储器内。

DSP具有以下的特点:C64x+ DSP CPU;32 kB L1 program(L1P)/cache(up to 32 kB);80 kB L1 DATA(L1D)/cache(up to 32 kB);64 kB统一内存映射;支持小端模式。

2 DM6446双核通信及资源共享

DM6446是双核架构,因此存在两个核之间的通信问题。在DM6446中ARM核和DSP核之间的通信主要是通过相互的中断来实现。ARM和DSP之间的资源共享主要指外设,如EDMA,Timer0/1,Power & Sleep Controller,ASP和EMIFA Data,当然也有他们内部的存储器如ARM internal RAM和DSP的L2/L1P/L1D RAM,这些都是两个核可以共享的资源。除了共享的资源外,两个核还有各自非共享的外设资源,ARM独享(DSP不可用)的外设有:UART0/1/2,I2C,看门狗定时器,PWM0/1/2,ARM中断控制器,USB2.0,ATA/CF,SPI,GPIO,VPSS,EMAC/MDIO,EMIFA CONTROL,VLYNQ,MMC/SD。DSP独享(ARM不可用)的外设有:DSP中断控制器,VICP。资源的共享见图2。

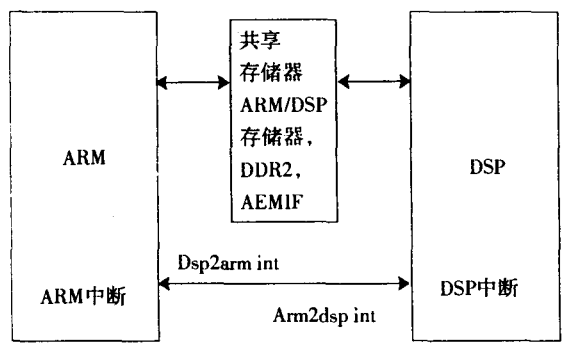

图2 资源共享图

3 DM6446的电源配置

DM6446与其他的处理器相比,还有它独特的电源配置,DM6446有两个电源域——always on和DSP。Always电源域是由DM6446的VDD引脚供给电,DM6446的大部分模块或是外设都是由always电源域供电,它们包括ARM子系统,DDR2,VPSS,EDMA,timer,PWM,EMIFA,USB,ATA/CF,EMAC等。DSP电源域是由DM6446的CVdddsp引脚供给电,它所供电的模块由C64x+ CPU,VICP。另外在电源方面还有电源休眠控制模块(power and sleep controller,简称PSC),该控制器是通过关闭不使用的电源域来控制DM6446的设备的,PSC包含有一个GPSC(global PSC)以及一组LPSC(local PSC)。GPSC包括存储器映射寄存器、电源域控制、PSC中断控制,以及包括一个状态机。而LPSC是与每个外设或设备相关的并且提供时钟和复位控制。GPSC包含所有的LPSC,ARM子系统不能

维普资讯 http://www.cqvip.com

文章编号:1005-6033(2007)30-0242-03 收稿日期:2007-08-08

交通战备系统的数据处理及数据库结构设计

张 飞

(西南科技大学,四川绵阳,621010)

摘 要:针对GIS中大量空间数据的管理问题,从数据组成、数据处理和数据库结构设计等方面探讨了交通战备系统数据库。

关键词:数据处理;数据库结构设计;SQL Server

中图分类号:TP274 **文献标识码**:A

GIS的发展要求数据库既能存储属性数据,又能存储空间数据,既要存储空间实体的地理位置,还要存储实体之间的拓扑关系。数据库的布局和存取能力对地理信息系统功能的实现和工作的效率影响极大[1-2]。如何处理好空间数据和属性数据之间的关联,建立一个高效实用的空间数据库就成了本文的研究目的。

1 数据组成

1.1 基础地理信息数据

德阳市基础地理信息数据包含63幅1:50 000的DLG文件,主要由点、线、面3个几何要素组成,按不同几何特征以独立图层形式存储,这样保证了系统的灵活性和各层信息的独立性。

1.2 交通专题数据

交通专题数据包括:公路使用状况专题数据;公共交通管理专题数据;公路附属设施专题数据;公路里程专题数据;红线控制专题数据;交通法规专题数据。还有公路交通现状地图(用于核对公路交通的变化情况)、TM遥感影像图、DEM、交通事故发生情况、车辆营运材料和其他相

由LPSC模块,ARM休眠模式是通过等待中断指令来完成的。

4 DM6446的复位

DM6446有好多种复位类型,如power-on-reset,warm reset,max reset,system reset,C64x+ local reset,module reset,这些复位类型的触发源及复位对象可以通过表1看出。

表1 复位类型的触发源及复位对象

复位类型	触发源	描述
上电复位(power-on-reset)	拉低RESETn和TRSTn引脚	整个芯片组包括仿真逻辑
热复位(warm reset)	TRSTn引脚为高电平时拉低RESETn	除仿真逻辑之外的整个芯片组
最大复位(max reset)	仿真或看门狗定时器	除仿真逻辑之外的真个芯片组
系统复位(system reset)	仿真器	除存储器,DDR2控制器,PLL控制器,PSC和仿真逻辑之外的真个芯片组
DSP本地复位(C64x+ local reset)	ARM的软件操作PSC寄存器	DSP CPU,L1P和L1D
模块复位(module reset)	PSC寄存器	单独地复位各个外设模块

DM644x上电复位后,芯片的绝大部分模块都处于不工作状态。锁相环PLL处于旁路(Bypass)模式;DSP子系统的状态取决于DSP_BT引脚;UART1和UART2也处于不工作状态,UART0的状态取决于BTSEL引脚(如果BTSEL=11,UART0工作);EMIFA处于工作状态,其数据总线宽度由EM_WIDTH决定,地址总线宽度由AEAW决定;芯片的大部分引脚都被配置为GPIO引脚。引脚复用通过寄存器PINMUX0和PINMUX1控制。

表2 DM6446的引导模式

BTSEL1	BTSEL2	引导模式
0	0	NAND引导加载 (ARM NAND RBL)
0	1	外部异步存储器引导 (ARM EMIFA external boot)
1	0	保留 (reserved)
1	1	UART引导加载 (ARM UART RBL)

5 DM6446的引导模式

DM6446的引导模式有ARM引导和DSP引导,ARM引导可以从EMIFA,内部ROM(NAND),或者URAT0引导,这取决于BTSEL[1:0]的设置,见表2。

当引导模式是ARM EMIFA external boot时,ARM从存储空间的0x0200 0000处立刻开始执行代码,除此之外是由RBL执行代码。

对于DSP引导模式,它是由复位时DSP_BT引脚的抽样状态决定的,如果该引脚是低电位,则是ARM引导,否则是DAP自引导。

参考文献

[1] TI.Digital media system-on-chip [EB/OL].[2005-08-05].TI官方网站SPRS283A.

[2] 徐鹏,邹浩斌.基于达芬奇技术的TMS320DM6446视频研究[J].电子产品世界,2006(12):135-137.

[3] 宋磊,方向忠.达·芬奇技术的视频应用分析[J].电视技术,2006(9):31-33.

(责任编辑:王永胜)

第一作者简介:王 钊,男,1978年3月生,现为太原理工大学信息学院2005级在读硕士研究生,太原理工大学信息学院,山西省太原市,030024.

Analysis on the Hardware Based on DM6446 Video Processing

WANG Zhao, JI Xiao-ping

ABSTRACT: This paper introduces the hardware structure and some features of DM6446, probes into how to connect the data processing ability of DSP with video compression.

KEY WORDS: DM6446 video processing; dual-core; hardware