维普资讯 http://www.cqvip.com

文章编号:1002-8692(2008)08-0031-02

基于 Davinci 平台视频缩放操作的改进

·实用设计·

姜巧巧，冯　维，王身鸿
(瞬联软件科技(北京)有限公司，北京 100044)

【摘　要】以 TI 公司 Davinci 系列中的 TMS320DM6446 为硬件平台，通过分析视频的缩放处理，运用迭代的方法实现了任意比例的视频缩放，拓展了目前该平台硬件所支持的缩放比例[$\frac{1}{4}x$,4x]。

【关键词】TMS320DM6446；视频缩放；缩放器；Davinci 平台
【中图分类号】TP37　　【文献标识码】A

Improvement of Video Resizing Based on Davinci Platform

JIANG Qiao-qiao, FENG Wei, WANG Shen-hong
(*CIeNET Technologies (Beijing) Co., Ltd., Beijing 100044, China*)

【Abstract】 Taking TMS320DM6446 of Davinci series in TI company as hardware platform, the resizing processing of video is analyzed. By using the iteration method and TMS320DM6446, the original video resizing radio [$\frac{1}{4}x$,4x] is improved, and thus video resizing with arbitrary proportion is realized.

【Key words】 TMS320DM6446; video resize; resizer; Davinci platform

1　引言

随着数字多媒体技术的不断发展，对视频等多媒体信息的处理也越来越频繁[1]。为此近年 TI 公司推出了便于快速进行多媒体应用开发的 Davinci 平台，其中数字媒体处理器 TMS320DM6446(简称“DM6446”)具有丰富的专为多媒体运算优化的指令集，可以对多媒体信息进行便捷的操作，比如视频的缩放操作[2]。但是目前平台上视频的缩放是由硬件电路实现的，缩放比例固定[$\frac{1}{4}x$,4x]。针对上述问题笔者提出一种方法从软件上来改变这种限制，从而实现任意比例的视频缩小操作。

2　DM6446 上的缩放器简介

DM6446 主要分为 ARM，DSP，VPSS 3 个部分：ARM 为主处理器；DSP 为子处理器，能够灵活处理视频编解码算法；VPSS 为视频处理子系统，能够与各种视频格式接口，减轻了 DSP 的处理负担。硬件结构如图 1 所示。

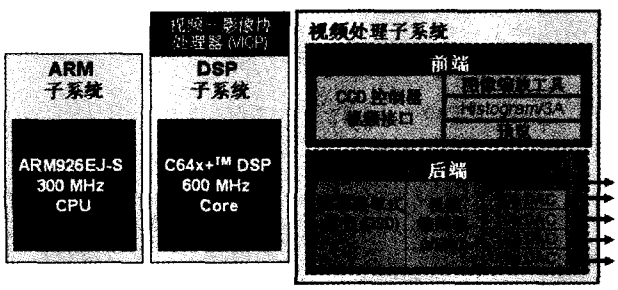


图 1　TMS320DM6446 硬件结构功能框图

由图 1 可知，视频处理子系统分为前端和后端两部分。后端支持图形字符叠加 OSD 和视频编码器 VENC；前端主要包括 CCD 控制器，预览器，图像缩放器 Resizer，硬件自动白平衡、自动对焦、自动曝光 H3A。目前平台上视频缩放的操作是由图像缩放器 Resizer 来实现的。Resizer 通过对获取的视频图像进行实时处理，将缩放后的视频图像数据传送到 VPSS 后端进行显示。

缩放器的功能如图 2 所示。首先 Resizer 从预览器或外部存储器接收视频数据，通过设定平台上滤波器的滤波系数来限定缩放比例。缩放时先对视频数据依据水平滤波系数进行水平缩放，然后垂直寄存器读取水平缩放后的数据，依据垂直滤波系数进行垂直缩放。在这个过程中，水平和垂直方向的缩放比例相互独立，即水平和垂直的缩放操作是独立的[3]。

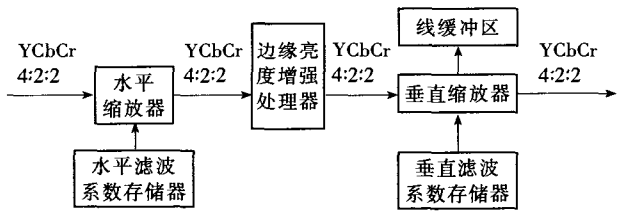


图 2　Resizer 功能模块图

3　缩放操作的改进

当前平台的 Resizer 在实现图像缩放时采用多相 FIR 低通滤波器，重采样比例为 256/*RSZ*，其中 *RSZ* 的范围为[64，1 024]，因此从硬件上限定了缩放范围为[$\frac{1}{4}x$,

维普资讯 http://www.cqvip.com

$4x$]，其中 x 表示边长，也就是画面大小的缩放范围为[$\frac{1}{16}$,16],这样的缩放比例限制了某些需要更小画面的应用,若能突破这个局限性则该平台应用领域将更广阔。笔者通过分析和实验,从软件上实现了这一目标。

3.1 当前平台视频缩放操作流程

首先,将经过解码后的视频数据传入读缓存中;其次送入写缓存中进行放大或缩小相应比例的操作；最后送入写缓存(Write Buffer)中以便于输出到显示设备进行显示[4]。其流程如图 3 所示(不含虚线)。

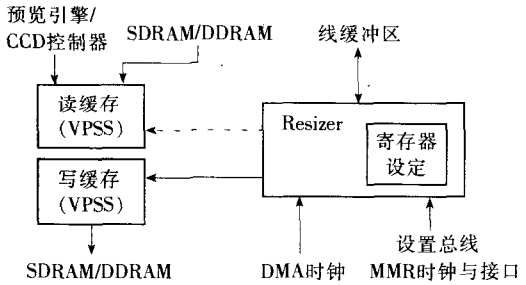


图 3 视频缩放流程图

目前的视频缩放操作步骤[3]如下：

1）计算滤波参数

计算缩放过程中需要的水平和垂直滤波参数，该滤波参数由式(1)和式(2)求得。

$$u(s)=\begin{cases}\frac{3}{2}|s|^3-\frac{5}{2}|s|^2+1, & 0\leqslant|s|\leqslant1\\ -\frac{1}{2}|s|^3+\frac{5}{2}|s|^2-4|s|+2, & 1\leqslant|s|\leqslant2\\ 0, & |s|>2\end{cases} \tag{1}$$

$$\begin{cases}\partial=\frac{n}{8}\\ f_n(0)=u(\partial+1)\\ f_n(1)=u(\partial)\\ f_n(2)=u(1-\partial)\\ f_n(3)=u(2-\partial)\end{cases} \tag{2}$$

式中:n 代表相位。

2）配置缩放参数

调用平台提供的接口函数 Rszcopy_config 完成缩放参数的配置,其中缩放参数包括 1)中计算的滤波参数及输入输出图像的大小和内存行宽度等。

3）完成缩放

调用平台提供的接口函数 Rszcopy_execute 执行从用户空间到显示设备空间的拷贝,完成缩放。

4）显示缩放后的图像

3.2 视频缩放操作的改进

根据以上分析可知，硬件缩放操作的关键是设置滤波参数,由于滤波器的重采样比例固定,当达到 $\frac{1}{4}x$ 或 $4x$ 的局限时,继续改变滤波参数也不会执行对应的缩放操作，此时只能通过别的办法来实现进一步的缩放。因此,笔者提出了一种迭代的方法进行处理,将缩放后的视频帧数据不直接送入写缓存中显示，而是再次送入读缓存中(图 3 中的虚线),作为新的视频帧源,设定相应的缩放比例,进行下一轮的缩放操作。

改进后的视频缩放操作步骤如下：

1）申请内存空间:调用平台提供的接口函数 Memory_contigAlloc 申请内存空间,用于存放经过缩放但是未达到最终比例的中间帧数据。

2）计算滤波参数:和前面讨论的相同。

3）配置缩放参数和前面讨论的类似,其中内存行宽度的配置涉及到图像在内存中的存储方式问题。由于缩放后视频帧本身的宽度和高度改变，映射到内存时的视频帧数据所占用的内存空间也相应改变，如果按照原来的行宽度配置,在存放或者读取的时候就会发生错误。因此,需要根据申请的内存空间重新设定行宽度,若配置不当,将会造成解码后的图像无法显示。存储视频帧数据的内存空间示意图如图 4 所示。

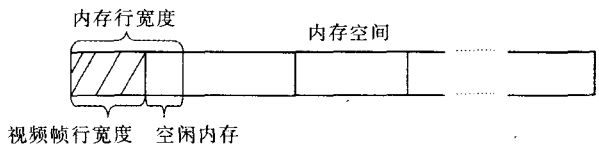


图 4 存放视频帧数据的内存空间示意图

4）如未达到预定缩放比例则执行 5);否则执行从用户空间到显示设备空间的拷贝,完成缩放,跳至 7)。

5）执行从用户空间到自定义内存空间的拷贝,完成一次缩放过程。

6）跳至 3)继续执行。

7）显示达到最终缩放比例的图像。

4 实验验证

根据上述改进的操作流程，本文进行了缩小操作的实验,图 5 给出了缩小操作的实验结果,图 5a~5e 分别为全屏,$\frac{1}{4}$屏、$\frac{1}{16}$屏、$\frac{1}{24}$屏、$\frac{1}{64}$屏的显示效果。

本平台原来硬件所支持的缩小极限为$\frac{1}{4}x$，也就是当缩小为全屏的$\frac{1}{16}$的时候(图 5c),就不能进一步缩小。通过笔者的设计，可拓展 DM6446 中 Resizer 硬件所限制的缩放范围,实现更大范围内的缩放操作。

(下转第 35 页)

维普资讯 http://www.cqvip.com

将本文 MPEG-4 快速解码器作为固件固化在基于 ARM 核的 SoC 系统中，并配置需要的外设，即可构建出 MPEG-4 播放器模块(见图 3)。该模块可以用来独立开发多媒体播放器，也可作为手机的应用处理器使用。

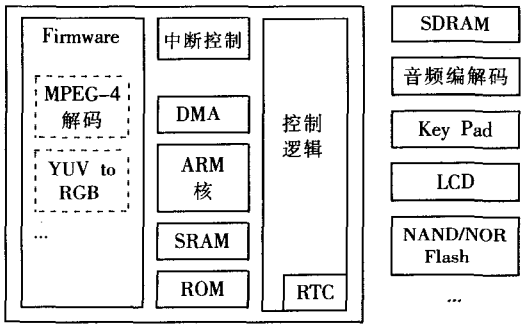


图 3 基于 ARM 核的 MPEG-4 播放器模块系统架构

使用本文快速解码器对 MPEG-4 Simple Profile (SP)的 Foreman 序列进行解码，存储器零等待时间的情况下，在 ADS1.2 平台上速度如表 2。

表 2 解码器速度评估

视频	模块	所需主频/MHz	
		ARM7TDMI	ARM920T
QCIF 15 f/s	MPEG-4 SP Decoder	19.6	15.8
	YUV to RGB565	14.3	7.8
SQVGA 10 f/s	MPEG-4 SP Decoder	9.9	7.9
	YUV to RGB565	7.2	3.9
QVGA 25 f/s	MPEG-4 SP Decoder	100.1	79.8
	YUV to RGB565	71.9	39.5

在进行纵向测试的同时，选取两款比较典型的国外优秀解码器进行横向比较(见表 3)。其中快速解码器 1 为国外某公司在 ARM7 基础上开发的 MPEG-4 解码器，快速解码器 2 为欧洲某公司在 ARM7/9 核基础上开发的 MPEG-4 解码器，目前这款个解码器在市场上都具有一定的市场占有率。

表 3 解码器性能比较(Foreman QCIF 15 f/s)

模块	所需主频/MHz	
	ARM7TDMI	ARM920T
快速解码器 1	41.0	——
快速解码器 2	35.0	24.0
本快速解码器	33.9	23.6

4 小结

测试结果表明，基于通用 ARM 核的 MPEG-4 快速解码器在关键算法上进行了大幅度优化，提升了速度，完全满足实时应用的要求。该解码器可以应用于基于 ARM 架构的各种嵌入式系统中，如视频 MP4 播放器、手机等。

参考文献

[1] ISO/IEC 14496-2: 2001. Information Technology-Coding of Audio-Visual Objects-Part2: Visual[S]. 2001.

[2] 顾梅花，张太镒. 基于 ARM 的 MPEG-4 视频解码器[EB/OL]. [2008-02-21]. http://www.cnki.com.cn/Article/CJFD2006-DPJY200602031.htm.

[3] TRAC D T. The BinDCT: fast multiplierless approximation of the DCT[J]. IEEE Signal Processing Letter, 2000,7(6):141-144.

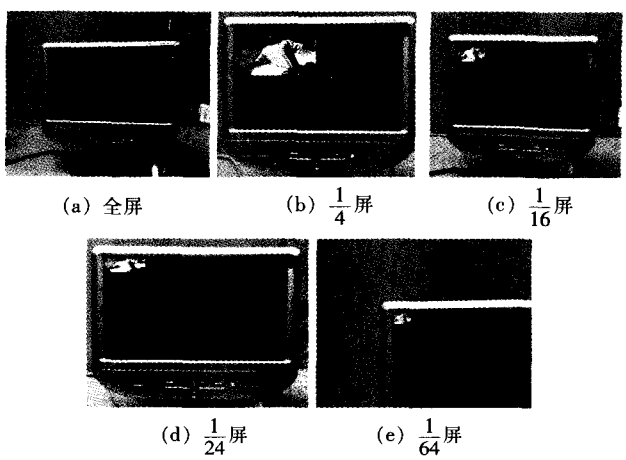
[4] JIE Liang, TRAC D T. Fast multiplierless approximations of the DCT with the lifting scheme[J]. IEEE Trans. Signal Processing, 2001, 49(12):3032-3044.

作者简介：

王 燕(1980-)，女，讲师，硕士，主要研究音视频技术、嵌入式系统。

责任编辑：任健男 收稿日期：2008-04-26

(上接第 32 页)



(a) 全屏 (b) $\frac{1}{4}$屏 (c) $\frac{1}{16}$屏

(d) $\frac{1}{24}$屏 (e) $\frac{1}{64}$屏

图 5 实验效果图

参考文献

[1] 刘达，龚建荣.数字电视技术[M]. 北京：电子工业出版社，2005.

[2] TMS320DM6446 Digital Media System-on-Chip [EB/OL].[2008-02-04]. http://www.ti.com/lit/ds/symlink/tms320dm6446.pdf.

[3] FU Xiangdong. Understanding the Davinci resizer [EB/OL]. [2008-02-04]. http://focus.ti.com.cn/cn/lit/on/spraai7a/spraa17a.pdf.

[4] FU Xiangdong. TMS320DM644x DMSoC Video Processing Front End (VPFE) User's Guide[EB/OL]. [2008-02-04]. http://www.ti.com/lit/vg/sprue38c/sprue38c/sprue38c.pdf.

作者简介：

姜巧巧(1983-)，硕士，从事嵌入式数字视频方面的研发；

冯 维(1982-)，硕士，从事嵌入式数字视频方面的研发；

王身鸿(1975-)，博士，从事无线系统、数字视频应用等方面的研发。

责任编辑：哈宏疆 收稿日期：2008-06-25