维普资讯 http://www.cqvip.com

基于 DSP TMS320F2812 的交流传动系统控制器

黄大为，张文凯，于 艾，杨 耕
(清华大学，北京 100084)

摘要：介绍了以 TI 公司 TMS320F2812 型 DSP(Digital Signal Processor)芯片为基础的用于运动控制系统的控制器结构。说明了基于该芯片设计控制器硬件框架以及采用 C 语言进行软件编程时应注意的问题。在硬件上要注意 TMS320F2812 的电源系统与 A/D 模块部分的特殊性；在软件设计上采用 C 语言编程，可充分利用这种芯片的高速运算能力和丰富的片内外资源，有利于软件的模块化，便于维护和移植。部分实验结果验证了该设计的可行性。

关键词：交流电气传动；控制器/数字信号处理
中图分类号：TM571，TM921.2 **文献标识码**：A **文章编号**：1000-100X(2005)02-0001-03

Design of AC Drive System based on DSP TMS320F2812

HUANG Da-wei, ZHANG Wen-kai, YU Ai, YANG Geng
(*Tsinghua University*, *Beijing* 100084, *China*)

Abstract: The paper presents the configuration of control board based on DSP TMS320F2812, which is used in motion control system, discusses some details in the designing hardware and programming with C language, and finally, provides experimental results of the system. Great attention has been paid to specialties of TMS320F2812 power supply system and A/D modle in hardware. C language program is used for designing the software. It is of benefit to modularization, maintenance and transplant of software by usage of DSP's high operation ability and its variant internal and external resources. Parts of experimental results show the feasibility of design.

Key words: AC Drive; Controller/DSP

1 引 言

近年来，随着矢量控制、直接转矩控制等控制方法的出现，交流传动系统的静、动态特性有了显著改善。由于这些控制策略往往需要进行复杂的实时计算，因此在系统实现时需要使用高性能的微处理器。TI 公司于 2003 年底推出了该公司最先进的专门用于运动控制系统的 TMS320F2812 型 DSP (Digital Signal Processor)芯片[1]。它具有成本低，功耗小，性能高的特点，在与现有的 24x/240x 系列 DSP 控制芯片代码兼容的同时，TMS320F2812 还具有运算速度更快，外设集成度更高，数据以及程序存储量更大，A/D 转换更加精确和快速等主要特点。

本文介绍了 TI 公司最新推出的用于运动控制系统的 TMS320F2812 型 DSP 芯片的特点；说明了基于这种芯片设计的交流传动系统控制器的硬件框架以及采用 C 语言进行软件编程时应注意的一些具体问题，最后给出了部分实验结果。

2 用 TMS320F2812 的控制器硬件设计

图 1 示出基于 TMS320F2812 型 DSP 设计的系统控制板功能框图。中央处理器 (CPU) 采用 TMS320F2812；外围采用各功能模块。其中，编码器模块用来检测和处理电机转子位置信号；PWM 模块用来驱动功率器件，如 IPM (Intelligent Power Module)；D/A 输出模块用来把系统的一些数字量转换成模拟量，再供系统监测用；外部 I/O 模块用于扩展开关量输入输出端子，以便与用户的 PLC、继电器等数字控制电路构成控制系统；A/D 模块用来把系统所需的电流、电压等模拟量变换成数字量，再参与系统控制；电源模块为系统提供各种所需电平；上位机及显示模块供用户实时监控变频器的参数变化。

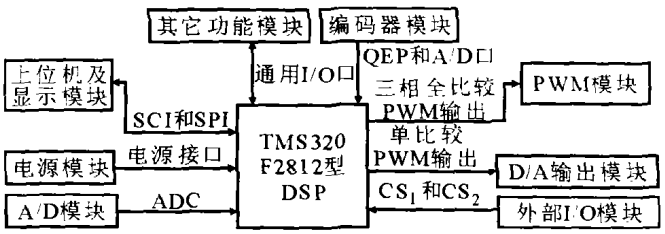


图 1 基于 TMS320F2812 的 DSP 板的方框图

TMS320F2812 有自身的特点，设计时需注意电源模块、信号处理、系统启动方式和 A/D 转换等诸多问题。

2.1 电源模块

TMS320F2812 的内核电压为 1.8V，外部 I/O 电压为 3.3V；TMS320F2812 内部的 Flash 具有低电压烧

定稿日期：2004-09-17
作者简介：黄大为(1974-)，男，天津人，硕士研究生，研究方向为交流变频调速技术。

维普资讯 http://www.cqvip.com

写功能，但它要求提供单独的 3.3V 烧写电压；TMS320F2812 的 A/D 功能单元精度高,转换速度快,因而对噪声干扰比较敏感,在设计过程中要求对模拟电路的电源和地与数字电路的电源和地做相应的隔离处理。此外,要求控制板同时存在外围电路所需的 5V,±15V,24V 等几组供电电平。由此可见,控制板的电源模块部分相当复杂,除了要实现对系统供电的功能外,其模拟信号也要求提供电流回路,电流回路越小,对系统的自激噪声干扰越低。控制板所处理的模拟信号大多是比较关键的反馈信号,如果系统的模拟电源部分处理不当,会使数字电路部分的噪声干扰信号通过电源模块串入模拟电路,或因信号回路过长产生自激噪声，对系统的稳定性和可靠性产生很大影响。为此,在系统电源模块的设计上,采用了下述方法:

(1)系统 PCB 板采用 4 层板设计,通过内电源层供电。在设计控制板电源系统时遵循了尽量简化的原则,避免电源系统过于复杂,以提高系统的可靠性及抗扰能力。

(2)为防止数字干扰信号串入模拟电路,对数字地和模拟地采用一点共地的方法处理，并在模拟地的引出点串接电感或磁珠,以滤除高频噪声。另外,在电源地信号引入 CPU 电路板处做了大面积的铺地,以减小阻抗。

(3)TMS320F2812 芯片的供电时序有一定的要求，故设计中采用了 TI 的 TPS767D318 作为 TMS320F2812 的电源芯片,它是双通道输出电压变换器,输入电平为 5V,输出电平为 1.8V 和 3.3V。电源模块通过 MOS 管(导通电平为 1.1V)来控制 1.8V 和 3.3V 电平的供电时序。DSP 内核电源(1.8V)先上电,I/O 电源(3.3V)后上电,当 TMS320F2812 的所有电源均达到允许的范围时，经过 140~280ms 的延时,以确保 DSP 能正常工作,再将控制板输出使能信号 PORESET 拉高,使控制板信号保持正常输出。

图 2 示出系统上电时序。

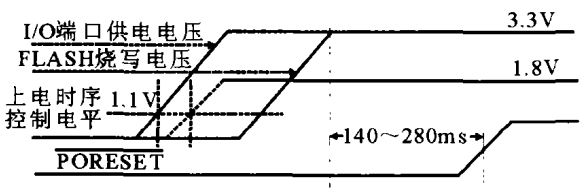


图 2 系统电源上电时序

2.2 不同电平信号的转换

TMS320F2812 的外部 I/O 电压为 3.3V。为了满足工业要求,设计驱动信号为 5V 电平信号,由此将产生电平转换问题。TMS320F2812 控制板所接收的数字、模拟信号分为主板信号和外部端子信号，要将这两个信号转换到 TMS320F2812 所要求的电平信号范围内才能输入。此外,TMS320F2812 的 CPU 输出部 I/O 电平为 3.3V，而最终控制板输出的数字信号要能够驱动主板的 5V 电平信号,系统中使用 LVX4245 将 PWM 输出信号转化为 5V 电平信号来驱动 IPM。

2.3 Boot-loader 方式

该方式决定了 CPU 的程序从哪些资源中启动,即编译后的程序存在哪部分存储空间。为适应不同的系统需求,TMS320F2812 提供了 FLASH,SPI,SCI,HO,OTP 和 Parallel 6 种 Boot-loader 启动方式。不同的 Boot-loader 方式通过选择 SPICLK,SPISTEA,SCITXDA 和 MDXA 4 个管脚的跳线组合来实现。表 1 给出这 4 个管脚的跳线组合所代表的启动方式。

表 1 Boot-loader 跳线说明

Boot启动模式选择	SCIT (XDA 脚)	MDX (A 脚)	SPIST (EA 脚)	SPICL (K 脚)
FLASH	1	×	×	×
SPI	0	1	×	×
SCI	0	0	1	1
HO	0	0	1	0
OTP	0	0	0	1
并行	0	0	0	0

2.4 A/D 转换的特点

TMS320F2812 的 A/D 模块具有 12 位精度[2,3],这为实现伺服系统的高精度控制创造了条件。以交流电流的 A/D 为例，该系统采用 2.5 倍额定电流峰值对应 A/D 转换的满量程 3V。考虑到 A/D 转换的最后一位有量化误差,即 TMS320F2812 的 A/D 准确值为 11 位精度。由于电流波形是正负双极波形,所以一倍额定电流有效值对应的数字量是 $2^{11}/2/2.5/\sqrt{2}=290$,即电流采样的分辨率能达到 1/290,而以前的 24x/240x 系列的 A/D 为 10 位精度，分辨率只相当于 TMS320F2812 的 1/4,只有 1/72 左右。

此外,TMS320F2812 的 A/D 转换模块与 24x/240x 系列相比有自身的特点。24x/240x 系列的参考电压有两个引脚分别为 V_{refLO}(一般接 GND)和 V_{refH},没有片内基准电压，一旦 V_{refH} 有波动就会影响整个 A/D 的采样精度。TMS320F2812 进行 A/D 转换时,采用的是片内的 2.5V 基准电平,且电压基准有输出引脚,这样也方便了外围模拟电路的设计。TMS320F2812 的参考电平引脚只有一个 ADCLO 引脚，一般接 GND,没有参考电平的高电压引脚的输入。它的转换公式为:

维普资讯 http://www.cqvip.com

$$A/D\ 量=4095\times\frac{输入电压-ADCLO\ 管脚电平}{3} \quad (1)$$

由式(1)可知,影响 A/D 转换的外界因素只有 ADCLO 引脚的电平,由于它连接 GND,所以转换的精度和稳定度都得到提高。

2.5 扩展 I/O 口控制

由于该系统需要实现很多扩展 I/O 功能,而 TMS320F2812 本身的 I/O 端口资源有限,因此需要通过系统的数据及地址总线扩展出的 I/O 空间来实现外部开关量传输。在设计过程中需要两个译码器片选信号 CS_1(写片选)和 CS_2(读片选)。图 3 示出相关的逻辑图。

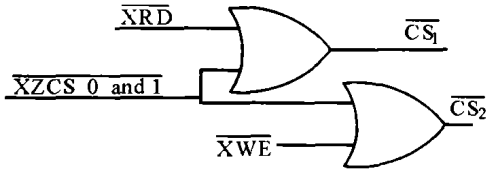


图 3 扩展 I/O 控制信号

2.6 其 它

TMS320F2812 是 TI 公司在 TMS320C2000 平台上第一次使用 32 位内核的 DSP。它比以前的 24x/240x 系列 DSP 多了一个 McBSP 接口(多通道缓冲串口)。在芯片内核上,工作主频最高可达 150MHz。内部时钟支持 3 级分频。分别为 PLLCR 设置系统时钟;HISPCP 控制一些高速的外围接口电路的时钟,包括 ADC 和 EV 等;LOSPCP 控制一些低速外围接口电路的时钟,包括 SCI 和 SPI 等。而每个功能模块又具有相应的寄存器设置自身的时钟,这样的结构可方便地设置各个模块需要的时钟频率。

3 采用 C 语言的软件设计

该系统采用 C 语言编程的软件设计方案[4]。主要基于以下考虑:①对控制软件来说,系统的可靠性和稳定性相当重要。用汇编编程直接对系统内部的专用寄存器和标志位以及数据存储区的页码等资源进行操作,要想达到很高的稳定性比较困难;②汇编中大量的跳转语句也在一定程度上降低了程序的可读性,不利于实现程序的模块化;③TMS320F2812 的程序和数据空间资源非常丰富,指令周期非常短,用 C 语言编程的反汇编效率能达到 85%左右。这些特点表明,TMS320F2812 很适合采用 C 语言来开发交流传动系统用的控制软件。采用 C 语言编程有利于提高软件系统的模块化和封装化,以及缩短开发周期,增强代码的可维护性和可移植性。

此外,对实现整个软件系统来说,采用 C 语言编程有利于建立具有特定数据结构的数据库,结合 cmd 文件对片内存储空间的划分,可通过使用 stack 区所对应的局部变量有效地减少整个程序中全局变量的使用,从而提高系统的稳定性。该系统采用 C 语言编程进行软件设计并遵循以下原则:①全局性。尽量保证系统各模块负载均衡;②正确性。数学推导严密,尽可能利用试验验证;③结构化。软件设计做到层次化、模块化、封装化;④规范性。保证程序的易读性、移植性和可维护性。该系统软件采用面向对象结构化的设计思路。为使结构清晰,整个系统软件按功能群分割为多个文件分别处理和完成相应的任务,系统软件分图 4 所示的 3 个层次。

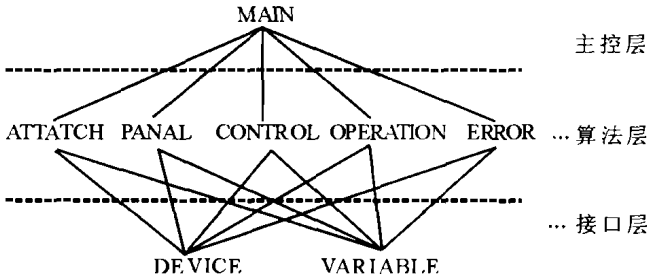


图 4 系统软件结构层次图

①*主控层*。不涉及具体操作,只负责各个任务调度,中断安排,时间和优先级处理等。主控层只有一个文件 main.c,包括主函数和中断函数。在主函数和中断函数中调用算法层的函数来实现系统的各个功能。

②*算法层*。负责具体任务执行,控制算法实现,系统的主要功能全都在算法层体现。它所包含的模块由系统要求的各个功能来决定。算法层主要用以实现信号采集(ATTATCH)、面板显示(PANAL)、控制算法(CONTROL)等功能。各模块之间通过标志位来联系,不互相调用。

③*接口层*。负责与硬件的接口。所有与外设有关的操作都在该层进行处理。接口层中,DEVICE 模块驱动系统硬件,VARIBLE 模块用来定义 DSP 硬件资源等。除接口层外,系统其它层程序绝对禁止直接对外设进行操作;接口层直接对外设进行操作的函数尽可能做到功能完善,但函数不宜过多。

4 部分试验及结果

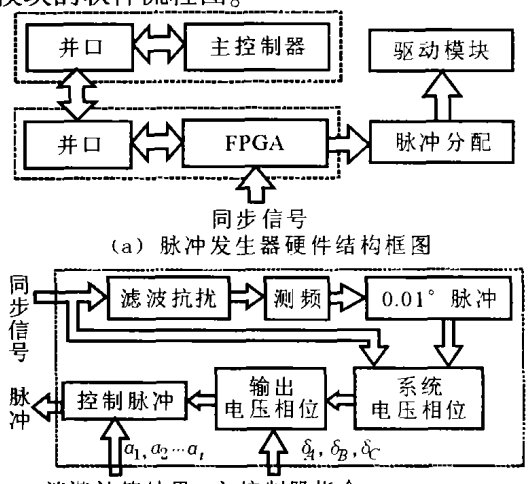
该传动系统已在交流变频系统上得到了实际验证。CPU 采用 TMS320F2812 芯片;功率输出器件采用智能 IGBT 模块;编程语言采用 C 语言[5];控制算法采用矢量控制算法;PWM 发生算法采用空间电压矢量方法。图 5 示出经 RC 滤波后,变频器的输出频率为 50Hz,IPM 的开关频率为 8kHz 时交流传动系统输出的 PWM 相电压 u_A 和线电压 u_N 实验波形。图中 RC 滤波电路的滤波时间常数为 0.4ms。 (下转第 20 页)

维普资讯 http://www.cqvip.com

19次的电流谐波分析。由图可见,按 SHE 的计算结果进行控制可有效消除特定的低次谐波,且谐波分布向高次谐波转移。由于高次谐波的感抗比较大,这样就很大程度上降低了谐波的影响。

5 软硬件实现及实验结果

脉冲发生器的核心元件是一片 XC2S200 的 FPGA。脉冲发生就是通过对这个器件的编程来实现的。编程采用 VHDL 语言,FPGA 通过并口从主控制器接收指令 $\delta_A,\delta_B,\delta_C$,控制输出波形和参考波形的相位偏移。计量角度则通过对 0.01°脉冲的计数得到,使得可靠性得到很大提高, 输出的脉冲序列则经由锁存驱动后送至主电路的脉冲分配板, 驱动主电路工作,图 4a 示出硬件结构框图;图 4b 示出FPGA 脉冲发生模块的软件流程图。



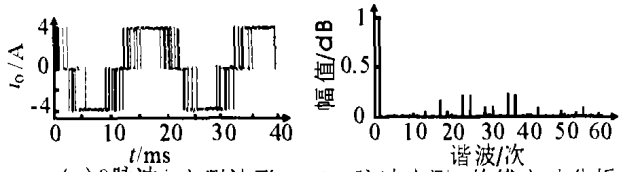
(a) 脉冲发生器硬件结构框图

(b) 脉冲发生模块软件框图

图 4 硬件结构框图及软件流程图

首先对同步信号进行滤波和抗干扰处理,然后测频,并根据频率产生 0.01°脉冲,由该脉冲可测得系统电压的相位,而且保证了 0.01°的精确度,接收到主控制器的角度指令,则可决定输出电压的相位,这样就可根据消谐的计算结果,控制发出满足要求的脉冲。

按上述原理设计脉冲发生器。图 5a 示出实测的 9 脉冲下输出电流 i_o 波形。对该电流波形做傅立叶分析,得到图 5b 所示的结果。可见,小于 15 次的低次谐波电流基本被消除,这与实际计算结果相符。



(a) 9脉冲 i_o 实测波形 (b)9脉冲实测 i_o 的傅立叶分析

图 5 9 脉冲下实测输出电流波形及其谐波分析

6 结束语

通过实验结果分析和现场实际运行表明, 基于 FPGA 的特定消谐脉冲发生器具有脉宽精度高, 运行可靠, 实现方法简单, 操作控制方便等特点, 具有很好的工业应用价值。

参考文献

[1] 陈远华.基于 DSP 实现的特定消谐 PWM 脉冲发生器[J].清华大学学报,2003,43(3):349~352.

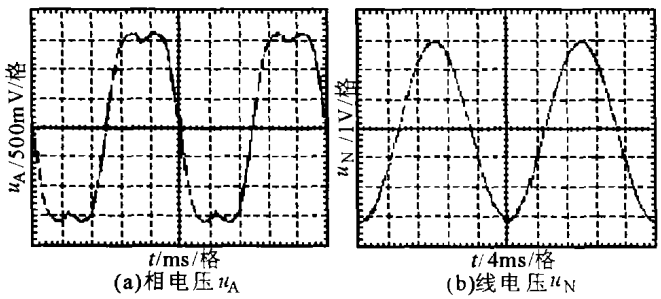
[2] 日本电气学会.电力半导体变流电路[M].北京:机械工业出版社,1993.

[3] 刘风君.正弦波逆变器[M].北京:科学出版社,2002.

[4] Li Li.Multilevel Selective Harmonic Elimination PWM Technique in Series-Connected Voltage Inverters[J].IEEE Transactions on Industry Applications,2000,36(1):160~169.

[5] 佟为明.PWM 逆变器特定消谐式谐波抑制技术的研究[J].高技术通讯,2001,(9):68~71.

(上接第 3 页)



(a)相电压 u_A (b)线电压 u_N

图 5 交流传动系统输出的 PWM 实验波形

5 结束语

讨论了采用单片 TMS320F2812 型 DSP 构成控制器的相关问题。硬件上要注意 TMS320F2812 的电源系统和 A/D 模块部分的特殊性; 在软件设计上采用 C 语言编程, 可充分利用这种芯片的高速运算能力和丰富的片内外资源, 有利于软件的模块化,便于维护和移植。部分实验结果验证的该设计的可行性。

参考文献

[1] TMS320F2810. TMS320F2812 Digital Signal Processors Data Manual [Z].Literature Number:SPRS -174H,April 2001.

[2] TMS320C28x.Optimizing C,C++ Compiler User's Guide[Z] Literature Number:SPRU514, August, 2001.

[3] TMS320F28X.Analog-to-Digital (ADC) Peripheral Reference Guide[Z].Literature Number: SPRU060, June 2002.

[4] TMS320F/C24x. DSP Controllers Reference Guide CPU and Instruction Set Literature [Z].Literature Number: SPRU160C, June 1999.

[5] 刘和平.TMS320LF240x DSP C 语言开发应用[M].北京:北京航空航天大学出版社,2003.