

一种新型可编程多功能多媒体处理平台的研究与实现

孙 燕 国澄明

(天津大学 天津 300072)

摘 要: 本文旨在提出一种可编程多功能多媒体处理平台方案。首先深入了解基于 TMS320DM642 媒体处理器的多功能多媒体处理平台硬件系统的设计原理,然后深刻理解算法并针对平台优化算法,最后通过修改与硬件相关的软件,将软件系统移植到 DM642 平台上。在该平台上实现了标准清晰度数字电视信源解码器(含 TS 流解复用、D1 分辨率的 MPEG-2 视频解码和 MPEG-2 音频解码)、MPEG-4 视频解码器(D1 分辨率)和基于 H. 264 标准的网络视频监控系(CIF 图像实时解码和 QCIF 图像实时编码)。

关键词: DM642; 标准清晰度数字电视; 信源解码器; H. 264; 网络监控

中图分类号: TP37 **文献标识码:** A

Research and realization for a kind of programmable multimedia develop platform

Sun Yan Guo Chengming

(Tianjin University, Tianjin 300072)

Abstract: This paper introduces a programmable multimedia develop platform. Firstly, it analyses the overall scheme of the multi-functional multimedia process platform based on TMS320DM642. Then, the algorithms are comprehended and optimized. Finally the software is transplanted to the DM642 platform by modifying the software according to the hardware. What's more, a SDTV source decoder, which includes a TS demultiplexer, D1 MPEG-2 video decoder and MPEG-2 audio decoder, a MPEG-4 decoder (D1) and a network video surveillance system, are realized on this platform based on H. 264 standard (CIF real-time decoder and QCIF real-time encoder).

Keywords: DM642; SDTV; source decoder MPEG-4; H. 264; network surveillance

0 引 言

当前音视频处理呈现多种标准并存的局面,如视频的 MPEG-2(应用于数字电视)、MPEG-4(应用于 3G 手机和 MP4 播放器)、H. 264(应用于网络监控)和 AVS(我国标准);音频的 MPEG-2、AC-3、AAC 和 AVS 等。为适应这一局面,多媒体处理系统最好是可编程的,同一平台只需装入不同的处理软件,即可执行不同标准的音视频处理。本文旨在提出一种嵌入式可编程多功能的多媒体处理方案,构建其处理平台,并开发多种音视频处理软件。

1 DM642 多功能多媒体处理平台硬件系统的设计

设计 DM642 多功能多媒体处理平台,就是以 DM642 为核心处理器,构建一个功能较为完善、同时具有一定可扩展能力的硬件系统和软件环境。其硬件系统的设计目标具体如下:

基本目标: 具有音、视频信号捕获和输出的能力,具有网络通信接口。可以在该平台实现多种数字音、视频压缩

标准的编、解码和压缩编码数据的实时网络传输。

兼容标准清晰度数字电视(SDTV)信源解码器和图像匹配处理机的功能。即在硬件板上提供 TS 流输入接口和用于原始视频数据捕获的扩展插槽。

提供 EMIFA(外部存储器接口)扩展插槽,具备扩展外部存储器能力,同时可以利用该接口连接硬盘,以实现数字录像机功能。

该硬件系统如图 1 所示。整个硬件系统分为以下 4 个部分^[2]:

(1) 外部存储器扩展部分

DM642 的外部存储器接口 EMIFA 分为 4 个空间: CE0、CE1、CE2 和 CE3。CE0 空间外接 2 片 4 M×32 b 的 SDRAM,提供 32 MB 的存储空间。CE1 空间外接一片 8 M×8 b 的 Flash,用于固化程序。CE2 空间分配给 FPGA 的寄存器。CE3 空间分配给扩展插槽,用于扩展外部存储器或连接硬盘,以实现数字录像机的功能。

(2) 音视频输入输出部分

音频编解码器采用 TI 公司的 TLV320AIC23 芯片,连

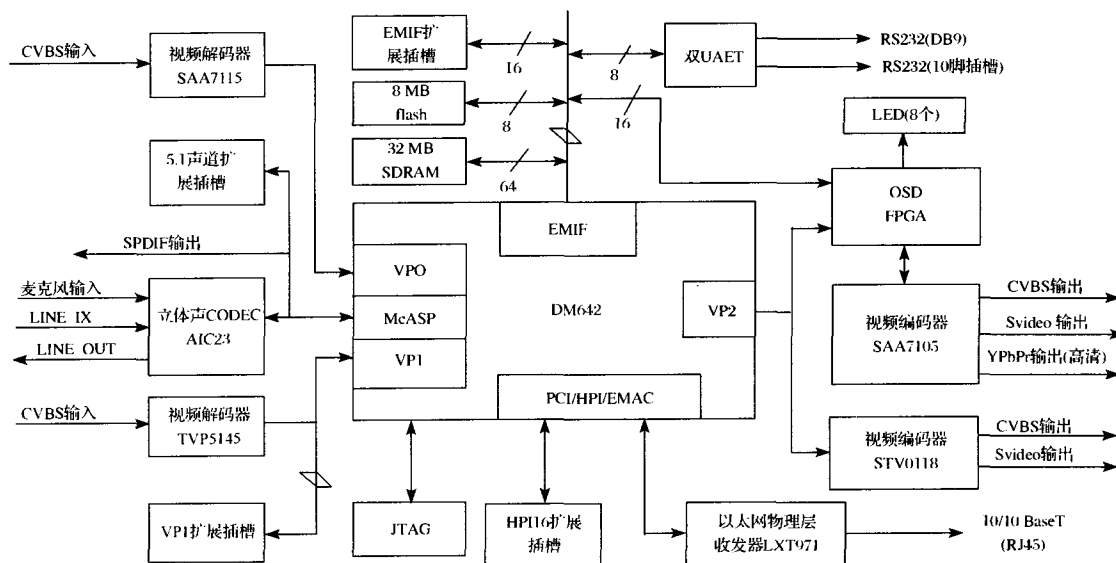


图1 DM642 多功能多媒体处理平台的硬件系统框图

接到DM642的多通道音频串口。音频模块除了可使用AIC23进行立体声I/O外,还提供了SPDIF格式的音频数据输出接口和5.1声道的扩展插槽。

视频部分包括2个视频捕获通道和1个视频显示通道。在3个视频口中,VP0和VP1用于视频信号的捕获,VP2用于视频信号的显示。

VP0外接PHILIPS公司的PAL/NTSC/SECAM视频解码器SAA7115,该芯片内部包含高质量的视频解码模块和图像分辨率缩放模块。SAA7115输入CVBS信号,为DM642提供D1、CIF、QCIF等多种分辨率的图像。SAA7115与VP0之间采用ITU-BT.656 8 bit 4:2:2内含同步码的数据接口。

VP1外接TI公司的视频解码器TVP5145,该芯片输入CVBS信号,和VP1之间采用ITU BT.601或ITU BT.656数据接口。VP1还经过总线缓冲器连接到外部扩展插槽,用于输入TS流或原始视频数据。

VP2通道采用2套方案:(1)采用ST公司的视频编码器STV0118,用于输出标准清晰度电视需要的CVBS和S-Video信号;(2)采用PHILIPS公司的视频编码器SAA7105,用于输出标准清晰度的电视信号或SMPTE260M、SMPTE274M、SMPTE296M等制式的高清晰度电视信号。在电路板焊接时可根据需要任选其中一种方案。SAA7105在输出高清晰度电视信号时,输入必须为双沿时钟数据,而DM642的VP2并不提供这种数据格式,因此在VP2和SAA7105之间采用了一片FPGA进行双沿时钟数据变换,同时实现OSD功能。

(3) HPI接口/网络接口/PCI接口

DM642的PCI接口、HPI接口、EMAC接口是功能复用的。当PCI的功能被禁止时,EMAC和16位的HPI可同时工作。本系统设计没有使用PCI接口。HPI16接口

通过扩展槽引出,供将来系统扩展使用。EMAC外接Intel公司的以太网物理层收发器LXT971ALC,再通过隔离变压器和RJ-45插座连接,构成网络通信模块。

(4) JTAG接口

PC使用XDS-510仿真器通过JTAG接口和目标板连接,进行系统调试。

2 SDTV信源解码器在DM642硬件平台上的实现

在DM642硬件平台上实现完全的标准清晰度数字电视(SDTV)信源解码器功能,是该系统设计的主要目标之一。我们已成功实现了基于TMS320C6415 DSP的SDTV信源解码器^[3]。该解码器通过I²C总线控制前端,接收来自前端的传送流(或者接收来自码流发生器的MPEG-2传送流),采用全软件的方式实现实时传送流解复用、MPEG-2音频解码和SDTV视频解码(MPEG-2 MP@ML)。我们对数字电视信源解码器涉及的核心算法:系统层解复用、音频解码和视频解码进行了深入的研究并予以具体实现,针对C64x DSP进行了专门的优化。整个系统采用 μ C/OS-II实时操作系统进行多任务的调度和资源的管理。

因为DM642与C6415采用的是相同的C64x内核,SDTV信源解码器的核心软件不经任何变动就可以在DM642硬件平台上执行。但是与底层硬件相关的软件必须经过修改。将基于C6415的SDTV信源解码器的软件系统移植到DM642硬件平台上主要包括以下工作:

(1)DM642的内部L2CACHE/SRAM只有256KB大小,小于TMS320C6415的1MB。针对片内SRAM大小的不同,首先需要将原来软件系统中对片内存储器的使用限制到256KB范围以内。这就需要将一部分数据缓冲区开辟到片外SDRAM中,这些缓冲区的数据在需要前由EDMA搬运到片内开辟的临时缓冲区中。对数据缓冲区

的分配做了以上修改后,在 C6415 硬件平台上的实验结果表明,这种对片内 SRAM 使用大小的限制并没有对系统性能产生明显的影响。

(2)针对 TS 流捕获通道、视频显示通道、音频输出通道硬件实现方案的不同,必须将原系统中所有的外设驱动程序替换为 DM642 系统中相应外设的驱动程序。

在进行上述修改后,在 DM642 平台上成功地实现了 SDTV 信源解码器。

3 基于 H.264 标准的网络监控系统在 DM642 平台上的实现

H.264 是新一代的数字视频编码标准^[5],在相同的压缩图像质量时,能够比 H.263 节约 50%左右的码率。而且,H.264 的码流结构网络适应性强,增加了差错恢复能力,能够很好地适应 IP 和无线网络的应用。因此 H.264 具有广阔的应用前景,例如实时视频通信、因特网视频传输、视频流媒体服务、异构网上的多点通信、压缩视频存储、视频数据库等。

本文采用 2 块 DM642 系统板构成一个最简单的网络监控系统。其中一块 DM642 系统板作为网络服务器,进行 QCIF 图像的捕获、H.264 实时编码和压缩数据的发送;另一块系统板作为客户端,通过网络从服务器端接收压缩的 H.264 数据包,进行 QCIF 图像的实时解码和显示。2 块系统板通过 RJ-45 插头和网线分别连接到局域网上。整个系统的数据和程序流程图如图 2 所示。

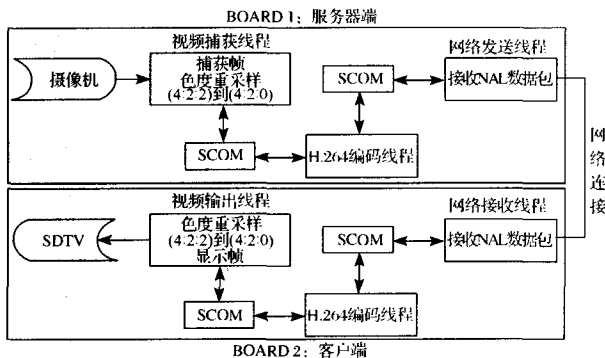


图 2 网络监控系统数据和程序流程图

服务器端和客户端的程序都采用 DSP/BIOS 实时操作内核进行多任务调度。图 2 中的 SCOM 是同步和通信模块,该模块从 TI 提供的参考程序框架 RF5 借鉴而来,它使用队列和信号灯实现任务间的同步和信息传递。网络通信程序使用 TI 网络开发套件 NDK 中提供的 TCP/IP 协议栈实现。

系统中采用的 H.264 编、解码程序是以 H.264 的官方参考软件 JM74 为基础,针对 DM642 的特点进行移植和优化得到的。H.264 解码程序优化的结果为每秒解码 120 帧以上的 QCIF 图像,30 帧 CIF 图像^[6]。H.264 编码程序经过优化,编码的速度达到 30 帧/秒 QCIF 图像以上。

4 MPEG-4 视频解码软件实现

MPEG-4 视频解码器采用 XVID 0.9.2 开放源代码,实现 MPEG-4 Simple Profile Level 1^[7]解码。根据 DM642 的特点,对程序的输入、输出接口进行了修改,对部分模块进行了裁减和改写,并加入了一些新的模块,移植到 DM642 平台上,并进行了编译优化、C 语言优化、调用内联函数、调用库函数 (IMGLIB)、汇编优化、存储空间优化等一系列优化工作,以尽可能地提升解码器的性能。

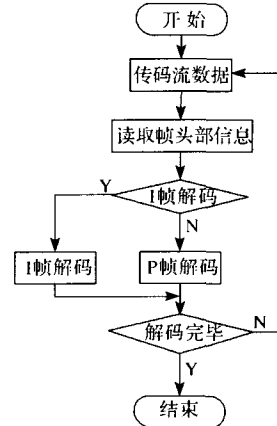


图 3 解码程序流程图

解码流程如图 3 所示。解码过程中由 EDMA 将待解碼码流由片外 SDRAM 传至片内 SRAM 上的码流缓冲区。由于 DM642 的片内 SRAM 空间有限,仅为 256 KB,而一帧 4:2:0 DI(720×576)图像,数据大小为 607.5 KB,故程序设计成以宏块为单位解码,并将解码结果由 EDMA 搬至片外 SDRAM,由此可减少对片内有限空间的占用。

图 4 为一个帧间编码宏块的数据流图。

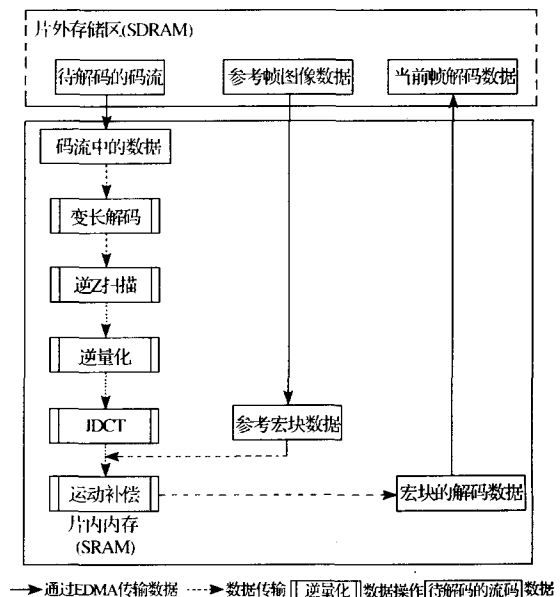


图 4 帧间编码宏块解码数据流图

在片外 SDRAM 开辟了 2 帧图像大小的缓冲区存放解码帧和参考帧,每解码一帧后两者交换。解码图像和参考图像数据及参考图像数据的片内外传输由 EDMA 执行。IDCT 模块采用了 TI 提供的库函数,反量化、运动补偿、1/2 像素精度插值等模块,运算量大,算法规则,采用 C64x 强大的运算指令进行汇编优化,大大提高了程序的执行速度。

解码过程中 EDMA 需要传输 Y、U、V 三组数据,需采用 3 个 EDMA 通道传输这些数据,这 3 个通道采用 Chain 模式,即前一个 EDMA 通道传输完毕时,EDMA 控制器自动启动下一个 EDMA 通道的数据传输,直至所有数据均传输完毕。

5 结果及分析

在 DM642 平台上成功实现了 SDTV 信源解码器。DM642 硬件平台能够实时完成符合 ITU-R. 601(720×576@25Hz 或 720×480@30Hz)的 2 种视频图像显示和双声道立体声音频输出。DM642 实时完成符合 MPEG-2 标准^[4]的 SDTV 传送流的解复用、视频解码和音频解码,整个系统的 CPU 利用率约为 90%。系统的硬、软件可以长期稳定地工作,输出的音视频质量良好。

网络监控在 DM642 平台上,客户端系统已经实现,能够通过从 PC(模拟服务器端)接收 H. 264 压缩数据,进行 QCIF 或 CIF 图像的解码并显示。在实时传送 QCIF 分辨率的压缩图像数据(176×144, 30 帧/秒)时,客户端 DM642 CPU 占用率为 30%~36%,当图像数据的压缩比为 40 时,网络数据速率约为 300 kbps。图像数据的压缩比根据图像细节的多少以及帧间图像变化的快慢会有较大范围的浮动,相应的网络数据的传输速率也是在一定范围内变化的。如果由于网络条件较差,带宽无法满足要求的话,每秒传送图像的速率将小于 30 帧/秒,客户端仍能正确解码,但显示出来的不再是实时的图像。

本系统可对 MPEG-4 Simple Profile Level 1 视频压缩

流进行实时解码,图像分辨率为 720×576(25 Hz 帧频)。

本系统硬件和软件系统已调试成功,本文中所列各项系统指标均已实现并通过测试,系统运行可靠,音频和图像质量良好。以上情况表明本系统设计思想是正确的,硬件设计和软件优化是卓有成效的。目前系统各软件的优化仍在继续进行,期望可得到更好的结果。

参考文献

- [1] Texas Instruments, TMS320DM642 Technical Overview [EB/OL], Sept. 2002.
- [2] 刘康. 基于 DM642 的网络多媒体开发平台的设计与实现[D]. 天津:天津大学,2005.
- [3] 国澄明. 基于通用 DSP 的数字电视信源解码器硬件实现[J]. 天津大学学报,2006,39(5): 627-630.
- [4] ISO/IEC 13838-1, 2, 3, Generic Coding of Moving Picture and Associated Audio[S], 1994.
- [5] JVT-G050. DRAFT ISO/IEC 14496-10 [S]. Joint Video Team (JVT) of ISO/IEC MPEG & ITU-T VCEG 7th Meeting, Pattaya, Thailand March, 2003.
- [6] 樊晓川. 基于 TMS320DM642 的 H. 264 编解码器的实现与优化[D]. 天津:天津大学,2005.
- [7] ISO/IEC, JTC1/SC29/WG11, Document N2520, Information Technology-Generic Coding of Audio-Video Objects [S]. Part 2: Visual, ISO/IEC 14496-2, Atlantic City:ISO/IEC,1998.

作者简介

孙燕,女,天津大学电信学院信号与信息处理专业硕士研究生,主要研究方向为信号与信息处理。
电话:022-27408417

