

主 DMA 模式下 PCI 总线数据传输的 DSP 实现

鹿宝生 陈启美

(南京大学电子科学与工程系,南京 210093)

E-mail: baoshengdeer@hotmail.com

摘要 研究了基于 PCI 总线的 DMA 数据传输系统,着重描述了利用 TMS320DM642 DSP 芯片实现 PCI 总线 DMA 数据传输的方法。以 DM642 作为 PCI 主设备控制并启动 DMA 数据传输,给出了主 DMA 模式下数据传输系统的实现结构及工作流程,并配合内存映射、双缓冲等方法,取得了良好的数据传输性能。

关键词 数据传输 PCI 总线 主 DMA 模式 TMS320DM642

文章编号 1002-8331-(2006)07-0084-02 文献标识码 A 中图分类号 TP33

The DSP Implementation of Master DMA Transferring on PCI Bus

Lu Baosheng Chen Qimei

(Department of Electronic Science and Engineering, Nanjing University, Nanjing 210093)

Abstract: This paper emphasizes a new way of DMA data transferring on PCI bus by TI's DSP—TMS320DM642. The structure and flow of the master DMA transfer system is given, which is initiated under DM642 DSP control. The technology in memory mapping and double buffering is also used. Finally, the system gains a good performance in data transferring on PCI bus.

Keywords: data transferring, PCI bus, master DMA mode, TMS320DM642

1 引言

PCI 总线是一种独立于 CPU 的高速局部 I/O 总线,由于支持突发传输操作,其总线传输吞吐量可达 264MB/s (32bit, 66MHz),已经广泛应用于高速数据采集系统的数据传输。目前利用 PCI 总线进行数据传输有很多成熟的方法,一种是利用内嵌 PCI 协议的专用芯片,像 PLX 的 9054,前提是要对此类芯片的用法非常熟悉;第二种是 IP CORE,典型代表有 Altera 的 IP CORE,这种方法花费较大;第三种是利用高速 FPGA 实现 PCI 总线传输,缺点是要对 PCI 协议、时序关系十分熟悉,调试比较困难,功能很难做到全面。以上三种方法都有缺陷,本文使用内嵌 PCI 协议模块的 DSP 芯片——TMS320DM642 实现 PCI 总线传输,无需对 PCI 协议、时序关系十分熟悉,且开发成本较低。

2 TMS320DM642 的 PCI 接口特性

TI 的最新多媒体处理器 DSP 芯片 DM642 为 32 位定点处理器,主频为 600MHz,处理速度为 4 800MIPS,外部寻址空间可达 1 024MB。DM642 片内集成了一个 32 位/66MHz,3.3-V 主/从模式的 PCI 接口,符合 PCI2.2 协议规范。通过该 PCI 总线能够实现 DSP 与 PCI 主机的互连。PCI 接口由 EDMA 内部的地址产生硬件来实现。通过该 DM642 的 PCI 接口,主机可访问 DSP 整个片内 RAM,集成外设以及片外存储器。主模式访问下突发长度最大为 64kB,从模式下可无限大。

PCI 接口包括 3 类寄存器:PCI 配置寄存器、PCI I/O 寄存器和映射在 DSP 存储空间作为外设的 PCI 寄存器。PCI I/O 寄存器位于 PCI 主机的 I/O 空间,包括主机状态寄存器、主机控

制寄存器和 DSP 页寄存器。映射在 DSP 外设空间的 PCI 寄存器用于 DSP 控制 PCI 接口。PCI 接口为主机访问 DSP 的存储空间提供了两种方式:可预取访问,对应一个 4MB 的 BASE0 空间;不可预取的数据访问,对应一个 8MB 的 BASE1 空间。对于可预取访问,在访问之前 PCI 主机必须先写 DSP 页寄存器,以确定 4MB 区间在 DSP 存储空间中的位置。PCI 接口既可以向 DSP 发中断,也可以向 PCI 主机发出中断(通过 INTA 管脚)。

3 主模式下 PCI 总线 DMA 数据传输

对于基于 DSP 的 PCI 总线 DMA 数据传输主要有两种模式:一种是从模式传输,使用 PCI 主机主板的 DMA 控制器;另一种是主模式传输,使用 PCI 卡上 DSP 的 DMA 控制器。由于主板 DMA 控制器只有有限数目的 DMA 通道,在具体使用时难以找到空闲的通道。从模式的 DMA 传输要求一定的中断延迟时间,并且当 DMA 控制器达到缓冲区的末端时,需要快捷地对它重新编程使其使用另外一个缓冲区。又由于主板 DMA 控制器从外设分别以两次独立的操作读取一字节的数据,然后把它写到内存,因此每次传输需要多个总线周期,而且还要插入等待状态。

综合以上考虑,本数据传输系统采用 DSP 主模式,并将 DM642 的外部存储器接口 EMIF 的 CEO 空间(0x80000000)配置为 SDRAM,作为数据的 DSP 存储空间。需传输的数据在处理完毕后经 SDRAM 由 DSP 完成主 DMA 模式的 PCI 总线高速传输,系统数据传输框图如图 1 所示。

基金项目:交通部重大科研攻关项目(编号:交科教发[2004]548号);江苏省交通科学研究计划项目(编号:03x003)

作者简介:鹿宝生(1981-),男,硕士生,研究方向为网络通信及信息系统。陈启美(1949-),男,教授,南京大学通信技术研究所副所长,研究方向为网络通信及信息系统。

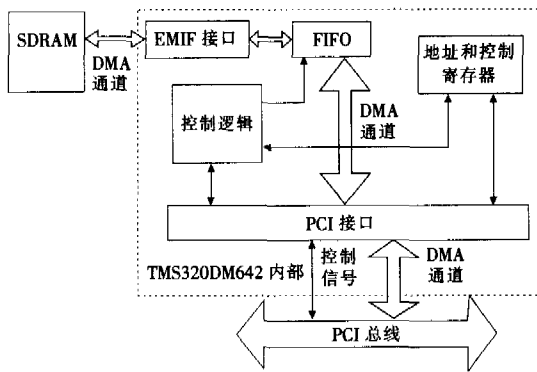


图1 数据传输框图

在主模式传输时, 相关的地址和控制寄存器包括 DSP 主地址寄存器(DSPMA)、PCI 主地址寄存器(PCIMA)及 PCI 主模式控制寄存器(PCIMC)。如图 1 所示, 启动主模式写后, 由 DMA 负责从源地址向 DSP 内部的 FIFO 搬移所要求的数据。数据传输会持续到 FIFO 满为止, 除非请求的数据小于 FIFO 的深度。一旦 FIFO 得到有效数据, 内部的控制逻辑模块会向 PCI 接口发出 PCI 总线请求, 并将 FIFO 中的数据向 PCI 从设备(主机)传输。当 DSP 源地址中所有的数据都送入 FIFO 后, DSP 内部的数据传输结束, 通过使能 PCIEN 寄存器中的 MASTEROK 位, 在数据传输完毕时产生 DSPINT 中断, 通知 DSP 一次主模式的 DMA 传输结束。

系统 PCI 主机端的程序基于 Linux 系统开发, 包括用户应用程序和 PCI 驱动程序, 分别工作在系统的用户态和内核态, 用户程序通过对设备文件进行文件操作, 实现与驱动程序的通信。DM642 的 DSP 程序在 CCS2.2 开发环境下开发, 编译生成的 .OUT 文件经转换成二进制文件以供 PCI 主机加载。上电复位之后, DM642 的核心 CPU 停留在复位状态, 芯片其余部分保持正常状态, 主机通过 PCI 接口完成对芯片初始化后, 向接口控制寄存器(HDCR)的 DSPINT 位写 1, 使 DM642 的核心 CPU 推出复位状态, 开始执行地址 0 处的指令。此后, 用户程序在需要获取数据时, PCI 主机 CPU 与 DM642 的走向流程如图 2 所示。

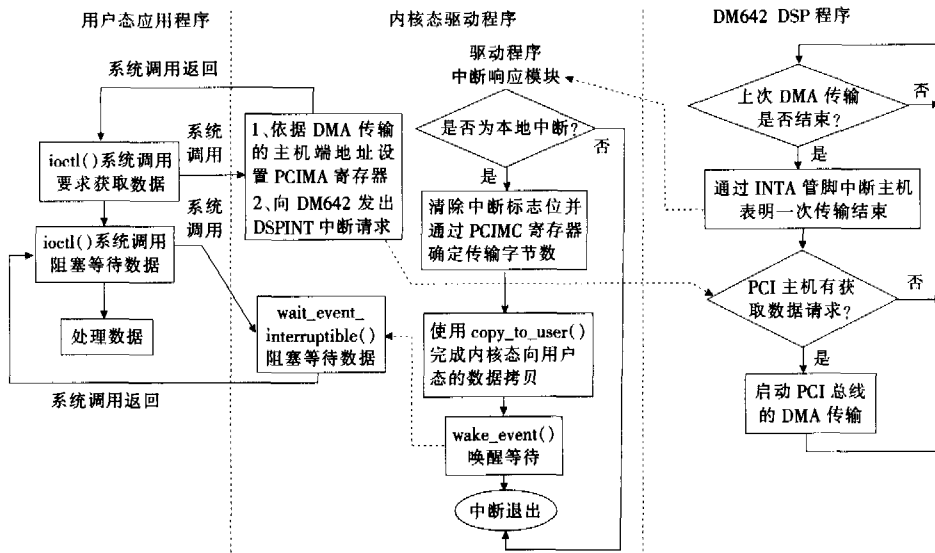


图2 获取数据流程图

4 系统实现的关键点

4.1 DM642 对 DMA 数据传输的控制

在主模式下, DSP 通过 DSPMA 寄存器、PCIMA 寄存器和 PCIMC 寄存器控制并启动 DMA 数据传输。在图 2 中, DM642 依据 PCI 主机是否有数据请求以及上一次 DMA 数据传输是否结束来启动 PCI 传输。如果 PCI 主机请求数据, 通过向 HDCR 寄存器的 DSPINT 位写 1, 向 DM642 发出 HOSTSW 中断; 同时, 在一次 DMA 传输完毕后将向 DM642 发出 MASTEROK 中断。DM642 的中断响应程序流程如图 3 所示。

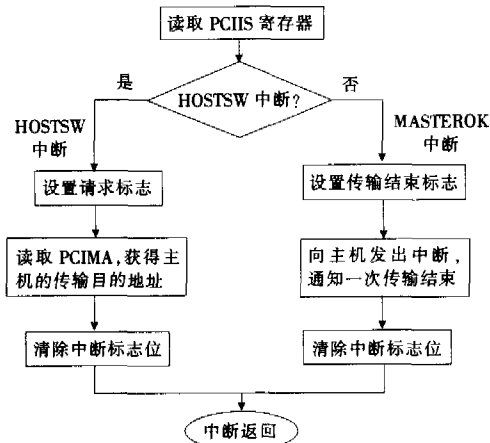


图3 DM642 中断响应程序流程

在中断发生时, DSP 首先读取 PCI 中断源寄存器 (PCIIS), 判断中断源, 并清除相应的 bit 位。检测为 HOSTSW 中断, DSP 将通过 PCIMA 寄存器读取 PCI 主机端的数据传输目的地址, 若上一次 DMA 传输结束, 将启动 PCI 总线的 DMA 数据传输。MASTEROK 中断表明一次 DMA 传输的结束, 此时 DM642 通过向 RSTSRC 寄存器的 INTREQ 位写 1, 在 INTA 管脚上产生中断信号, 通知 PCI 主机数据可用。

4.2 PCI 主机端程序针对数据传输的改进

(1) 使用内存映射减少内存拷贝的时间开销

Linux 系统中文件操作通常是由 read、write 等系统调用来

$$B_3 = A_3 \circ R_3 = (0.47, 0.27, 0.205, 0.045, 0.01) \quad (11)$$

于是,通过一次评价得到的 B_1 、 B_2 与 B_3 可以得到产品的结构性能 (u_1)、工作性能 (u_2) 和工艺性能 (u_3) 三个方面的等级程度,并判定产品的性能特性是属于哪种类型。从中可以得知本产品的三个性能指标等级都为“优秀”,也验证了“三化综合设计法”从这三个方面来满足产品质量的中心思想。

3.2 二级评价

由 B_1 、 B_2 与 B_3 通过(4)式构成对产品总体质量二级评价的评价矩阵:

$$R = \begin{bmatrix} 0.55 & 0.24 & 0.1 & 0.105 & 0.005 \\ 0.46 & 0.33 & 0.15 & 0.04 & 0.02 \\ 0.47 & 0.27 & 0.205 & 0.045 & 0.01 \end{bmatrix} \quad (12)$$

针对着眼因素集 U ,其模糊子集重要程度集由于用户对结构性能、工作性能和工艺性能侧重要求和产品类型的不同而不尽相同,由于本文产品为重型打桩机设备,故其模糊子集的重要程度集采用:

$$A = (0.4, 0.4, 0.2) \quad (13)$$

则:

$$B = A \circ R = (0.498, 0.282, 0.141, 0.067, 0.012)$$

由此,可以清楚得出产品总体质量的二级模糊评价结果:优秀占 49.8%,较好占 28.2%,好为 14.1%,一般为 6.7%,差为 1.2%,即判定产品的总体质量等级为“优秀”。

4 结论

(1)提出应用多级模糊综合评价理论,结合产品设计方法对产品总体质量进行评价的方法,该方法不仅能够对复杂工程机械产品总体质量进行模糊综合评价,同时也对产品设计方法本身进行综合评价,判定产品的质量和设计方法的思想是否一致。

(2)通过对结构性能、工作性能与工艺性能的评价,能够得知产品性能特性,找出产品性能差距及需要加强和改进的因素,为提高与评价产品的总体质量提供科学的决策依据。

(收稿日期:2005年9月)

参考文献

1. 闻邦椿. 现代机械设备动态设计理论与方法综述[C]. 见: 中国科协年会论文集“工程技术与重大项目”, 长春, 2001: 22~36
2. 闻邦椿, 周知承, 韩清凯等. 现代机械产品设计与新产品开发中的重要作用, 兼论面向产品总体质量的动态优化、智能化和可视化三化综合设计法[J]. 机械工程学报, 2003; 39(10): 43~52
3. 闻邦椿. 机械产品的发展趋向及产品研究与开发中几个关键问题, 科学、创新、振兴[M]. 沈阳: 沈阳出版社, 2004: 3~8
4. 郭云涛. 型号产品质量综合评价的理论研究[J]. 航空科学技术, 2003; (2): 16~18
5. 魏效玲, 曹庆奎, 潘越. 产品性能评价模型研究[J]. 机械工程学报, 2004; 40(6): 91~94
6. Minaev O P. Evaluation of the quality of compacting water-saturated sands by sounding[J]. International Journal of Rock Mechanics and Mining Sciences & Geomechanics, 1995; 32(6): 273~279
7. 李奎贤, 宋桂秋, 张东等. BP神经网络法在产品预测中的应用[J]. 东北大学学报(自然科学版), 2001; 22(6): 682~684
8. Soroush M. Evaluation of achievable control quality in nonlinear processes[J]. Computers & Chemical Engineering, 1996; 20(4): 357~364
9. Ceilia T, John Y, Tiao W A. House of quality: A fuzzy logic-based requirements analysis[J]. European Journal of Operational Research, 1999; (117): 340~354
10. 张跃, 邹寿平, 宿芬. 模糊数学方法及其应用[M]. 北京: 煤炭工业出版社, 1992
11. 解建喜, 宋笔锋, 刘东霞. 飞机顶层设计中的模糊质量功能配置方法[J]. 机械工程学报, 2004; 40(9): 165~169

(上接 85 页)

完成。这些系统调用在驱动中的解决方法就是用 `copy_to_user()`、`copy_from_user()` 等函数在内核态用户态内存空间中互相拷贝。但是对于大量的数据, 采用拷贝的方法显然会增加时间开销, 因此用内存映射的方法解决。首先使用 `vmalloc()` 申请足够大的内核态内存, 将其作为数据缓冲空间, 经 PCI 总线 DMA 传输后的数据在这里暂存, 然后使用 `remap_page_range()` 函数将其逐页映射到用户空间中。用户态的应用程序使用 `mmap()` 函数直接读写内核态数据缓冲内存, 大大减少额外开销。

(2) 使用双缓冲防止数据丢失

在图 2 中, 获取数据的请求被立刻发出后, 用户应用程序处在阻塞等待状态, 没办法再次提出获得数据的申请, 导致下一组 PCI 卡产生的数据可能被丢弃; 由于内核态和用户态的切换需要一定的时间, 加上用户态多进程同步等开销, 等到应用程序能够再次发出获得数据的申请时, 已经有相当数量的数据被丢弃掉, 这在实时数据采集的应用场合是不允许的。

为了解决这个问题, 改进驱动功能, 让 `ioctl()` 函数通知驱动将 PCI 传输的数据轮流保存在两个缓冲区中, 并在一次数据传输完毕后, 设定“数据采集完毕”旗语。用户应用程序只需要发出一次获得数据请求, 就可以通过阻塞等待该旗语, 不断获

得数据。新方法假定用户应用程序一直有数据请求, PCI 总线 DMA 传输后的数据轮流保存在两个缓冲内, 不会被丢弃。

5 实验结果

在 P4 3.0、865 芯片组主板的计算机平台上, 采用上述 PCI 总线主 DMA 数据传输模式, 并配合主机端程序针对数据传输进行改进后, 在 DM642 的 EMIF 时钟频率为 133MHz 时, 数据的连续传输达到了 120MB/s 的传输率, 在 PCI 总线数据传输方面取得了良好的效果。(收稿日期: 2005 年 12 月)

参考文献

1. TMS320DM642 Video/Imaging Fixed-Point Digital Signal Processor Data Manual. Literature Number: SPRS200B, Texas Instruments Incorporated, 2003-05
2. TMS320C6000 Peripherals Reference Guide. Literature Number: SPRU190, Texas Instruments Incorporated, 2001-02
3. Understanding the Linux Kernel. O'Reilly & Associates, Inc, 2000
4. Linux Device Drivers. Second edition, O'Reilly & Associates, Inc, 2001
5. 曾繁泰, 冯保出. PCI 总线与多媒体计算机[M]. 北京: 电子工业出版社, 1998