

针对 DM642 的 H.264 视频编码算法的改进

Improvement about H.264 video coding algorithm on DM642

(安阳工学院)杨庆祥 赵建周 马菊意
Yang, Qingxiang Zhao, Jianzhou Ma, Juyi

摘要:在充分理解 H.264/AVC 视频编码算法基础之上,结合 TMS320DM642 的特点,首先对 H.264 算法整体结构进行了改进,将其分解为三个循环:前向通道循环,重建通道循环和运动估值循环,其目的是充分利用 DM642 L1P 和 L1D 较大的缓存空间,减少数据的依赖性,提高数据并发存取的能力,避免大量的高速缓存不足和 CPU 延迟;其次,在运动估值部分综合了目前基于 DSP 的 H.264 算法最新的研究成果。改进后的编码算法完全可以达到视频实时编码及视频质量的要求。

关键词: TMS320DM642; H.264/AVC; 视频编码算法; 改进
中图分类号: TP302.1 文献标识码: A

Abstract: After a thoroughly research about H.264/AVC video coding algorithm and TM320DM642, we divide H.264 algorithm into three parts: the fore-channel loop, the reconstruct-channel loop and the movement estimation loop. The reason of this division is making good use of DM642 L1P and L1D's large cache capacity, reducing data dependency, improving the access ability of data concurrency, and avoiding insufficiency of high speed cache and CPU's delay. By the way, we integrate the recent research achievements, which are based on DSP and H.264m, into the part of estimation loop. What we have experimented convinced that the improvement can meet the requests of real time video coding and high video quality.

Keywords: TMS320DM642, H.264/AVC, video coding algorithm, improvement

1 前言

近年来,人们对 H.264 视频编解码算法在 DSP 上的实现进行了广泛研究,取得了丰硕的成果。随着 TI 公司的 DM642 推出,我们还需要在算法整体结构、运动估计等方面可以做一些改进。一方面,前一阶段的研究成果大部分是着眼于 H.264 JM 参考算法的局部而进行优化,然后再移植到 DSP 上,没有充分利用 DM642 提供的各种资源从算法整体结构上作优化;其次,有关 H.264 算法最新的研究成果被综合应用的不多。

本文首先回顾了 H.264/AVC 和 DM642 的特点,之后结合两者的特点,对 H.264 算法整体结构作了改进,并在运动估值部分采用了目前基于 DSP 的 H.264 算法最新的研究成果。试验表明,改进后的编码算法在量化参数 QP 设为 35-40 之间时,虽然相应视频测试序列的 PSNR 有一定降低,但是完全可以达到视频实时编码及视频质量的要求。

2 H.264/AVC 的特点

H.264/AVC 继承了 H.263 和 MPEG1/2/4 视频标准协议的优点,在其系统结构、运动估计和运动补偿、宏块的变换和量化以及熵编码等各方面都有明显的提高,具有更高的编码效率和更强的网络适应性。其主要表现在:(1)在运动估计中采了许多新技术,主要包括可变块大小、多帧运动估计、亚像素精度的运动估计以及去块效应滤波等;(2)使用 4x4 的整数 DCT 变换作为残差宏块的基本变换;(3)建议了两种熵编码模式:基于上下文的二进制算术编码 CABAC 和基于上下文的自适应可变长编码 CAVLC。

在相同的图象质量下,H.264/AVC 的算法比以前的标准如 H.263 或 MPEG-4 节约了 50%左右的码率。但是 H.264/AVC 在编码效率提高的同时,其算法的复杂度也提高了四倍,这在很大程度上限制了它的实现,尤其对于嵌入式应用,由于资源有限,因此必须针对具体硬件的特点进行改进。

3 DM642 的特点

DM642 是一款基于 TI 的第二代高性能超长指令字(VLIW)架构 VelociTI.2(tm)的高性能 DSP,该器件是目前计算密集型视频/图像应用领域的理想选择,其主要特点如下:

(1)该 DSP 时钟高达 600 MHz,处理能力达 4800MIPS;(2)内部有 8 个并行单元(6 个 ALU 和 2 个

杨庆祥:副教授

基金资助:1.题目:基于收发器技术的扭矩传感器的研究,河南省高等学校青年骨干教师资助计划,2004 年度 199 号,第三名 2.题目:微型计算机系统配置技术多媒体教学应用研究,河南省教育厅“十五”教育科学规划 2003 年课题,2003-JKGHA-021

乘法器),每个ALU单元可以在一个时钟周期内完成1个32-Bit、2个16-Bit或4个8-Bit的加/减运算;每个乘法器可以在一个时钟周期内完成4个16×16-Bit(结果为32-Bit)或8个8×8-Bbit(结果为16-Bit)的乘法运算。(3)采用L1/L2二级缓存结构,有16KB的L1P程序Cache,16KB的L1D数据Cache,以及256KB的L2Cache(程序和数据共享);(4)64-Bit的外部存储器接口(EMIF),可寻址的外部数据空间为1024MB;(5)EDMA控制器,64个独立通道。

4 H.264 视频编码算法在 DM642 上的改进

JVC的参考软件JM是基于PC机设计的,取得了较高的编码效果。但是,很多的算法运算量很大,并且很多运算之间数据相关,这极大地限制了JM参考软件从PC机到DM642的直接移植。下面主要从H.264视频编码算法的改进、视频编码器的存储器缓冲方案等方面讨论该编码算法在DM642上的改进。

4.1 H.264 视频编码算法的改进

(1) 算法结构的改进

视频编码器的传统实现基于单个宏块处理。视频编码器在当前宏块(MB)经过所有处理步骤之后才去取新的宏块。由于视频编码器的整个代码大小通常大于L1P,那么在处理每个宏块期间,代码需要在L1P和L2P之间切换,将导致严重的Cache浪费;其次,通过EDMA将较小的单个宏块从外部视频帧存储器传输到内部存储器的效率不高。分析图1所示的H.264算法结构可知,编码器的工作过程可根据数据流分解为独立的前向通道、重建通道和运动估值三部分,让它们分别对应一个循环,每个循环都能单独装进L1P。每个循环每次处理M个宏块(宏块条),M只受可用L1D大小的限制。这样通过从结构上分解算法,减少数据的依赖性,就可以避免大量的高速缓存缺失不足和CPU延迟。另外,M越大约能发挥DM642的EDMA性能。

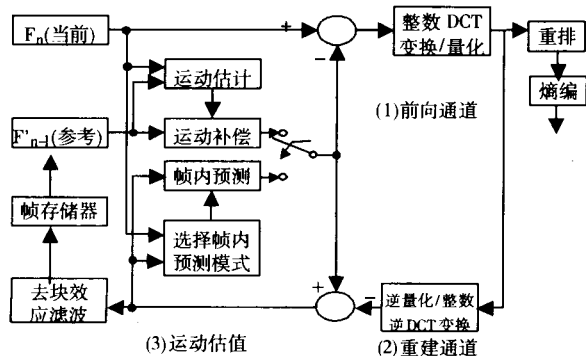


图1 H.264 算法结构

前向通道的实现如图2所示,在宏块条编码循环结束之前,这组宏块不会被清理出L1D。相应的程序

也会驻留在L1P内,直到处理完成所有M个宏块。(M是宏块条内宏块的个数)

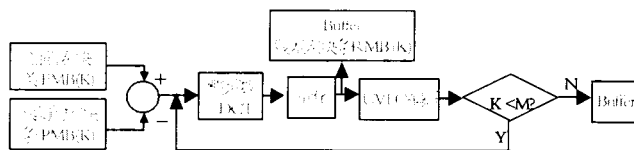


图2 前向通道的实现

重建通道的实现如图3所示。

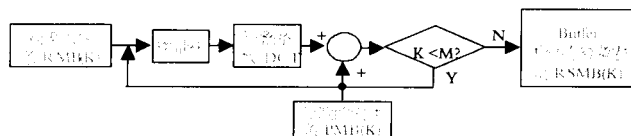


图3 重建通道的实现

运动估值的实现如图4所示。

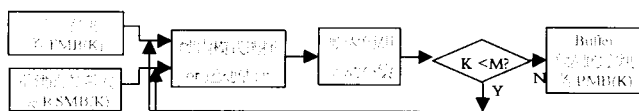


图4 运动估值的实现

(2) 运动估值的改进

运动估计由整像素运动估计(IME)和亚像素运动估计(SME)两部分组成,IME直接以已编码帧为参考搜索最优匹配块;SME则通过插值估算已编码帧中非直接采样点(亚像素点)的值,以此为参考,在IME的基础上进一步搜索最优匹配。目前,在DM642上实现IME,较好的算法是采用魏振宇等提出的“基于预测和早停止技术的运动估计算法”。该方法主要是利用周边邻块对当前运动矢量进行预测,并设定自适应阈值,使搜索提前停止。在搜索窗32时,每块平均搜索点数3-4个左右,和全搜索算法相比,提高速度1000多倍。对于SME,当前普遍采用的全搜索算法不仅运算复杂度极高,而且随亚像素精度的增加插值存储开销成指数级增长。我们可以参照张蕊尹等提出的“基于最优位置计算的快速亚像素运动估计”,该算法首先利用整像素运动估计的中间结果,直接推导水平、垂直方向的最优亚像素位置,将该水平、垂直位置对应的二维位置块作为一个候选块;考虑到该候选块的位置是一种近似结果,为提高ME的精度,再将水平最优位置块、垂直最优位置块中残差最小者的对应块作为另一候选块;对两个候选块中处于亚像素位置的块进行搜索匹配,并与整像素搜索结果相比较,取最优块作为最终结果。这样,最终搜索点数减少到2个以下,不仅大幅度提高了搜索速度,且插值存储开销趋近于零。

(3) 循环拆解

代码中循环越多,执行的效率越低。因此,可以考虑采用循环拆解的方法,将多循环变为少循环,甚至

是单循环。即将 C 语言中的 for 循环打开,排流水线,提高并行性,从而提高代码的执行效率。对于如何展开循环及展开到什么程度等,文献 3 中已作了详细的分析,此处不再赘述。

(4)用线性汇编程序改写耗时函数

DM642 提供丰富广泛的视频/图像指令集,对整数系数 DCT、逆 DCT、IME、SME、帧内编码函数以及插值函数等进行汇编程序改写,充分利用系统的并行性,然后利用汇编优化器优化该代码,直到代码满足要求为止。

无边界调整双字加载(LDNDW)可读取具有任何字节边界的 64 位值。此指令对在当前帧中加速从宏块获取数据非常重要,特别是在参考帧中搜索窗口的时候,可以从当前宏块中获取 8 个对齐的像素或从搜索窗口中获取非对齐像素。减去绝对值(SUBABS4)指令计算源寄存器中所包含封装的 8 位数据之间差异的绝对值。DOTPU4 是一个重要的视频/图像指令,返回四对封装的 8 位值之间的点乘。由于两个 DOTPU4 可以在单个周期中并行运行,所以此指令使绝对差异求和(SAD)处理显著加速。SAD 内核的思想可以归纳为三步:(1)两个 LDNDW 从当前帧和参考帧获取 8 个像素;(2)两个 SUBABS4 计算 8 个加法;(3)两个 DOTPU4 累计 8 个加法。AVG4 指令对封装的 8 位数据执行 4 个求平均值操作,结果以无符号数的形式写入。AVG2 指令对封装的 16 位数据执行 2 个求平均值操作,结果以无符号整数值的形式写入。右移合并字节(SHRMB)将第二个寄存器右移一个字节,然后将第一个寄存器的最低位字节合并进最高位字节位置。在像素内插中,AVG4 计算平均值,SHRMB 更紧密地封装结果。MPY2 指令执行两对带符号的 16 位值之间的乘法。SPACK2 指令获取两个有符号 32 位数并将它们填充到有符号 16 位中。要消除有符号值的有符号算术和舍入问题,开始时从系数中抽取了符号位,并对系数的绝对值执行了反量化操作。符号位直接应用到最终结果上。

4.2 视频编码器的存储器缓冲方案

为了获得最佳性能,许多与关键内核关联的查找表、状态变量和数据缓冲器必须位于内部存储器中。对于通用视频缓冲方案,全部视频帧应位于外部存储器而不是内部存储器。其次,由于视频捕捉/显示顺序与视频编码顺序不同,那么需考虑如何高效地在时间上对视频编码算法分区,从而使 CPU 负荷在时间上尽可能恒定。

5 改进后的实验结果

综合以上各种方法对原 H.264 视频编码算法进行改进之后,在 NVDK DM642 环境下测试编码器算法。试验采用静止的 Mothor&Dauthor、纹理复杂的 Flower 和运动剧烈的 Basket 三种具有代表性的 Qcif 标准测

试序列,共 100 帧,采用 IPPPP---编码模式,量化参数 QP=30。表 1 为编码后 PSNR、编码帧速和码率等试验结果。表 2 为改进前后时钟周期对比。

表 1 编码器试验结果

Qcif标准测试序列 (100帧)	PSNR/dB	总编码时间/ms	帧率 (f/s)	编码位数 (b/f)
Mothor&Dauthor	37.42	2083	48	2300
Basket	36.43	2326	43	75353
Flower	37.55	2439	41	91612

表 2 改进前后时钟周期对比

Qcif标准测试序列 (100帧)	平均时钟周期数		提高倍数	
	改进前	改进后		
Mothor&Dauthor	I帧	931968442	31266671	29.8071
	P帧	1887041797	30618868	61.6300
Basket	I帧	823327056	34313341	23.9944
	P帧	1837969405	39591151	46.4237
Flower	I帧	837510226	35350545	23.6916
	P帧	1856645827	41374158	44.8745

从表 1 可知,对于三种不同的视频测试序列,编码速率达到 40~50 帧/秒的速度。若把量化参数 QP 设为 35~40 之间,相应视频测试序列的 PSNR 有一定降低(3~5dB),但是完全可以达到实时编码及视频质量要求。

本文作者创新点:本文对 H.264 算法整体结构进行了改进,将其分解为三个循环:前向通道循环,重建通道循环和运动估值循环,充分利用 DM642 L1P 和 L1D 较大的缓存空间,减少数据的依赖性,提高数据并发存取的能力,避免大量的高速缓存不足和 CPU 延迟;在运动估值部分综合了目前基于 DSP 的 H.264 算法最新的研究成果。改进后的编码算法在 DM642 上可以达到视频实时编码及视频质量的要求。

参考文献:

- [1] 张彦尹,李波,姚春莲,基于最优位置计算的快速亚像素运动估计,计算机学报,2005.Vol.9 No.9 P.1350-1354;1541-1548
- [2] Yunyang Dai, Qing Li, Qi Zhang, CC Jay Kuo: SIMD - efficient loop unrolling design for embedded multimedia applications. ICME 2004: 1851-1854. 126
- [3] TMS320C64x/C64x + DSP CPU and nstruction Set Reference Guide, <http://focus.ti.com/lit/ug/spru732a/spru732a.pdf>
- [4] 陈晓辉,周山,戚文芽. 嵌入式数字视频监控系统的存储策略[J],微计算机信息.2005.7-2:15-18

作者简介:杨庆祥,男,1965,汉族,安阳工学院计算机科学与信息工程系 副教授 籍贯:河南;研究方向:多媒体通信与多媒体信息处理 Email: yqx_2002_1@163.com;

Biography: Yang Qingxiang. Sex: male. Nationality: Han. Title of technical post: Associate professor. Native place: Henan. Studying subjects: multimedia communication and information processing.

(455000 安阳工学院)杨庆祥 赵建周 马菊意

通讯地址:(455000 安阳工学院计算机科学与信息工程系)杨庆祥

(投稿日期:2005.12.12)(修稿日期:2006.1.14)