

TMS320DM642 的外部存储器接口引导

潘睿元, 张科

(西北工业大学航天学院, 陕西 西安 710072)

摘要:详细介绍了 TMS320DM642 DSP 芯片引导的特点和 EMIF 引导的过程, 设计了 8 位 EMIF 引导电路。最后, 给出二次引导的部分程序代码。实践证明, 该电路和方法在利用 TMS320DM642 DSP 芯片设计系统时非常简便, 具有很大的实用性。

关键词: 引导设计; DSP; TMS320DM642; EMIF; DSP/BIOS

中图分类号: TP274 **文献标志码:** A **文章编号:** 1008-1194(2008)S0-0005-03

Study of EMIF Boot for TMS320DM642

PAN Rui-yuan, ZHANG Ke

(School of Astronautics, Northwestern Polytechnical University, Xian 710072, China)

Abstract: Characteristic and process of TMS320DM642 boot are introduced. Then a boot circuit in 8 bit EMIF is designed. At last, the copy sections of custom boot code is given. Experimental results prove that the way is simple and convenient for system boot of TMS320DM642.

Key words: bootload; DSP; TMS320DM642; EMIF; DSP/BIOS

0 引言

DSP 的运行速度较快, 而存储程序和数据的 EPROM 或 FLASH 的速度较慢。DSP 片内的 RAM 速度很快, 为使 DSP 充分发挥它的能力, 须将程序代码放在 RAM 中运行。为了方便地将代码从片外 ROM 中搬到片内 RAM 中, TI 在出厂时固化了一段程序, 在上电后完成从 ROM 或外设将代码搬到用户指定的 RAM 中, 这个过程称为引导过程。

DSP 具有多种结构和片内资源, 因此不同系列的 DSP 其引导方式往往差异较大。即使在 TI 的 C6000 系列 DSP 中, 不同核心的 DSP 拥有不同的引导方式。众多的引导方式使得在 DSP 的设计与工程应用中, 关于引导的问题经常成为一个难点。

TMS320DM642(以下简称 DM642) 数字媒体处理器(Digital Media Processor)是德州仪器公司(TI)推出的基于 C64x 核心的 TMSC6000 平台 32 位高性能定点处理器^[1-6]。其具有较强的计算能力,

先进的 VLIW 结构, 与外围存储器连接主要通过 64 位 EMIF(外部存储器接口)。因为它集成了面向数字视频和图像应用的外围设备, 包括可配置视频端口、0/100 Mb 以太网(EMAC)、音频端口等, 所以目前在目标跟踪、机器人导航、自动驾驶、交通监视等领域得到广泛应用。DM642 采用了 L1/L2 高速缓存结构, 片内只有 2 Mb RAM, 不带 FLASH, 这使得其引导设计相对重要。

1 DSP 的 EMIF 引导过程

DM642 提供多种引导模式以适配不同的系统设备, 但 DM642 并没有单独提供设置引导模式的输入引脚, 而是共用 EMIF 的地址引脚 EA22 和 EA21 进行设置。当 DM642 复位后对这两个引脚电平采样, 然后根据不同的组合进入到对应的引导模式。表 1 列出了 EA22 和 EA21 的引脚不同状态的组合以及对应的引导模式。

* 收稿日期: 2008-03-20 修回日期: 2008-05-26

作者简介: 潘睿元(1978-), 男, 内蒙古临河人, 硕士, 研究方向: 嵌入式系统及应用。

表 1 DM642 提供的引导模式

AEA22	AEA21	引导模式
0	0	无引导(默认)
0	1	主机引导
1	0	保留
1	1	EMIF 引导

不同的引导模式下,DM642 的操作为:1)无引导:默认情况下选择无引导模式,此时 CPU 直接从内部存储器地址 $0x00000000$ 开始执行。注意,如果地址 $0x00000000$ 处的代码有错误,则执行结果是不可预测的。2)主机引导:系统复位后主机通过 CPU 的 HPI(主机程序设计接口)初始化 DSP 的存储空间。3)EMIF 引导: DSP 经外部存储器接口(EMIF)访问片外存储器,完成引导过程。

需要注意的是,DM642 具有 64 位的 EMIF,可以无缝连接 8 位、16 位、32 位、64 位的同步突发静态 RAM、同步动态 RAM 和异步器件,但在引导模式下只支持 8 位的 EMIF 引导。

DSP 的 EMIF 引导过程如下:1)DSP 复位后,CPU 会进入挂起状态(stalled state),EDMA 控制器从 CE1 空间起始处复制 1KB 的代码到地址 $0x00000000$ 处。在此过程中,EMIF 会将多个 8 位数据封装成一个 32 位的指令,然后 CPU 结束挂起状态。2)DSP 退出复位状态,从地址 $0x00000000$ 处开始执行拷入的代码。当用户程序大于 1 KB 时,需要进行二次引导。拷入的代码(此时为二次引导程序)先将外部主程序数据读入到 DSP 内部存储器空间相应地址,然后调用 `c_int00` 函数。3)`c_int00` 函数对 C 语言运行环境和 DSP/BIOS 进行初始化,然后跳转到主程序运行,完成二次引导,二次引导流程如图 1。

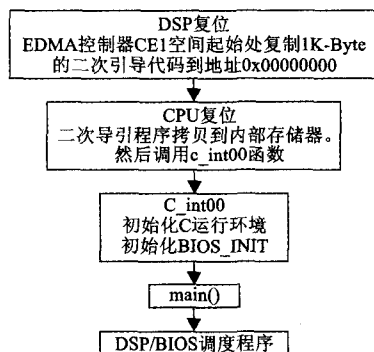


图 1 二次引导流程图

2 硬件接口电路设计

2.1 存储器选择

常用的外部引导存储器有 ROM、EEPROM 和 FLASH,本系统使用了 FLASH 作为引导存储器。FLASH 和 ROM 引导是 DSP 设计中的常用方式,二者有所不同。与 ROM 相比,FLASH 的优点是在系统可编程(ISP)功能,可以在线擦除、改写数据,有利于工程上的快速开发与维护升级,因此在 DSP 嵌入式系统中得到广泛应用。FLASH 的缺点主要由其结构决定,它的写操作比较复杂。DSP 仿真软件编译链接后生成二进制的 COFF 格式文件,不能直接写入 FLASH 中,还需通过 Hex 转换工具将 COFF 目标文件转换为标准的 ASCII 码十六进制格式(即 Hex 格式)。

Spansion 公司的 S29AL008D 是一款 4 Mb 的、只支持 3.0 V 的闪存,容量为 524,288 words (16 位字模式)或者 1,048,576 B(8 位字节模式)。字模式时数据通过 DQ15~DQ0 传输;字节模式时数据通过 DQ7~DQ0 传输。该设备可在采用了标准 3.0V VCC 电源的系统内进行编程,还可以通过标准的 EPROM 编程器进行编程。

主要特点有:3 V 单电源供电,可内部产生高压进行编程和擦除操作;支持 JEDEC 单电源 FLASH 存储器标准;只需向其命令寄存器写入标准的微处理器指令,具体编程、擦除操作由内部嵌入的算法实现,并且可以通过查询特定的引脚或数据线监控操作是否完成;可以对任一扇区进行读、写或擦除操作,而不影响其他部分的数据。

2.2 接口电路设计

DM642 与 S29AL008D 的接口电路设计如图 2 所示。该电路主要通过 DSP 的相关输出管脚来控制 FLASH 的擦除和读写。

EA22~EA3 为 DM642 的 EMIF 地址线,OE# 和 AWE# 分别为输出使能和写使能,CE1# 为片使能。A19~A0 为 S29AL008D 的地址线,DQ15~DQ0 为 S29AL008D 的数据线。

DM642 的 EMIF 地址线 EA22、EA21 通过上拉电阻设置初始值为 1,选择为 EMIF 引导。地址线 EA3 与 DQ15/A-1 连接,地址线 EA22~EA4 与 A18~A0 连接。由于 DM642 的 EMIF 引导模式是从外部 CE1 空间的起始处来引导,所以 DM642 的 CE1 和 FLASH 的片选 CE# 相连。输出使能 OE# 相连接。读使能 ARE# 和 WE# 连接。

S29AL008D 的 BYTE# 引脚接下拉电阻, 设为 0, 使得 S29AL008D 处于 8 位字节模式。该模式下, 引脚 DQ15/A-1 被设置为地址总线的最低位。8 位的 EMIF 引导下只使用了 DM642 的低 8 位数据线 ED7~ED0 与 S29AL008D 的 DQ7~DQ0 连接。

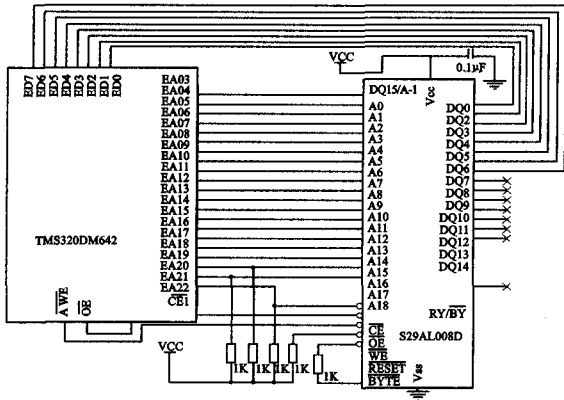


图 2 接口电路连接图

```

mvkh COPY_TABLE, a3
ldw *a3++, b1;          入口地址
copy_section_top:
ldw *a3++, b0;          地址增 1
ldw *a3++, a4;          ram 起始地址
nop 3
[! b0]b copy_done;      是否拷贝完
nop 5
copy_loop:
ldb *a3++, b5
sub b0, 1, b0;          减数计数 r
[ b0]b copy_loop;       跳转
[! b0]b copy_section_top
zero a1
[! b0]and 3, a3, a1
stb b5, *a4++
[! b0]and -4, a3, a5
[a1]add 4, a5, a3
    
```

3 二次引导程序设计

由上所知, DM642 在 EMIF 引导过程中的第一步中, 通过 EDMA 控制器从 CE1 空间起始处复制 1 KB 的指令程序到地址 0x00000000 处。这个过程是由 DSP 自动完成的, 如果用户程序长度小于 1 KB, 那么就不需二次引导, 但往往用户程序的长度都会大于 1 KB, 所以需编写小于 1 KB 的二次引导程序。

二次引导程序应该用汇编语言进行编写, 因为对 DSP 进行引导时并没有建立 C 语言的运行环境。二次引导程序主要完成以下任务: 1) 配置 PLL: DM642 有一个软件可编程的 PLL, 对它进行配置以便提高二次引导程序的执行性能。2) 配置 EMIF, 为访问 FLASH 作准备。3) 从 FLASH 中拷贝用户程序到内部存储器。4) 调用 c_int00 函数。

二级引导程序写在一个汇编程序 BOOT.asm (也就是 BOOT 段所存放的数据) 中, 并需添加到应用程序之中。对于 BOOT.asm 内容中关于配置 PLL 和 EMIF 口以及调用 c_int00 函数部分省略, 只给出关于拷贝应用程序那一段代码, 如下:

```

COPY_TABLE, equ 0x90000400
.sect ".boot_load"
.global _boot
_boot:
mvkl COPY_TABLE, a3; 拷贝表指针
    
```

4 结论

本文详细介绍了 DM642 芯片 EMIF 引导的过程, 并以 FLASH 为外部存储器设计了引导接口电路和二次引导程序, 设计简便, 可靠性高, 具一定代表性。能够简单、有效地解决 DM642 的引导问题。

参考文献:

- [1] TEXAS INSTRUMENTS. TMS320C6000 DSP External Memory Interface (EMIF) Reference Guide[M]. Texas: Texas Instruments Incorporated, 2008.
- [2] TEXAS INSTRUMENTS. TMS320DM642 Video/Imaging Fixed-Point Digital Signal Processor[EB/OL]. <http://focus.ti.com//it/sprs200e/sprs200e.pdf>.
- [3] TEXAS INSTRUMENTS. TMS320DM642 Technical Overview[R]. Texas: Texas Instruments Incorporated, 2002.
- [4] TEXAS INSTRUMENTS. TMS320C6000 Tools: Vector Table and Boot ROM Creation[R]. Texas: Texas Instruments Incorporated, 2004.
- [5] TEXAS INSTRUMENTS. TMS320C6000 Boot Mode and Emulation Reset[R]. Texas: Texas Instruments Incorporated, 2003.
- [6] 江思敏, 刘畅. TMS320C6000 DSP 应用开发教程[M]. 北京: 机械工业出版社, 2005.