

MPEG-4 视频解码器在 DM642 上的优化

王 洁, 李 强

(杭州电子科技大学计算机学院, 浙江 杭州 310018)

摘要:介绍了 MPEG-4 解码器的原理以及 DM642 处理器的特点,给出了在 DSP 上优化 MPEG-4 解码算法的方法。该优化算法已经能在 DM642 上达到实时播放的要求。最后给出了在 DM642EVM 评估板上的测试结果,展望了基于 DM642 处理器的 MPEG-4 解码器广阔的应用前景。

关键词:线性汇编;解码器;优化

中图分类号:TP391.094

文献标识码:A

文章编号:1001-9146(2007)06-0075-04

0 引 言

随着网络和多媒体技术的迅速发展,个人媒体播放器越来越受到人们的关注,MPEG-4 标准顺势而出并得到了许多厂商的支持。目前,MPEG4 编码器中已经实现了菱形搜索的优化算法^[1],低延时实时通信的方法也已经被采用^[2]。由于处理音/视频数据需要的运算量很大,一般采用 DSP 来完成这项工作。优化过的基于 ARM7TDMI 的 MPEG-4 视频解码器已经可以满足一般手持终端设备的要求^[3]。本文介绍了 MPEG-4 视频解码算法在 DSP 上的优化方法,在设计中采用了 TI 公司的 DM642 数字媒体处理器,实现了 MPEG-4 的优化解码算法。

1 MPEG-4 视频压缩标准及解码器介绍

1.1 MPEG-4 视频压缩标准

MPEG-4 于 1999 年 5 月形成国际标准,是一种基于对象的视音频对象编码标准。视频码率从 5kb/s 到 5Mb/s,音频码率从 2kb/s 到 64kb/s,是一个数据速率很低的多媒体通信标准。MPEG-4 的目标是要在异构网络环境下能够高度可靠地工作,并且具有很强的交互功能。

MPEG-4 标准支持新的或改进的功能可分成以下 3 类:(1)基于内容的交互性。基于内容的多媒体数据存取工具;基于内容的码流操纵和编辑;增强的时间域随机存取;(2)高压压缩率。提高编码效率;对多个并发数据流的编码;(3)灵活多样的存取。错误处理的鲁棒性,有助于低比特率视频信号在高误码率环境下的存储和传输;基于内容的尺度伸缩性。

1.2 MPEG-4 解码器

解码是编码的逆过程,主要分为纹理信息的解码、运动信息的解码和形状信息的解码,如图 1 所示。采用 simple profile 级别的解码器主要为纹理信息的解码和运动信息的解码。纹理信息的解码包括 VLC 解码、反重排、DC 和 AC 系数的预测解码、逆量化以及反 DCT 变换等。运动信息的解码主要包括运动信息的解析以及运动补偿等过程^[4]。

收稿日期:2007-05-18

作者简介:王 洁(1979-),男,湖北武汉人,在读研究生,视频编码技术。

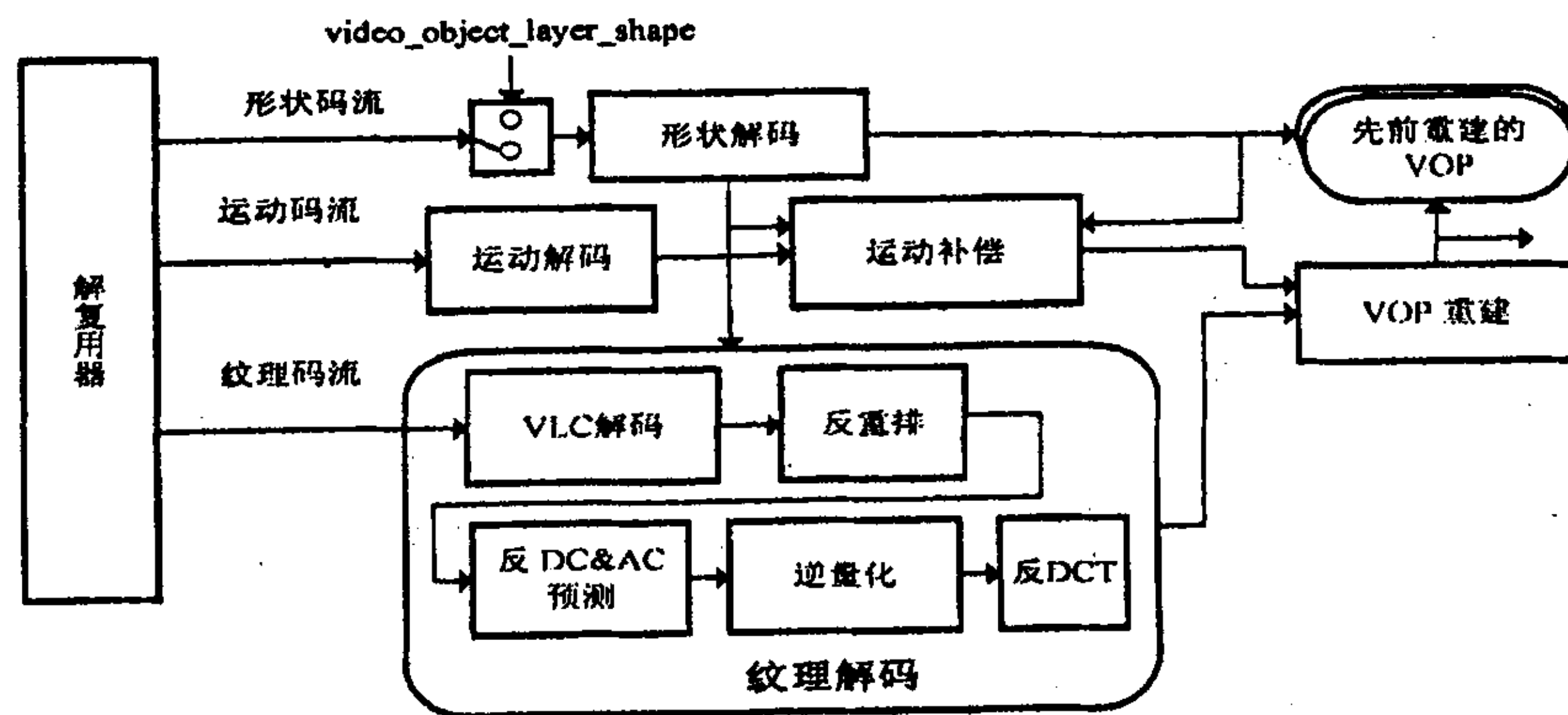


图 1 MPEG-4 解码器结构图

2 DM642 硬件开发平台

TMS320DM642 器件建立在德州仪器开发的第二代高性能 VLIW 架构 VelociTI.2 基础之上。该器件具有 VLIW 架构、2 级存储器/高速缓存层次结构以及 EDMA 引擎等关键特性,从而使其成为计算强度较大的视频/影像应用的最佳选择之一。利用 DM642 进行应用开发时,需要全面了解其特性与开销以实现最佳性能。以 DM642 为例在此列出其所有 DSP 关键特性:

(1)增强功能单元。DM64x 的 8 个功能单元中的 VelociTI.2 扩展包括加速视频与影像应用性能的新指令;

(2)L1/L2 分级存储器结构。16kb 直接映射的 L1P 程序高速缓存,带有 32 字节的高速缓存管线(8 周期 L1P 高速缓存缺失损失)。16kb 的双路关联 L1D 数据高速缓存,带有 64 字节的高速缓存管线(6 循环 L1D 高速缓存缺失损失);256kb 的 L2 统一映射 RAM/高速缓存(灵活的 RAM/缓存分配),四路关联高速缓存,带有 128 字节的高速缓存管线;

(3)位优先原则。低位优先(Little Endian),高位优先(Big Endian);

(4)64 位外部存储器接口(EMIF)。至异步与异步存储器的无胶合逻辑接口;

(5)1024MB 可寻址外部存储器空间;

(6)增强型直接存储器存取(EDMA)控制器(64 个独立通道),负责片内 L2 与其他外设之间的数据传输。

容量较大的两级缓存和 EDMA 通道是 DM642 高性能的体现之一,若能合理使用和管理,将能大幅度提高程序的运行性能。DM642 拥有丰富的片上外围设备接口,如图 2 所示。

(1)3 个可配置的双通道视频端口(VPO, VP1 和 VP2),每个端口又分成 A, B 两个通道并共享 5kbyte 缓冲区,这些端口为常用的视频编解码器提供无缝连接。

(2)多通道音频串口(McASP)。支持 DIT 传输接口;独立的时钟信号(发送和接收);8 个独立可分配的数据端口。

(3)10/100M 自适应以太网媒体接入控制器(EMAC)。符合 IEEE 802.3 规范,拥有可直接和 PHY 相连的媒体独立接口(MII);各 8 个独立传输和接收通道;支持半双工和全双工模式;支持 QoS。

(4)外围设备互连接口(PCI)。32 位地址/数据总线;66MHz 频率;符合 PCI2.2 标准。

(5)64 位外部存储器接口(EMIF)。支持同步和异步存储器;支持 8 位、16 位、32 位和 64 位外部器件;4 个独立的地址空间;3 个存储控制器。

(6)此外还包括 VCXO 内插控制口(VCI);管理数据输入/输出模块(MDIO);2 路多通道缓冲串口(McBSP);I²C 总线模块;用户可配置的 16/32 位主机接口(HPI16/HPI32);通用输入/输出端口等外设接口。

这些灵活丰富的接口以及 2 级内存/缓冲区结构和 EDMA 引擎使得 DM642 非常适合于视频编码算

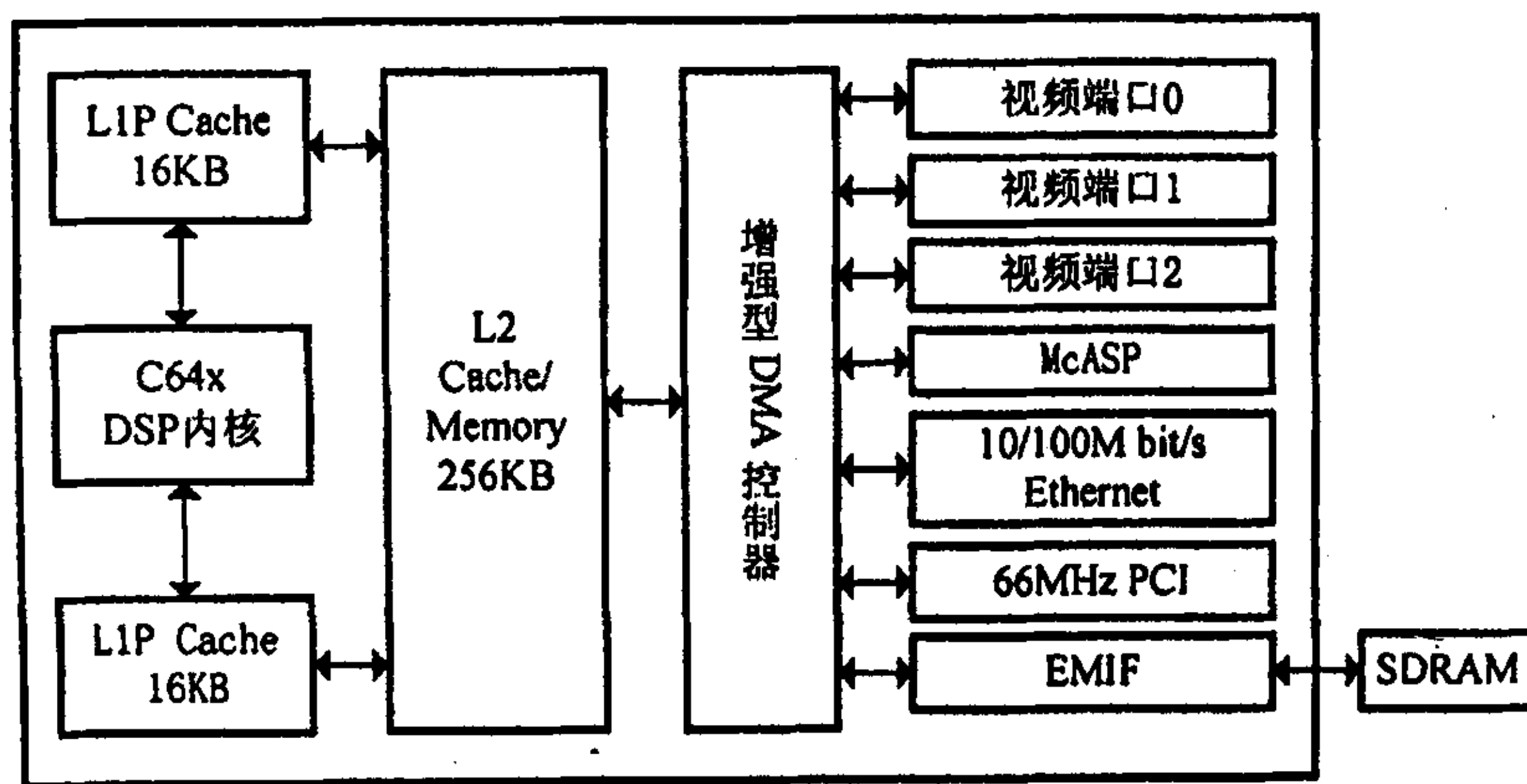


图 2 DM642 结构示意图

法的实现。

3 MPEG-4 解码算法的优化

优化可分为 C 语言级的优化、线性汇编语言级的优化和流水汇编优化 3 个层次。对这 3 个层次的优化过程进行详细说明。

3.1 C 语言级的优化

C 语言级的优化有以下方法：

- (1) 选用 C 编译器的各种优化选项自动优化；
- (2) 使用 `const`、`restrict` 等关键字，减少存储器之间的相关性，使编译器能够判别内存操作之间的相关性，找到更好的指令执行方案；
- (3) 少进行函数调用，一些小的函数用适当的内联函数代替直接写入主函数里，一些调用不多的函数，也可以直接写入主函数内，这样可减少不必要的操作，提高速度。但是这样同时增加了程序的长度，是一种利用空间换取时间的办法；
- (4) 使用 `intrinsic` 函数，它是 C64x 编译器专门提供的用于快速优化 C 程序的函数，与汇编指令相对应，执行效率非常高。将一些小的且调用多的函数用 `intrinsic` 函数代替可以极大提高程序效率；
- (5) 数据打包处理，即对短字长的数据使用宽长度的存储器访问，减少访问 CPU 的次数。内联函数 `-nassert` 有助于数据的打包处理。对于要使用的大量数据，采用 `-amemd8/-memd8` 伪汇编指令进行读写操作，并将获取的短型数据 (8-bit/16-bit) 通过打包指令 (`-pack2` 等) 整合为长型数据 (32-bit)，然后运用并行处理指令进行批量操作；
- (6) 充分利用 EDMA。高性能 DSP 的运算瓶颈很多时候在于数据的存取。这主要是由于访问外部设备非常耗时，使得内核利用率较低，大部分时间都处于等待数据的状态。DM642 所拥有的 64 通道 EDMA 解决了这个问题。编码中大量的数据移动操作，如进行逆 DCT、逆量化前的每个宏块数据的移动，以及重建图像从片内 SRAM 移到片外 SDRAM 等等，都可以由单独的 EDMA 通道来完成；
- (7) 在 DSP 里，乘除运算指令的执行时间远远超过逻辑移位指令，尤其是除法指令，因此在实际设计中，尽量用逻辑移位运算来代替乘除操作，减少指令的运行时间。

3.2 线性汇编语言级的优化

在经过 C 程序的优化之后，还不能满足性能上的要求，则可以通过 `profile clock` 工具找出效率很低的部分，使用线性汇编重新改写。本设计中程序主框架采用 C 语言编写，其它各关键部分的代码采用线性汇编实现。汇编优化是整个系统实现关键的部分，要想写出高质量的线性汇编代码，需要熟悉

DM642 的 CPU 结构和指令集,认真设计代码并充分利用编译器的反馈信息去合理修改代码。对 MPEG-4 解码器的汇编改写,主要是以下几个关键算法:半像素插值,运动补偿,逆 DCT,逆量化,VLC 解码。

3.3 流水汇编优化

书写流水汇编需要手工编排流水线,安排寄存器,规定并行性,考虑指令延迟,指定功能单元,交叉通路和数据通道等一系列工作。一个较好的流水汇编程序,其运行效率有时候是纯 C 语言程序的几十倍甚至几百倍。

鉴于手工汇编的开发难度大,TI 公司对 TMS320C64XX 的用户提供了功能强大的 1MAGF 1.113 库支持。在这个库中包含许多常用函数,可以完成 DCT/IDCT 变换、小波变换、DCT 量化等功能。这些函数都是优化过的,完全能够实现软件流水,效率很高。

4 算法性能及前景展望

在 DM642EVM 评估板上的测试结果如表 1 所示,对 CIF 格式的测试序列已经可以达到实时解码的要求。

表 1 解码器性能

单位(fps)

	优化前		优化后	
	平均速度	峰值速度	平均速度	峰值速度
编码	5	7	35	40
解码	15	20	67	70
编码并解码	2.5	4	25	29

随着嵌入式技术的发展,该优化算法可以应用到可视电话,视频会议及监控等领域中。本解码器还有很多可以优化的空间,现在只是对 CIF 格式的图像序列进行实时解码,以后还要实现对 D1 格式的图像进行实时解码,这样,优化后的解码器除了可以应用在上述领域外,还可以应用到 IP 机顶盒及网络电视中,具有十分广阔的应用前景。

参考文献

- [1] Alexis M Tourapis, Oscar C Au, Ming L Liou. Optimizing the MPEG-4 Encoder - Advanced Diamond Zonal Search[J]. IEEE International symposium on circuits and systems, 2000, 5(5): 28-31.
- [2] Olaf Landsiedel, Gary Minden. MPEG-4 for Interactive Low-delay Real-time Communication[D]. Kansas: The University of Kansas, 2003: 11-24.
- [3] 庄明渊, 杨军, 高谷刚, 等. 基于 ARM7TDMI 的 MPEG4 视频解码的实现和优化[J]. 电子工程师, 2004, 30(12): 5-7.
- [4] 钟玉琢, 王琪, 贺玉文. 基于对象的多媒体数据压缩编码国际标准 MPEG-4 及其校验模型[M]. 北京: 科学出版社, 2000: 472-477.

Optimization of MPEG-4 Decoder Based on DM642 Platform

WANG Jie, LI Qiang

(School of Computer Science, Hangzhou Dianzi University, Hangzhou Zhejiang 310018, China)

Abstract: Describe the principle of MPEG-4 decoder and the character of DM642 processor. The method of optimizing the MPEG-4 decoding algorithm and some optimization instances of using video instructions based on DSP are provided. The proposed optimization algorithm can be applied in real-time displaying on DM642 platform. Finally the testing result on DM642 evaluated board and the broad application prospect of MPEG-4 decoder based on DM642 platform are supplied.

Key words: linear assemble; decoder; optimization