

# H.264 视频编码在 DM642 上的实现与优化

Implementation and Optimization Design of H.264 Video Encoder Based on DM642 Platform

(1 哈尔滨工业大学(威海) 2 吉林电子技术学校) 许海燕<sup>1</sup> 闫健恩<sup>1</sup> 陈 静<sup>2</sup>  
Xu, Haiyan Yan, Jianen Chen, Jing

**摘要:**设计并实现了基于 DSP 芯片 TMS320DM642 的 H.264 编码器。详细介绍了 H.264 算法在 DSP 上的移植和优化。为使编码器达到实时应用的要求,采用基于 C64x CPU 的软件优化技术,对 H.264 的一些核心算法进行了 C 语言级和汇编语言级的优化,并在原算法上进行了改进,基本实现了 H.264 Baseline 的实时编码。

**关键词:**H.264;DM642;软件流水;运动矢量;帧间预测

**中图分类号:**TP39

**文献标识码:**A

**Abstract:** design and realize a video encoder of H.264 based on the DSP chip of TMS320DM642. The transplant and improvement Of algorithms of H.264 is described in detail. To meet all the conditions of real time application, optimization techniques of software based on C64x CPU are adopted to optimize some core algorithms of H.264 at C and assembly language level, and after the original algorithms improved, the real-time encoding of the baseline profile of H.264 is realized in the end.

**Key word:** H.264, DM642, software pipelining, motion vectors, inter prediction

## 1 引言

新一代视频编码标准 H.264 以实现视频的高压缩比、高图像质量、良好的网络适应性等优点,被广大视频应用产业接纳。相对于传统视频标准 MPEG-2、MPEG-4 而言,其在码率压缩效率上具有无可比拟的优势,在相同画面质量的情况下,H.264 需要的带宽只有 MPEG-4 的 1/2、MPEG-2 的 1/8。但是,H.264 算法非常复杂,其编解码的实时性难以保证,通常只能实现对中低分辨率视频的实时编码。本文在 DM642 上移植了 H.264 标准算法;在此基础上进行了有关程序结构、数据结构和算法的改进,以便利充分发挥 DSP 的性能;并进行了 C 语言级和汇编语言级的优化。

## 2 264 视频压缩编码算法的主要特点

H.264 压缩算法也采用与 H.263 和 MPEG-4 类似的基于块的混和编码方法,采用帧内(Intra)和帧间(Inter)两种编码模式。与以往编码标准相比,为了提高编码效率、压缩比和图像质量,H.264 采用了很多全新的编码技术,这些技术包括:

1. H.264 按功能将视频编码系统分为视频编码层(VCL, Video Coding Layer)和网络抽象层(NAL, Network Abstraction Layer)两个层次。VCL 完成对视频序列的高效压缩;NAL 规范视频数据的格式,主要提供头部信息以适合各种媒体的传输和存储。

2. 先进的帧内预测,对含有较多空域细节信息的宏块采用 4×4 预测,而对于较平坦的区域采用 16×16

的预测模式,前者有 9 种预测方法,后者有 4 种预测方法。

3. 帧间预测采用更多的块划分种类,定义了 7 种不同尺寸和形状的宏块分割和子宏块分割。采用更小的块和自适应编码的方式,使得预测残差的数据量减少,进一步降低了码率。

4. 1/4、1/8 像素精度的亚像素运动估计。

5. 多参考帧预测。

6. 残差图像的 4×4 整数 DCT 变换技术。

7. 新的环路滤波技术及熵编码技术等。

H.264 的这些新技术使运动图像压缩技术向前迈进了一大步,它具有优于 MPEG-4 和 H.263 的压缩性能,可应用于因特网、数字视频、DVD 及电视广播等高性能视频压缩领域。

## 3 264 视频编码器的硬件设计

### 3.1 DM642 DSP 芯片的特点

DM642 是 TI 公司开发研制的一款专门面向多媒体应用的专用数字信号处理芯片。该 DSP 内核时钟高达 600MHz,有 8 个并行运算单元,处理能力达 4800MIPS;同时 DM642 还带有三个视频口,均可输入或输出,支持 BT656,千兆以太网口,多路音频串口,66MHz PCI 等,可支持四路 D1 图像 30 帧的 MPEG-2 的实时压缩。TMS320DM642 存储结构分为三层:第一层 L1D(16K)、L1P(16K),存储容量小,存取速度快;第二层 L2(256K),存储容量和存取速度介于一、三层之间;第三层外部存储器,存取速度慢。DM642 还提供了 DMA(Direct Memory Access)机制,当 CUP 要访问存储

许海燕:助教 硕士

在外存某块区域上的数据时,它可以将该数据区的首地址、长度及结构信息提交给 DMA 控制器,传输工作由 DMA 控制器负责具体实施,这样在传输过程的同时,CPU 就可以进行其他的运算处理工作,更充分的利用硬件计算资源。根据 DM642 的这些性能,可用来实现 H.264 的压缩算法,以达到实时编码的目标。

### 3.2 视频编码器结构

DM642 视频编码器硬件结构如图 1 所示。首先主机通过 PCI 初始化 DSP 并对其加载程序,DSP 开始运行编码程序。摄像头输出的模拟视频信号经 SAA7113 视频芯片转化为数字信号,作为 DM642 VPORT 的输入,VPORT 输出 YUV 格式的图像,作为编码程序的输入。DSP 完成一帧图像的编码,通过 PCI 向主机发出中断;主机响应中断,从 DSP 的存储空间读取原始图像数据和压缩后的码流。Flash 用于存放程序,SDRAM 存储编码过程中的原始图像、参考帧及其他数据。

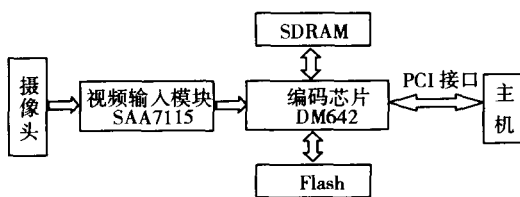


图 1 DM642 视频编码器硬件结构

## 4 H.264 编码的 DSP 实现

### 4.1 算法的移植和优化

虽然 H.264 代码可以移植到 DSP 来实现编码算法,可是由于代码是用 C 语言编写在 PC 机上实现的,没有结合 TMS320DM642 的各种特点,算法运行效率很低。所以首先要调整算法,以使 DSP 的性能充分发挥。

经过实验分析得出, H.264 的预测部分所占的计算时间几乎是总时间的 90%。所以算法优化的重点在预测模块。其中,模式选择、运动估计、运动补偿部分是比较费时的模块,项目中对这部分优化的效果是最明显的。另外,DCT 变换、反变换、量化、反量化、环路滤波部分的优化也是必不可少的。由于篇幅的原因,本文只对帧间预测编码模块的优化进行讨论。

目前,基于块匹配的视频编码是将图像帧划分为多个矩形块,运动估计就是在参考帧中寻找与当前待编码块最相近的矩形匹配块的过程。运动估计具体实现过程就是先进行运动向量预测,预测获得初始运动向量后,把这个初始的运动向量作为搜索中心周围的一个范围,对该范围内的矩形区域内的所有点进行匹配计算,从中选出最佳匹配点作为整像素搜索的结果。全搜索算法是快匹配运动估计中最直接和准确的实现方法,虽然最可以找到最优匹配结果,使运动估计精度最高,可是因为搜索范围内的每个像素点都要计算一次,运算量大,复杂度太高,影响算法的速度。对此,现已有多种对搜索算法进行改进的方法,来

减少搜索点数,提高搜索速度。现有的搜索算法一般都是通过减少搜索点数的快速算法,如:二维对数法、三步法(TSS)、新三步法、四步法、十字法、钻石法、菱形(DS)搜索法、六边形(HEXBS)搜索法等。

本文使用一种改进的菱形搜索算法。在算法改进中增加对搜索起点预测的计算,将原来以搜索区域的中心作为搜索起始点改为根据  $MV'$ 、 $MV1$ 、 $MV2$  及  $MV3$  分别计算出相应的 SAD 值,选择具有最小 SAD 值的运动矢量对应的位置作为起始搜索点,并将这个 SAD 值作为一个初始搜索判断域值。在搜索过程中,对于每一搜索点的 SAD 计算过程中都增加一个判断过程,如果计算的 SAD 值大于当前判断域值,则立即停止本次搜索,转入下一搜索计算;如果一次搜索完成之后计算的 SAD 值小于当前判断域值,则更新判断域值为此 SAD 值,继续进行后续搜索。这样可以减少搜索过程中的计算量,尽可能早的结束搜索。

实验证明,这种先对初始搜索点进行预测,然后以预测点作为搜索起点的方法,更充分的利用了时间及空间相关性信息,使得作为搜索起始点的预测点更加靠近最优匹配点,既加强了运动矢量中心偏置分布,减少了搜索次数,提高了搜索速度。

### 4.2 基于 DSP 的程序优化

如要利用 DM642 芯片的并行处理功能,提高程序的执行效率,必须采用合理的开发和优化流程,充分利用 C64x CPU 的 VLIW(超长指令字)和流水线结构对其进行优化,使程序无冲突地并行执行。本项目的程序设计使用的编译器是 TI 公司提供的 CCS 编译器,它支持 C 语言和汇编混合编程。优化的大体流程为:利用内联函数、编译器优化选项和其它 C 语言优化方法改进 C 代码;同时使用 CCS 的 profiler 工具检查其性能,如果代码仍不能达到所期望的效率则从 C 代码中抽出对性能影响很大的程序段,用线性汇编重新编写这段代码,然后使用汇编优化器优化该代码;或直接手工编写汇编,调整指令顺序和分配寄存器以增加并行能力,提高速度。

#### 4.2.1 C 程序的优化

C 程序的优化主要依靠开发环境 CCS 的编译器完成。可以选用的优化方法有:

1. 使用内联函数(intrinsics),快速优化 C 程序。
2. 减小存储器相关性。关键字 restrict 用来消除数据间的相关性,编译器从而可以安排语句的并行执行。
3. 数据打包处理,即对短字长的数据使用宽长度的存储器访问,减少访问 CPU 的次数。内联函数 \_nassert 有助于数据的打包处理。对于要使用的大量数据,尽量采用 \_amemd8/\_memd8 伪汇编指令进行读写操作,并将获取的短型数据(8-bit/16-bit)通过打包指令(\_pack2 等)整合为长型数据(32-bit),然后运用并行处理指令进行批量操作。

4. 软件流水。使用 CCS 提供的编译选项 o3 能进行最高级别的软件流水。对于循环中包含非内联函数代码调用的程序尽力展开,或将循环写到所调用的函数内部,以方便流水。将循环体代码过长的复杂循环体分解成若干个简单的小循环,以避免寄存器的数量不够不能形成流水;而对于过于简单的循环,则进行适当的展开或多个循环体的合并,以充分流水。

5. 合理分配变量的存储位置。根据片内存储器容量小而存取速度快,片外存储器容量大但存取速度慢的特点,在分配存储器的时候对于那些经常使用的变量放在片内,如 VLC 表、运动矢量、反量化、反 DCT 的系数以及其它中间变量等,而对于那些执行次数比较少或者比较大的变量如参考帧和当前解码出的帧则放在片外。此外由于编译和分配空间是以文件为单位的,所以把频繁使用的函数放在同一文件中,再将这个文件放入片内存储器以高效地利用有限的片内资源。

#### 4.2.2 用线性汇编改写关键代码

在经过 C 程序的优化之后,还不能满足性能上的要求,则可以通过 profile clock 工具找出效率很低的部分,使用线性汇编重新改写。本设计中程序主框架采用 C 语言编写,其它各关键部分的代码采用线性汇编实现。汇编优化是整个系统实现很关键的部分,要想写出高质量的线性汇编代码,需要熟悉 DM642 的 CPU 结构和指令集,认真设计代码并充分利用编译器的反馈信息去合理修改代码。

表 1 汇编优化前后函数所占时钟周期数对比表

优化函数	优化前(平均时钟周期)	汇编优化后(平均时钟周期)
SAD(16X16 宏块)	454017	17000
SATD(16X16 宏块)	283410	59790
DCT(8X8 宏块)	62815	14388
水平插值(16X16 宏块)	449184	90846

## 5 实验结果与性能分析

为了验证算法优化与程序性能优化的效果,使用两个具有代表性的 CIF 格式标准图像序列进行实验研究,一个是运动缓慢的视频序列“silent”,另一个是运动剧烈的视频序列“football”。实验环境为自主开发的 DM642 硬件平台。

表 2 h.264 编码器性能

序列		PSNR 值			编码速度(f/s)
		Y 分量	U 分量	V 分量	
silent	优化前	37.15	41.09	42.11	5.66
	优化后	37.07	40.98	41.96	40.18
football	优化前	35.00	37.43	38.36	4.08
	优化后	34.75	37.11	38.04	32.86

由以上实验结果可知,经过优化的 H.264 编码器

每秒能处理 32 帧~40 帧的 CIF 图像,而信噪比下降不是很明显。因此,优化后,编码器的编码质量下降微乎其微,而图像实时性大幅提高,达到了实时视频编码的要求。长时间的系统测试表明,编码器工作高效稳定。研究基于 DSP 的 H.264 编码器,具有很大的实用价值,它的优异的压缩性能也将在数字电视广播以及视频实时通信等各个方面发挥重要作用。

本文作者的创新点:本文描述了在 DSP 芯片 DM642 上实现了新一代视频编码标准 H.264 算法,重点讨论了 H.264 标准中间帧预测算法的改进,结合硬件芯片的特点和专有指令对算法进行优化,最后实现了高性能的实时编码要求。这一研究具有很大的实用价值,可以应用到数字电视广播及视频实时通信等各个领域。

参考文献:

- [1] 闫健恩,许海燕,林建秋.基于 ADSP-Blackfin533 的 H.264 视频编码器的实现,微计算机信息,2006,5-1:27-29.
- [2] Orchard M.T., Least square quantization in PCM [J]. IEEE Trans.Information Theory. 1982,3: p127-135
- [3] S.Zhu, K.Ma. A new diamond search algorithm for fast block matching[J]. IEEE Transaction on Image Processing. 2000, 9(2): 287-290
- [4] 毕厚杰. 新一代视频压缩标准——H.264/AVC [M]. 北京:人民邮电出版社,2005.1-148
- [5] 李方慧,王飞,何佩琨. TMS320C6000 系列 DSPs 原理与应用(第 2 版) [M]. 北京:电子工业出版社,2003
- [6] Y.-H. Kim, J.-W. Yoo, S.-W. Lee, J. Shin, J. Paik and H.-K. Jung. Adaptive mode decision for H.264 encoder [J]. Electronics Letters 2004, 9
- [7] Mehmet Kucukgoz, Ming-Ting Sun. Early-stop and motion vector re-using for MPEG-2 to H.264 transcoding [J]. SPIE-IS&T/ Vol. 5308: 932-936
- [8] Iain E. G. Richardson. H.264 and MPEG-4 Video Compression—Video Coding for Next-generation Multimedia [M]. John Wiley & Sons Ltd, 2005

作者简介:许海燕(1978-),女,内蒙古呼和浩特人,哈尔滨工业大学(威海)计算机科学与技术学院,助教,硕士,主要从事嵌入式系统、多媒体技术研究

Biography: Xu Hai-yan (1978-), female, huhhot, inner Mongolia, major in multimedia technology, embed system.

(264209 山东威海哈尔滨工业大学(威海)计算机科学与技术学院)许海燕 闫健恩

(132012 吉林电子信息职业技术学院)陈静

(College of computer Science and technology, Harbin institute of technology at weihai, weihai 264209, China) Xu, Haiyan Yan, Jianen

(Jilin Technology College of Electronic Information 132012) Chen, Jing

(投稿日期:2005.12.19)(修稿日期:2006.1.22)