

# DM642 上 G.729A 编解码算法的实现和应用

Implementation and Application of G.729A Algorithm on DM642

(清华大学)沈 勇 唐 昆

Shen, Yong Tang, Kun

**摘要:** 语音通信是多媒体通信的基础, G.729A 标准由于其高质量和低延迟在多媒体通信中被广泛应用; TI TMS320DM642 高性能处理器是专门为多媒体通信而设计的, 是组成多媒体终端的核心; 本文研究了 G.729A 算法在 DM642 上的优化方法和具体应用, 并实现了高效率的编解码器。

**关键词:** DSP; DM642; G.729A; 语音编码; 多媒体通信

**中图分类号:** TN912.32 **文献标识码:** A

**Abstract:** Audio is the base of multimedia communication, for its high quality and low delay ITU-T G.729A recommendation is widely used in multimedia communication areas. TI TMS320DM642 high performance DSP is the core processor of many embedded multimedia terminals. We do the research on optimization and application of G.729A upon DM642, and accomplish an efficient G.729A codec.

**Key Words:** DSP; DM642; G.729A; Audio Coding; Multimedia Communication

随着互联网络的发展, 基于网络的多媒体通信越来越引起人们的关注, 多媒体通信的基础是语音通信, 为此国际电信联盟电信组 (ITU-T) 创立了 G.711, G.723, G.729 等多个语音编码的标准, 其中 G.729 及其附录 A 以其较低的编解码复杂度, 较高的语音质量和很低的编解码延时获得了人们的青睐。

多媒体终端是通信网络的重要组成部分, 一个多媒体通信终端需要融合系统、传输、图像、语音、数据等多种功能, 这就要求其核心处理器具有强大的处理能力, TI 公司最新推出的 TMS320DM642 芯片正是为此设计的, 它为多媒体信息的处理和通信提供了丰富而强大的功能。因此如何在 DM642 处理芯片上实现和应用 G.729A 编解码器是一个值得研究的问题。

## 1 语音编码原理和 G.729A 编解码器

语音编码算法从上个世纪七八十年代兴起, 已经发展得相当成熟和完善。语音编码一般分为三种类型: 波形编码, 参数编码和波形参数混合编码。波形编码是以逼近声音波形为目标的, 其代表的算法有 G.711, 它的声音清晰度好, 语音的自然度高, 但是压缩效率比较差, 常在 32kbps 以上。参数编码是把人的声道抽象成一个发声模型, 对这个模型的参数进行编码, 特点是语音压缩效率高, 但是自然度比较差, 可以在极低速率进行编码。波形参数混合编码结合了以上两者的优点, 代表算法有 G.723, G.729 等, 能在 4-16kbps 的速率上进行高质量的语音合成。

沈勇: 硕士研究生

基金项目: 国家自然科学基金资助项目 (60272020)

G.729 采用的是共轭结构的代数码激励线性预测算法 (Conjugate Structure Algebraic Code Excited Linear Prediction, CS-ACELP), 这是一种基于 CELP 编码模型的算法。由于 G.729 编码器能够实现很高的语音质量 (MOS 分 4.1) 和很低的算法延时, 被广泛地应用于数据通信的各个领域, 如 IP Phone 和 H.323 系统等。G.729 是对 8KHz 采样 16bit 量化的线性 PCM 语音信号进行编码, 压缩后数据速率为 8Kbps, 具有 16:1 的高压缩率。

CS-ACELP 编码器是以码本激励线性预测编码 (CELP) 模型为基础的。编码器对 10ms 长的语音帧进行处理, 逐帧地提取 CELP 模型参数 (LP 滤波器系数、自适应码本和固定码本索引和增益), 然后对这些参数进行编码和传输。编码参数的比特分配显示在表 1 中。

表 1 G.729 码字分配表

参数	码字	子帧 1	子帧 2	每帧总比特数
线谱对 (LSP)	$L_0, L_1, L_2, L_3$			18
自适应码书延迟	$P_1, P_2$	8	5	13
基音延迟奇偶	$P_0$	1		1
固定码书指标	$C_1, C_2$	13	13	26
固定码书符号	$S_1, S_2$	4	4	8
码书增益 1 级	$GA_1, GA_2$	3	3	6
码书增益 2 级	$GB_1, GB_2$	4	4	8
总计				80

在解码器端, 这些参数用来恢复激励信号和合成

滤波器参数。重建语音是使激励信号通过线性预测(LP)滤波器滤波后得到的,如图1所示。其中,短时合成滤波器是一个10阶线性预测滤波器,而长时合成滤波器,或称基音合成滤波器,是利用自适应码本的方法来实现的。计算出合成语音后,还要进行后滤波以提高语音质量。

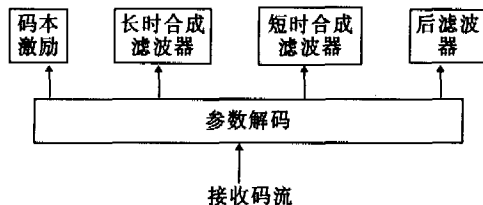


图1 G729 解码器示意图

G.729以10ms为一帧,编码时需要前一子帧作为参考帧,所以编码延时只有15ms,特别适用于实时通信系统。

G.729A是G.729的简化版本,两者的编解码结构相同,码流可以互通。主要的简化有:感觉加权滤波器采用量化的LP滤波系数,简化了自适应和固定码本的搜索,在解码器中只使用整数延迟,简化了谐波后滤波器。经过这些简化,G.729A的运算量比G.729减少约一半,而语音质量只有很小的下降(MOS分3.9),因此在实际的工程应用中一般都采用G.729A。

## 2 TI DM642 平台介绍

DM642是TI公司针对多媒体通信市场而推出的一款定点DSP处理器,它的内部时钟频率高达600MHz,8个并行运算单元,处理能力达到4800MIPS,外部总线频率100MHz。芯片集成了3个高精度、可配置的视频端口,10/100Mbps的以太网MAC,面向音频应用的多通道音频串口(McASP),66MHz 32bit的PCI口。(DM642 DSP处理器图略可向作者索取)。

DM642的核心设计有很多出色的地方,DM642采用的是高性能的超长指令字(Very Long Instruction Word, VLIW)架构,核心部分是一个RISC核和通用寄存器。DM642芯片内有64个32bit的通用寄存器,这比C62x多了一倍;DM642支持宽长度的存储器对短字长的数据进行访问和操作,可以在一个时钟周期里面进行4个8位的加法或者2个16位的乘法操作,另外还有增强的移位,取整,比较等的功能,这些都统称数据打包技术。它对速度提升的效果非常明显。

DM642设计的一个特色还在于它的EDMA(Enhanced Direct Memory Access)功能。EDMA控制器可以独立于CPU处理L2 Cache/SRAM和C64x外设之间的数据传输,它的EDMA增强至64个通道,能够同时处理64路不同内容(传输源地址、目的地址、传输数量、触发方式等)的DMA传输。

最后DM642的高性能还得益于DSP内部的两级

高速缓存(cache)的结构设计,芯片的第一级(Level 1)缓存包括16KByte的程序缓存(L1P)和16KByte的数据缓存(L1D),第二级缓存(Level 2)有256KByte,程序空间和数据空间是共用的。它可以设置成存储单元(memory),高速缓存(cache),或者是这两者的结合,具体的分配可以由程序员配置。两级缓存的结构设计有效地解决了DSP外部存储器时钟频率小于内部时钟频率的问题。合理利用两级缓存配合低工作频率的外部存储器,系统的效率能够达到全部使用高工作频率的内部存储器的80%到90%。

DM642强大的功能为多媒体信息的处理奠定了坚实的基础。与DM642配合使用的软件开发环境是TI的开发工具CCS(Code Composer Studio)。它包含有C编译器,汇编器,实时操作系统DSP/BIOS,主机与目标板之间的实时数据交换软件RTDX,实时分析和可视化工具等。

## 3 G.729A 在 DM642 上的优化和实现

G.729A编解码器在DSP平台上的实现需要经过以下几个步骤:PC上的算法实现和代码优化,代码向DSP平台的移植和针对DSP平台的代码优化。下面就这几方面进行逐一的介绍。

### 3.1 PC 机上的代码实现和优化

我们以ITU的G.729 Annex A代码为基础,这是一份定点的源程序,有比较好的代码结构和完整的输入输出测试序列,只要通过了各组测试码,就可以认为程序基本正确了。

首先做的修改是把分布于各个文件的静态变量提取出来,定义成全局的编码和解码的结构体,以便于内存的管理和代码的规范。它的另一个作用是在进行多路编码的时候,不同通路的编解码可以定义不同的实体,实现了数据的私有和程序的共享,而原先定义静态变量的方法不能实现多路编解码。

其次,编解码函数接口要修改成语音数据和编码比特作为输入输出,以便于外部函数的调用和系统的集成。

在进行了这些修改之后,用标准测试序列进行测试比较,保证正确之后准备向DSP端移植。

### 3.2 代码的移植

代码移植就是把PC上的C代码移植到DSP端,让它能够初步运行,主要需要考虑的问题是一些语法规则的修改和内存分配的问题。CCS允许程序员对代码的数据和程序区的物理地址进行分配,具体的设置在cmd文件里面进行。

### 3.3 CCS 上针对 DSP 的代码优化

初步移植的代码在DSP平台上运行效率十分低下,根本不能满足实时编解码的要求,所以有必要针对处理器进行代码优化。

首先要充分利用CCS自带的编译选项进行优化,

在 DSP 处理器性能突飞猛进的同时,编译器的效率也获得了长足的进步,常用的编译选项有 `-o3` 和 `-pm`, 是分别在文件级和程序级进行优化, 优化效果比较明显。

由于语音编码的特点,编解码的函数都是由一些基本的加减乘除的简单函数组织而成的,这些函数定义在 `BASIC_OP.C` 和 `OPER_32B.C` 两个文件里面,如果能够对这些简单函数进行内联指令(`intrinsic`)的优化,就能达到事半功倍的效果。内联指令是汇编指令的直接映射,具有很高的效率。例如:

```
#define mult_r(var1, var2) _mpylir(var1, var2)
#define L_add (L_var1,L_var2) _sadd (L_var1,
L_var2)
#define L_mult(var1,var2) _smpy(var1,var2)
#define L_shl(L_var1,var2) _sshvl(L_var1,var2)
```

等,基本函数的内联优化需要对原函数的定义和内联指令都比较熟悉。与此同时带来的一个问题是溢出保护位 `overflow` 的判断,这是基本函数里用来标识溢出的全局变量,它的作用等同于 `CSR`(Control Status Register)寄存器的 `SAT`(Saturation)位,当数据溢出时,`SAT`位被系统自动设置为 1,所以编解码函数里对 `overflow` 的判断可以转化成对 `SAT`位的判断。引用 `CSR`寄存器时需要在最开始的时候声明 `extern cregister volatile unsigned int CSR`。

G.729A 的代码有很大一部分的运算量集中在循环体计算中,因而针对循环的优化很有必要。DM642 芯片的 8 个并行运算单元对循环体的优化效果明显,在多重循环的时候需要把内部的小循环体拆分开来,使得代码结构清晰,编译效率提高,充分利用并行单元的处理能力。在循环体前用 `#pragma MUST_ITERATE(min,max)`语句来说明循环执行的最小和最大次数也能够提高编译效率。循环体的优化还要充分利用数据打包技术,由于 DSP 对数据访问的指令周期特别长,因此宽长度的存储器对短字长的数据的访问和操作能极大地提高效率,例如 `_mpy`内联指令可以进行一个 16bit 数的乘法,结果放在一个 32bit 数里面,`_mpy2`则可以进行两个 16bit 数的乘法,结果放在一个 64bit 数里面,效率至少提高了一倍。在运用数据打包技术的时候要注意数据地址的 32bit 对齐,否则在数据加载的时候会出现高低位倒置的错误。程序中定义的变量和结构体的地址都是 32bit 对齐的,而结构体里面的变量则是连续排列的,因此在我们定义结构体的时候需要仔细安排,保证结构体里的每一个数组的首地址都是 32bit 对齐的。下面是解码结构体 `G729DECPARM`的定义。

对于并行性不好的函数,单纯依靠编译器的优化还不够,有必要进行线性汇编或者并行汇编的优化,比较典型的是读写码流的操作,代码读写码流是先把

编码出来的参数映射成字节,然后把字节映射成比特,把这两步联合起来,能够节省很多的运算。在编写汇编函数的时候要注意状态寄存器的压栈和保护,否则在实时系统里面可能会出现不可预知的错误。

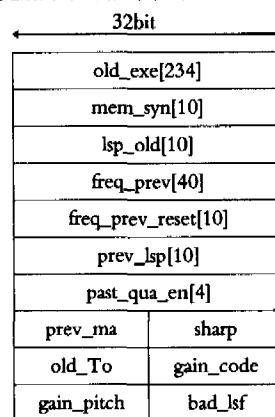


图 2 解码结构体定义

G.729A 的数据和代码长度比较小,可以全部放在 DM642 的片内,但是作为多媒体通信系统的一部分,片内资源十分宝贵,要预留给别的功能模块,所以只能把数据和代码都放在片外,它们的调度通过设置 L2 cache 来完成,设置 L2 cache 的指令是 `CACHE_setL2Mode(CACHE_128KCACHE)`,测试证明,当设置 128K L2 cache 的时候,整体效率与完全放在片内几乎无异。另外由于语音处理的数据量相对较少,数据的搬移不会对效率造成影响,所以不需要设置 DMA 进行数据访问。

#### 4 G.729A 的优化结果和系统集成

在完成了上述优化步骤之后,代码运行的效率大大提高。用 CCS 的 Profiler 工具进行测试,优化的结果如表 2 所示。

表 2 G.729A 优化结果(编解码器有共用的程序和数据)

G729A	Program Memory (KBytes)	Data Memory (KBytes)	Peak Loading (MIPS)	Average Loading (MIPS)
Encoder	63.53	12.44	5.56	5.50
Decoder	19.25	4.15	1.03	1.01
Encoder +Decoder	77.94	15.60	6.59	6.51

在国际上,TI 第三方 SIGNALS+SOFTWARE 公司实现的技术指标分别是编码器 5.6MIPS,解码器 1.1MIPS。编解码器一共 6.7MIPS。

测试结果表明 G.729A 编解码器的优化效率已经达到了国际先进水平,完全能够满足单路或者多路实时通信的要求。G.729A 编解码器集成的系统是经过 TI 公司认证的 H.323 通信终端,上面还集成了 H.264、H.263、G.723、G.711 等多种图像语音编解码器,因此对运算量和存储空间的要求都很苛刻。G.729A 代码占用的系统资源很少,为多媒体终端里图像编码、系统调度、数据传输等其他功能的实现提供了保障。(见 124 页)

时,把对数据处理模块的设置等操作也加在此驱动程序里,这些操作通过 ioctl 函数向进程提供接口。注册驱动程序的函数是: result = register\_chrdev(HPI\_MAJOR, "hpi", &hpi\_fops);

这里把数据处理模块上的通讯接口,即 HPI,作为一个字符型的设备。另外,由于缓冲区是共享的,须提供一个锁机制,使得在某个进程向缓冲片中写数据时,其它的进程不读或写该缓冲片。

#### 4 数据缓冲的建立

ARM 所在的中央处理模块上并没有大的存储设备,所以 uclinux 采集的数据必须及时地传送出去。以太网上通过交换机挂接着多个设备,在网络繁忙的时候并不能保证数据会被及时地传出去。解决这个问题的方法是开辟一个缓冲区,将暂时无法传出去的数据放在缓冲区中。由于没有 MMU 的支持, uClinux 不能提供内存保护机制,进程可以随意读取任何内存地址。这样,在带来方便的同时也增加了些麻烦。一方面表现在可以在进程中开辟缓冲区,在内核中用同样的地址使用该缓冲区;另一方面不利之处表现在开辟动态内存必须注意不能和其它进程发生重叠,以防内核泄漏。

在进程中开辟了 64 个数据缓冲片,这些缓冲片通过三个双向链表维持形成缓冲区。所有的缓冲片被挂在一个称为 b\_list 的双向链表中,退出进程的时候,应该将这些动态内存释放。同时,将存有有效数据(尚未被发送的数据)的缓冲片放在称为 b\_dirty 的双向链表中,将可以使用的缓冲片放在称为 b\_valid 的双向链表中。中断处理程序每次从 b\_clean 链表中取得一个缓冲片,存入数据后放到 b\_dirty 链表中;相反,发送进程每次从 b\_dirty 队列中取一个缓冲片,发送其中保存的数据,然后把它放到 b\_clean 链表中。这样可以在一定程度上为网络速度的不稳定提供缓冲。该分配策略保证了系统的实时性要求,并将网络数据传输率需求控制在可行范围内。

#### 5 结语

本文介绍了利用 ARM 系列 S3C4510B 和嵌入式系统 uClinux 实现基于网络的数据采集和传输。采取合理任务分配策略保证了系统的实时性要求,并将网络数据传输率需求控制在应用需求范围内。uclinux 不仅在信息家电、低端网络设备和工业控制领域中有较广的应用,本设计在网络化数据采集和传输方面给出了切实可行的应用方案,拓展了 ARM 与 uClinux 应用的新领域。该技术应用于机床设备检测系统,取得良好的效果。

参考文献

- [1]ALESSANDRO RUBINI. Linux Device Drivers(第二版)北京:中国电力出版社,2002.
- [2]Daniel P. Bovet, Marco Cesati.Understanding the Linux Kernel, 2nd

Edition.0' Reilly, December 2002

- [3]刘艳霞,张凡. 基于 ARM 的 100Mbit/s 以太网在数控系统中的应用[J].微计算机信息,2005,2:90-91

作者简介:杨健,男,1965年生,毕业于上海交通大学,现为北京工业大学博士研究生,高级工程师,主要从事网络监控、嵌入式技术、计算机应用与研究。发表论文二十余篇,取得多项省级成果。获省部级科技进步奖两项。E-mail:yangjian@emails.bjut.edu.cn;张慧慧,女,1943年生,北京工业大学教授,博士生导师。

**About the authors:**Yang Jian, male, received the B.S. degree in instrument engineering from Shanghai Jiaotong University, Shanghai, China, in 1988. Now he is Ph.D. candidate of Beijing University of Technology, and is also a senior engineer.His major interests is in network supervising, embedded technology and computer application.Zhang Hui-hui ,female, supervisor of Ph.D. candidate of Beijing University of Technology, her major interests is in mechanical engineering.

(100022 北京工业大学机电学院)杨健 张慧慧  
(College of Mechanical Engineering & Applied Electronic Technology, Beijing University of Technology, Beijing 100022,China) Yang, Jian Zhang, Huihui

联系方式:

(100022 北京市朝阳区平乐园 100 号 北京工业大学机电学院基础楼 405 室)杨健

(投稿日期:2005.6.26) (修稿日期:2005.7.6)

(接第 136 页) 长时间的系统测试表明,G.729A 编解码器工作高效稳定,语音还原清晰,编码延迟短,非常适合网络的语音通信。它达到了系统集成要求,已应用到了 DM642 平台实现的 H.323 可视电话系统中,在其它应用中也会有广阔的应用前景。

参考文献:

- [1]ITU-T Recommendation G.729 Annex A-Reduced Complexity CS-ACELPD, March 1996.
- [2]刘艳霞,张凡. 基于 ARM 的 100Mbit/s 以太网在数控系统中的应用[J].微计算机信息,2005,2:90-91
- [3]TMS320C6000 Programmer's Guide, SPRU198

作者简介:沈勇(1981.5-),男,硕士研究生,主要研究方向:嵌入式系统上的多媒体通信。Email:bibihu-lu@sina.com;唐昆(1945.10-),男,教授,博士生导师,研究方向包括语音编码、图像编码、多媒体系统和终端等。(100084 清华大学电子工程系微波与数字通信技术国家重点实验室)沈勇 唐昆

(Dept of Electronic Engineering of Tsinghua University, State Key Lab on Microwave and Digital Communications, Beijing, 100084) Shen,Yong Tang,Kun

(投稿日期:2005.6.26) (修稿日期:2005.7.6)