维普资讯 http://www.cqvip.com

TMS320F2812中断系统分析及其C语言编程

■ 华东交通大学　吴鹏　左丽霞

摘　要　中断处理是DSP应用系统中必不可少的一个重要环节。本文阐述DSP芯片TMS320F2812的中断机制和中断处理过程，并给出用C语言编程实现中断处理过程的思路和实例。

关键词　DSP　TMS320F2812　中断系统　C语言

引　言

TMS320F2812(以下简称"F2812")是TI公司主推的一款高性能32位定点DSP。它采用了先进的体系结构，具有功耗低、运行速度快和片内资源丰富的特点，在数字控制领域有着广泛的应用。

"中断"是指使CPU暂停执行当前程序而转去执行中断子程序(ISR)的过程，如果在同一时刻有多个中断触发，CPU会按照设置的中断优先级来依次响应中断。为了有效地对片内资源进行管理，系统对大部分的资源都会采用中断管理机制。

F2812的中断可由硬件(中断引脚、外部设备、片内外设)或软件(INTR、IFR指令或TRAP指令)触发。由于F2812的中断源多、中断机制复杂，在实际的应用过程中如果中断处理不好，中断程序的运行会产生混乱，而使得系统崩溃。本文结合应用实践，详细分析了F2812的中断系统和中断处理过程，并给出了采用C语言进行中断编程的思路和实例。

1　TMS320F2812中断系统

1.1　TMS320F2812的中断概述

F2812支持32个CPU级中断源，按用户在程序中控制的方式可分为两类。第一类为可屏蔽中断(maskable interrupt)。它可以通过软件来禁止或使能中断，由控制寄存器来控制，包括$\overline{INT1}$～$\overline{INT14}$、CPU数据记录中断(DLOGINT)和实时操作系统中断(RTOSINT)。其中$\overline{INT1}$～$\overline{INT14}$是普通的GPIO中断，DLOGINT和RTOSINT中断只是在实时仿真时使用。第二类为不可屏蔽中断(nomaskable interrupt)。它不能被软件禁止，包括所有软件中断(INTR、TRAP指令)、硬件中断NMI、非法指令中断(ILLIGAL)和硬件复位中断(Reset)。当F2812检测到不可屏蔽中断时，会立即转入相应的中断服务子程序。

F2812拥有丰富的外设，每个外设根据不同的事件可以产生一个或多个中断请求，而CPU级最多可以处理32个中断。如果有更多的中断触发事件，仅仅依靠CPU已无法处理。因此，F2812通过一个外设中断扩展器(PIE)来仲裁这些中断，如图1所示。它可以处理多达96个中断，大大增强了芯片的中断处理能力。

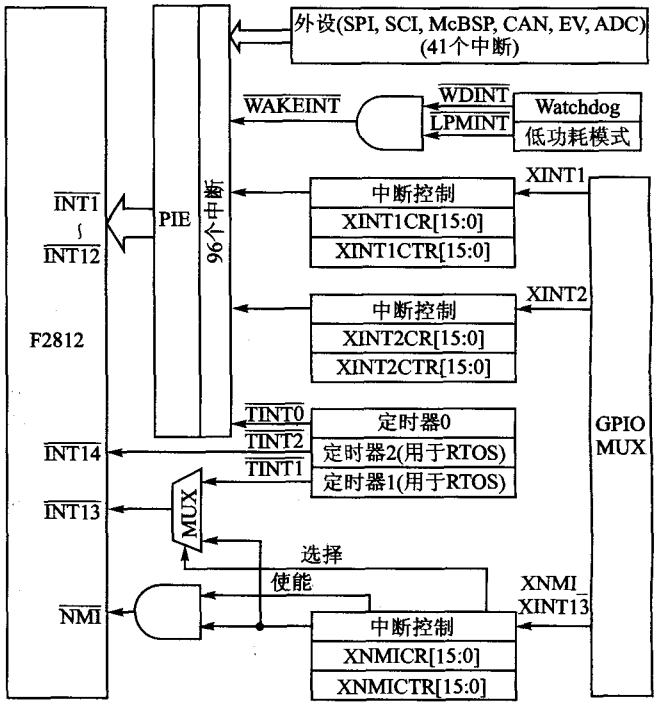

图1　TMS320F2812中断源

adv@mesnet.com.cn(广告专用)

维普资讯 http://www.cqvip.com

1.2 TMS320F2812 PIE 控制器的中断扩展原理

PIE 扩展出的 96 个中断分为 12 组，分别对应 CPU 中断$\overline{INT1}$～$\overline{INT12}$，每组 8 个中断复用成一个 CPU 中断$\overline{INTx}$。复用过程主要由 3 级中断使能来实现，如图 2 所示。

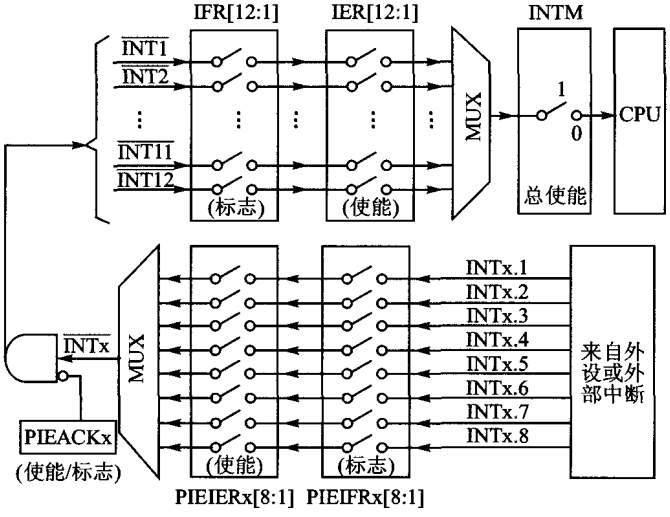

图 2 TMS320F2812 PIE 模块图

(1) 外设级中断

当外设有中断事件发生时，外设级中断标志寄存器(IF)相应的位将被置 1。如果外设级中断使能寄存器(IE)中相应的位也被置 1，则外设产生的中断将向 PIE 控制器发出中断申请；如果外设级中断没有被使能，则中断标志寄存器的标志位将保持不变，直到中断使能寄存器被置 1。因此，外设寄存器的中断标志位必须采用软件来进行清除。

(2) PIE 级中断

PIE 模块复用 8 个外设中断引脚向 CPU 申请中断。这些中断被分成 12 组($\overline{INT1}$～$\overline{INT12}$)，每一组有一个中断信号向 CPU 申请中断，因此 PIE 最多可支持 96 个中断。在 PIE 模块内每组中断有相应的中断标志位(PIE-IFRx. y)和使能位(PIEFERx. y)，另外每组中断还有一个响应标志位(PIEACKx)。

一旦 PIE 控制器有中断产生，相应的中断标志位(PIEIFRx. y)将被置 1。如果相应的中断使能位(PIEF-ERx. y)也被置 1，PIE 将检查相应的响应标志位(PIEACKx)，确定 CPU 是否准备响应该中断。只有相应的 PIEACKx 被清零，PIE 模块才能向 CPU 申请中断。如果同一个 PIE 中断组中同时有多个中断发生，则 PIE 按照组内的中断优先级来处理。

(3) CPU 级中断

当 PIE 向 CPU 申请中断时，CPU 级中断标志(IFR)位将被置 1。只有当 CPU 中断使能寄存器(IER)或中断调试使能寄存器(DBGIER)相应的使能位和全局中断屏蔽位(INTM)被使能时，CPU 才会响应中断申请。

综上所述，PIE 扩展中断数目，其最根本的原理就是增加了 PIE 一级的中断使能和优先级的判断。CPU 决定$\overline{INT1}$～$\overline{INT12}$的中断优先级，PIE 决定 12 组中断中每组 8 个中断的优先级。

1.3 TMS320F2812 PIE 中断向量表及映射选择

F2812 有 5 个可用的中断向量表，到底使用哪个取决于中断向量表映射模式的选择。控制中断向量表映射的比特位有 VMAP、M0M1MAP、MP/MC、ENPIE，它们对模式选择的影响如表 1 所列。在实际应用中，F2812 只使用 PIE 映射模式(VMAP=1，且 ENPIE=1)。

表 1 中断向量表映射模式

向量表映射模式	向量获取位置	地址范围	VMAP	M0M1MAP	MP/$\overline{MC}$	ENPIE
M1 模式	M1 SARAM	0x000000～0x00003F	0	0	X	X
M0 模式	M0 SARAM	0x000000～0x00003F	0	1	X	X
BROM 模式	ROM	0x3FFFC0～0x3FFFFF	1	X	0	0
XINTF 模式	XINTF Zone7	0x3FFFC0～0x3FFFFF	1	X	1	0
PIE 模式	PIE RAM	0x000D00～0x000DFF	1	X	X	1

当 F2812 运行时，扩展后的 PIE 中断向量表必须存储在 PIE RAM 中。PIE RAM 是 SARAM 中一个特殊的 256×16 的存储块，它的起始地址是数据存储空间的 0x000D00。

2 TMS320F2812 中断的编程控制

2.1 TMS320F2812 中断处理过程

整个中断处理过程可分为 3 个阶段：

第 1 阶段，接收中断请求。当有中断源发出中断申请后，F2812 在处理完必要的指令后会立即对中断申请进行响应。

第 2 阶段，响应中断。F2812 接收中断申请后，要对中断源进行识别。如果是可屏蔽中断，则首先要检查中断源对应的屏蔽位是否屏蔽了该中断；对于外设复用的中断，要接着检查 PIE 模块对应的屏蔽位是否被屏蔽(PIE-IER 寄存器)，响应标志位是否被清除(PIEACK 寄存器)；最后还要检查该中断对应的 CPU 级中断是否被屏蔽了(IMR 寄存器)，F2812 是否开放了可屏蔽中断(INTM=0?)。如果是 NMI(不可屏蔽中断)或是软件中断，则 F2812 立即进行响应。

维普资讯 http://www.cqvip.com

第3阶段，执行中断服务程序。中断响应后，F2812根据中断向量表取出中断服务程序(ISR)的入口地址，然后转入ISR中执行。

可以看到，1个外设复用的中断有5个开关控制：外设本身的中断使能控制位、对应的PIE中断使能控制位、PIEACK响应控制位、IMR寄存器中的使能位和总的使能控制位。

2.2 外设复用中断的编程控制

下面以事件管理器EVA的定时器1周期中断为例，说明用C语言对外设复用中断的编程控制。

说明：定时器1周期中断(TIPINT)，CUP级中断对应的是INT2；PIE级中断标志寄存器相应位是PieCtrl.PIEIFR2.bit.INTx4，中断使能寄存器相应位是PieCtrl.PIEIER2.bit.INTx4，响应寄存器相应位是PieCtrl.PIEACK.bit.ACK2；外设级中断标志寄存器相应位是EvaRegs.EVAIFRA.bit.T1PINT，中断使能寄存器相应位是EvaRegs.EVAIMRA.bit.T1PINT。

参考程序如下：

```
#include "DSP28_Device.h"   /*定义了所需寄存器*/
void main(void) {      /*主函数*/
    InitSysCtrl();     /*初始化系统*/
    DINT;              /*屏蔽全局中断(INTM=1)*/
    IER = 0x0000;      /*禁止所有的CPU级中断*/
    IFR = 0x0000;      /*清除CPU级中断标志位*/
    /*初始化PIE控制寄存器*/
    PieCtrl.PIEIER2.bit.INTx4 = 1;
                       /*使能PIE级中断(PIEIER2.4=1)*/
    PieCtrl.PIEIFR2.bit.INTx4 = 0;
                       /*清除PIE级中断标志位(PIE-
                         IFR2.4=0)*/
    PieCtrl.PIECRTL.bit.ENPIE = 1;
                       /*使能PIE*/
    PieCtrl.PIEACK.all = 0xFFFF;
                       /*清除PIE中断响应标志位*/
    InitPieVectTable(); /*初始化中断向量表(定时器1
                          周期中断向量为T1PINT)*/
    /*改变中断向量地址*/
    EALLOW;
            /*设置EALLOW位，允许调整PIE向量表*/
    PieVectTable.T1PINT = &Eva_Timer1_Isr;
                       /*调整PIE向量表*/
    /*使定时器1周期中断的中断向量指向临时的中断服
      务程序*/
    EDIS;   /*清除EALLOW位，禁止调整PIE向量表*/
    InitEv();          /*初始化EVA事件管理器中的定
                         时器1，设置周期*/
    EvaRegs.EVAIMRA.bit.T1PINT = 1;
            /*使能外设级中断(TIPINT=1)*/
    EvaRegs.EVAIFRA.bit.T1PINT = 1;
            /*清除外设级中断标志位*/
    IER |= M_INT2;     /*使能CPU级中断INT2*/
    EINT;              /*使能全局中断(INTM=0)*/
    ERTM;              /*使能中断调试寄存器DBGM*/
    EvaRegs.T1CON.bit.TENABLE=1;
                       /*启动定时器1*/
    for(;;);           /*等待中断*/
}
interrupt void Eva_Timer1_Isr(void) { /*中断服务程序*/
    …                  /*执行相应的中断操作*/
    EvaRegs.EVAIFRA.bit.T1PINT = 1;
                       /*清除TIPINT的中断标志*/
    PieCtrl.PIEACK.bit.ACK2=1;
            /*清除相应中断组的PIEACKx寄存器位*/
    EINT;              /*开中断*/
}
```

2.3 注意事项

① F2812响应中断后，CPU级中断标志寄存器(IFR)中对应的中断标志会自动清除，程序员在初始化IFR后不要再干预它。

② 不要清除PIE级中断标志寄存器(PIEIFR)的中断标志位，否则有可能丢失产生的中断。

③ 外设级中断标志寄存器的中断标志位不会自动清除，程序员必须在中断服务程序中采用软件来进行清除。

④ 当PIE的中断请求被送到CPU后，PIE相应的响应寄存器位(PIEACKx)被置1，并且保持不变，所以程序员要在中断服务程序中将PIEACKx置0，PIE模块的该组才能再向CPU申请中断。

⑤ F2812在响应中断后会自动将INTM置为1(除TRAP中断)，所以程序员要在中断服务程序中将INTM置为0，以开放可屏蔽中断。

⑥ 系统中PIE向量表用来存放每个中断服务程序的地址，在系统初始化时，需要定位中断向量表，在操作过程中也可对中断向量表的位置进行调整(见参考程序)。

结 语

本文较为详细地分析了F2812的中断系统结构，并且

adv@mesnet.com.cn(广告专用)

维普资讯 http://www.cqvip.com

以定时器1周期中断为例，给出了用C语言进行中断编程的方法。对于其他的中断源也可以依此进行设计。笔者使用的是合众达SEED-DSK2812开发板，在CCS3.1的开发环境下采用上述方法已经成功实现了对多个中断源的管理。实践证明，采用C语言进行DSP的中断编程是切实可行的。它可以大大提高DSP软件的开发效率。对于每个寄存器各位的意义等具体内容，限于篇幅不在这里介绍，读者可以查阅相关产品资料。

参考文献

[1] Texas Instruments. TMS320F28x System Control and Interrupts Reference Guide [EB/OL]. http://www.ti.com, 2003.

[2] Texas Instruments. TMS320F28x Optimizing C/C++ Compiler User's Guide[EB/OL]. http://www.ti.com, 2001.

[3] 张雄伟，陈亮，徐光辉. DSP芯片的原理与开发应用[M]. 第3版. 北京：电子工业出版社，2003.

[4] 苏奎峰. TM2320F2812原理与开发[M]. 北京：电子工业出版社，2005.

吴鹏（硕士研究生），主要研究方向为变电站自动化系统；左丽霞（硕士研究生），主要研究方向为变电所继电保护。

（收稿日期：2007-10-23）

"第五届IEEE国际嵌入式系统计算会议"征文通知

The Fifth IEEE International Symposium on Embedded Computing(SEC08)

Beijing, China October6-9,2008

http://conference.cs.cityu.edu.hk/sec 08/

SUBMISSION INFORMATION:

Go to the conference web site to submit papers.

Accepted papers will be published by IEEE Computer Society Press. Selected papers will be published on a special issue of Journal of Embedded Computing from IOS Press, The Netherlands.

IMPORTANT DATES:

Paper submission Due	April 2, 2008	Notification of Acceptance	June 1, 2008
Final camera-ready paper	July 6, 2008	Author Registration	July 6, 2008

"第五届IEEE国际嵌入式系统计算会议"（简称"SEC08"）拟于2008年10月在北京举办。本次会议由国际电子和电气工程师协会（简称"IEEE"）、中国电子学会、北京航空航天大学共同主办，中国电子学会嵌入式专家委员会、《单片机与嵌入式系统应用》杂志社承办，北京航空航天大学出版社协办。

SEC是目前国际嵌入式系统领域有影响的国际会议之一。SEC08会议论文范围包括当前嵌入式系统研究领域的诸多热点问题，届时将邀请国际嵌入式技术领域的知名专家、学者做相关主题报告。

本次国际会议论文集将由IEEE Computer Society正式出版。

详情请访问： http://conference.cs.cityu.edu.hk/sec08/

如有疑问请联系： contest@cie-eec.org

中国电子学会嵌入式专家委员会

2008年2月