

What's New in PADS[®] 9.0



目录

PADS 9.0

更新 Licenses

PADS Logic

从库中比较和更新元件

PADS Layout/Router

PADS Layout/Router 集成

差分布线功能增强

蛇形走线禁止区

圆弧拐角的蛇形布线

平滑处理时保护圆弧

Miters 自动布线进程

HCR 设置

新的 Tuning 参数

支持输出 IPC-D-356 格式网络表

支持 Flat DXF 格式输出

支持圆角和斜角的焊盘形状

单面板的 DRC 校验

Automation

3D 浏览器

支持制造流程

visECAD

CAMCAD Professional

DxDesigner

Navigator: 单击

Navigator: 拖拉页面

传播层次化的属性

Selection by Overlap

Ripped Net Spacing

DxDataBook 配置文件

窗口管理

增加的校验检查项目

ICT 浏览器中的拷贝/粘贴

QCV功能增强

拷贝/替换页面

ICE: 导入/导出ASCII文件

ICE: 全局信号的快速连接

设计诊断

HyperLynx 8.0

HyperLynx PI

HyperLynx SI

其他方面的增强

HyperLynx Analog

Add Source 对话框

管脚映射

蒙特卡罗分析

HyperLynx BoardSim 和 LineSim

HyperLynx Thermal

PADS 9.0

PADS 9.0 在 PADS 流程中增强和引入了令人激动的新功能，包括 PADS Layout、PADS Router、PADS Logic 和 DxDesigner，以及引入了新的工具和功能以提高设计效率，并提高了整个设计流程的集成性。另外，也修复和改善了之前版本软件的不足和缺点，请至网页查看详细 Release Notes 文档。

PADS 9.0 主要升级内容：

- 增强 Layout / Router 的集成
- SMS 工具集成
- 增强差分布线和蛇形布线功能
- 更多的焊盘形状定义
- 支持输出 IPC-D-356 格式网络表
- 支持输出 Flat DXF 格式
- 针对蛇形布线的禁止区域
- 单面板 DRC 检查
- PADS Logic 支持从库中更新元件

更新 Licenses

如果你在 PADS 9.0 发布前收到了一个 2009 的 license 文件，你必须到 Mentor 的支持网站 <http://www.mentor.com/supportnet> 下载一个更新的 license 文件，它包含 “xxxx” 以支持新的功能。

DxDesigner 的 licensing 比较特殊，在 Expedition 的 DxDesigner 中创建的原理图不能在 PADS 流程中修改，反之亦然。

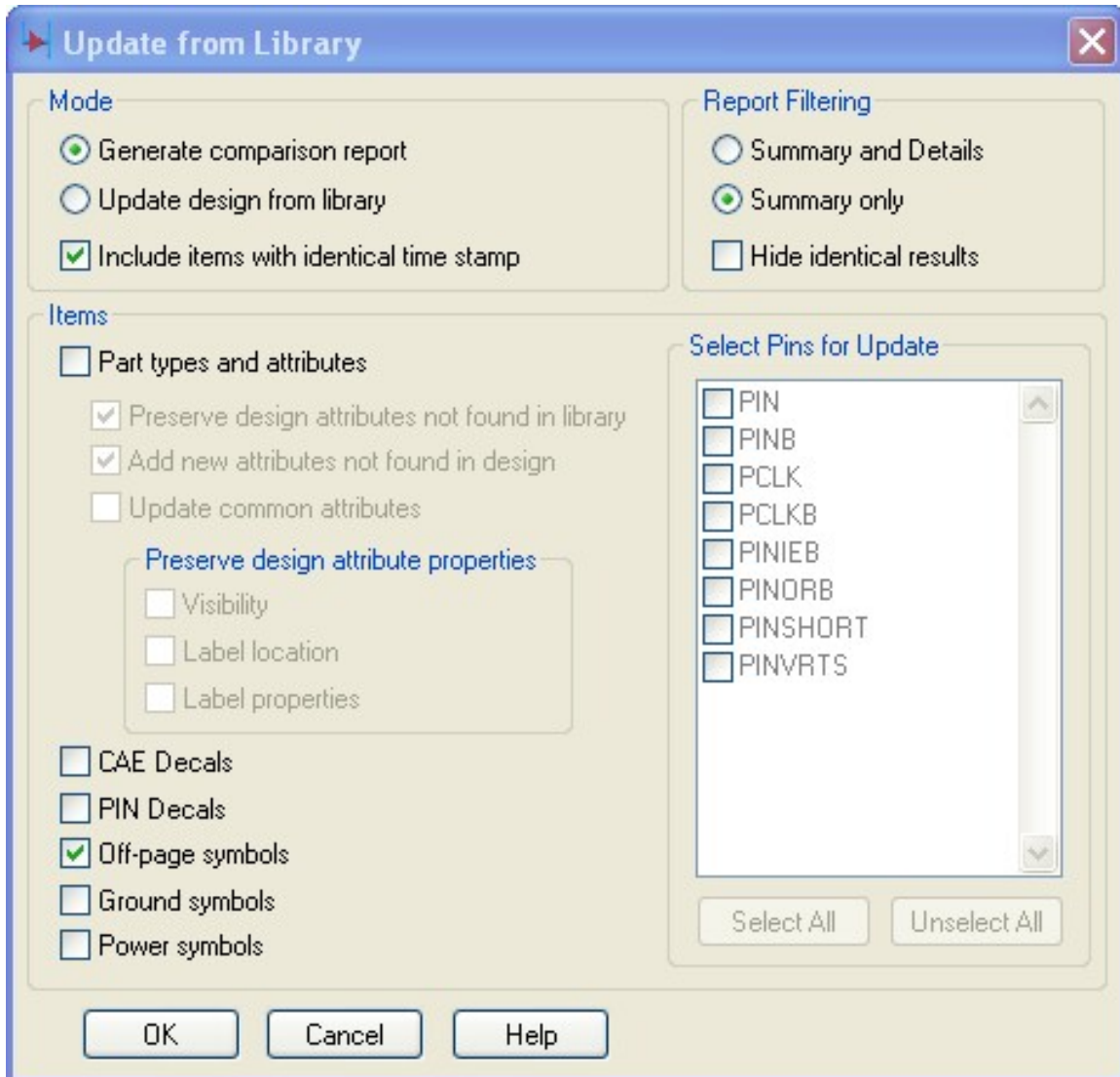
更多关于 licensing 的问题，请参考 *Licensing Mentor Graphics Software manual*。

PADS Logic

PADS Logic 的增强包括从库中更新和比较元件。

从库中比较和更新元件

设计人员总是希望确保他们使用的符号和元件信息与库中的最新信息保持一致，现在 PADS Logic 就能够将当前设计中的符号和元件与库中的相应元件进行比较，将报告所有的差异点，然后你可以选择哪些需要更新。现在可以比较每个符号和元件的时间戳、属性、Labels、Pins、Gates 等等。



PADS Layout/Router

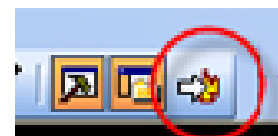
PADS Layout 现在已经得到了较多的增强和改善，主要集中于与 Mentor Graphics 旗下的其他产品的集成。

PADS Layout/Router 集成

现在，在 Layout 和 Router 之间的切换将变得非常简单，在 PADS Layout 和 PADS Router 中均在工具条上增加了一个新的图标按钮，使得设计文件在两个设计环境中的切换变得快捷和简单，大大提高了工程师的工作效率。

从 PADS Layout 到 PADS Router

点击 **Switch to Router** 按钮，PADS Layout 保存设计文件并在 Layout 中关闭文件；然后，自动开启 PADS Router 并打开设计文件，同时 PADS Layout 程序保持运行。



从 PADS Router 到 PADS Layout

点击 **Switch to Layout** 按钮，PADS Router 保存设计文件并在 Router 中关闭文件；然后，自动开启 PADS Layout 并打开设计文件，同时 PADS Router 程序保持运行。

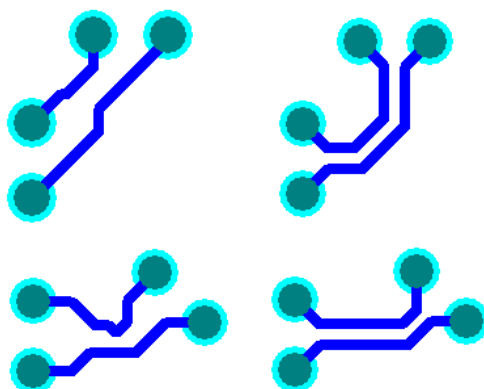


差分布线功能增强

在 PADS 9.0 中增强了几处针对差分布线的功能。

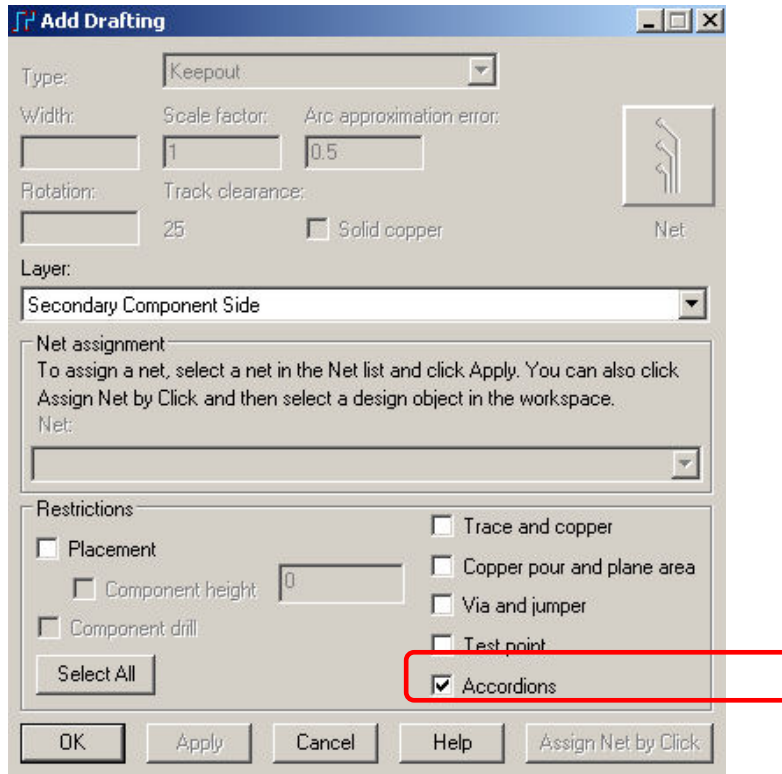
首先，在焊盘的出入口计算上，允许差分对以更短的路径走出更加对称的布线，这样，就使得差分对更短、更流畅、布线高效率，以及更好的电气性能。

其次，增强了差分对的微调功能。通过菜单 **Tools>Options** 进行设置，这个新的参数使得修正折叠走线不会出现在 gap 区域，以及只有差分对的长度差超过匹配容差长度时，才会进行折叠走线修正。



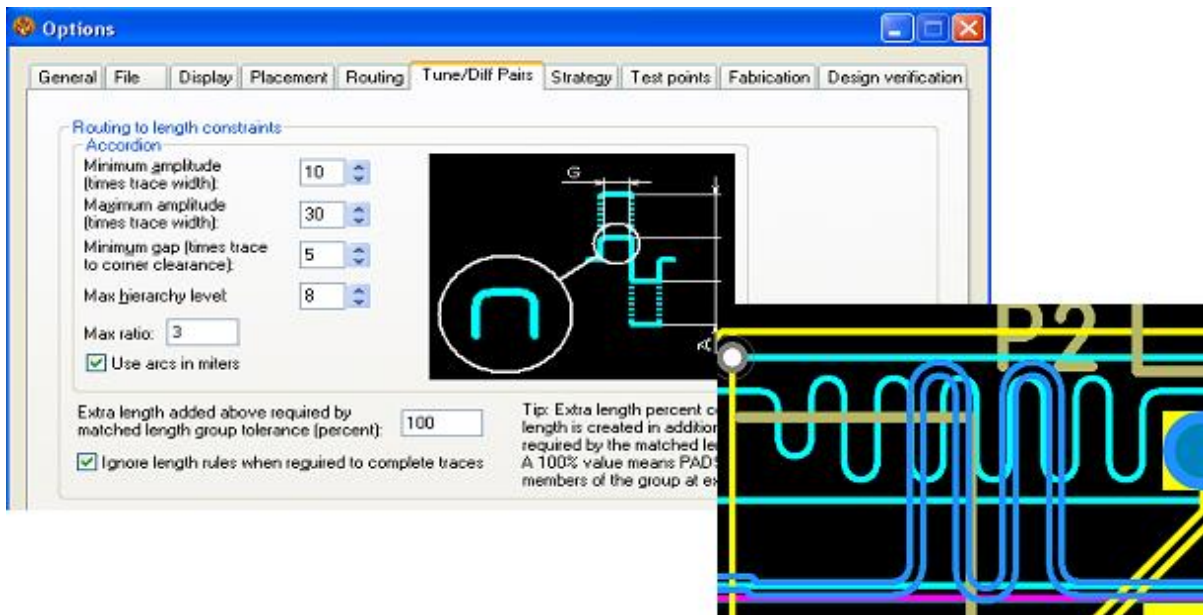
蛇形走线禁止区

在 PADS 9.0 中，增加了一种新的禁止区类型：accordion keepouts，在 PADS Router 的自动布线和交互式布线时生效。当对有最小布线长度约束的网络进行布线时，有时，PADS Router 可能需要从一个很多管脚的器件（例如 BGA 封装器件）中引出走线，那么如果立即添加蛇形走线，这可能阻塞布线通道，阻止了其他走线进入/引出 BGA 器件。这时，我们可以创建一个围绕器件的蛇形走线禁止区，Router 将被迫继续正常走线直至穿过禁止区到器件外面，这就减少了阻塞布线通道的风险以提高布通率。



圆弧拐角的蛇形布线

对于高速信号布线，圆弧拐角的蛇形布线显得至关重要。为了符合高速信号布线的要求，在自动布线或者交互式布线时，PADS 9.0 增强对于蛇形布线时圆弧拐角的支持。菜单 Tools> Options>Tune/Diff Pairs 下，增加了一个“Use arcs in miters”选择项，Miter ratio 设置控制圆弧的半径，此设置在自动布线和交互式布线下均有效。



平滑处理时保护圆弧

另外增加的一个选项位于菜单 Options> Routing 对话框中，“Preserve arcs during smooth”，这个选项可以在平滑处理时，保护之前完成的圆弧布线部分。

Miters 自动布线进程

现在可以通过菜单 Options> Routing>Miters 设置自动布线时自动创建圆弧导角。

HCR 设置

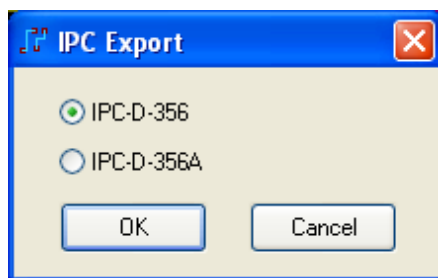
在菜单 Options>General>Display settings下，一个新的 HCR 设置，让用户很容易地识别到有元件规则关联的走线。

新的 Tuning 参数

在菜单 Options> Tune/Diff Pairs 下，新增加的 tuning 参数：Maximum Amplitude 和 Maximum Hierarchy level；同一个表项下，另外一个新的设置 Extra length added above required by matched length group tolerance (percent) 用于控制添加的额外长度相对于匹配长度组容差的百分比数，这个设置应用于所有的匹配长度的组，包括差分对和单端走线。

支持输出 IPC-D-356 格式网络表

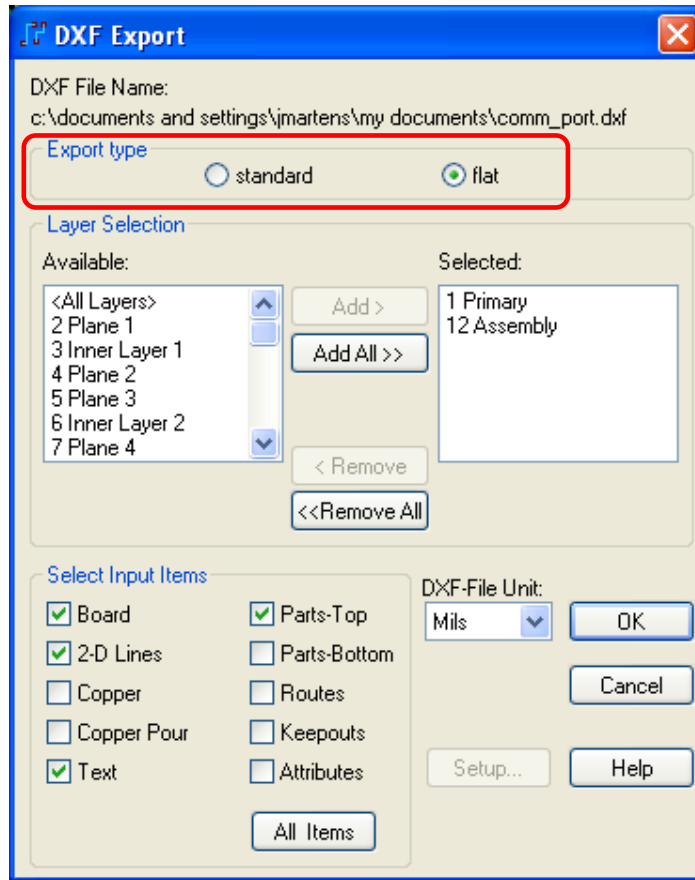
现在可以从 PADS Layout 中直接输出 IPC-D-356 和 IPC-D-356A 格式的网络表，这些文件可以被用于校验 Gerber 文件的正确性。



支持 Flat DXF 格式输出

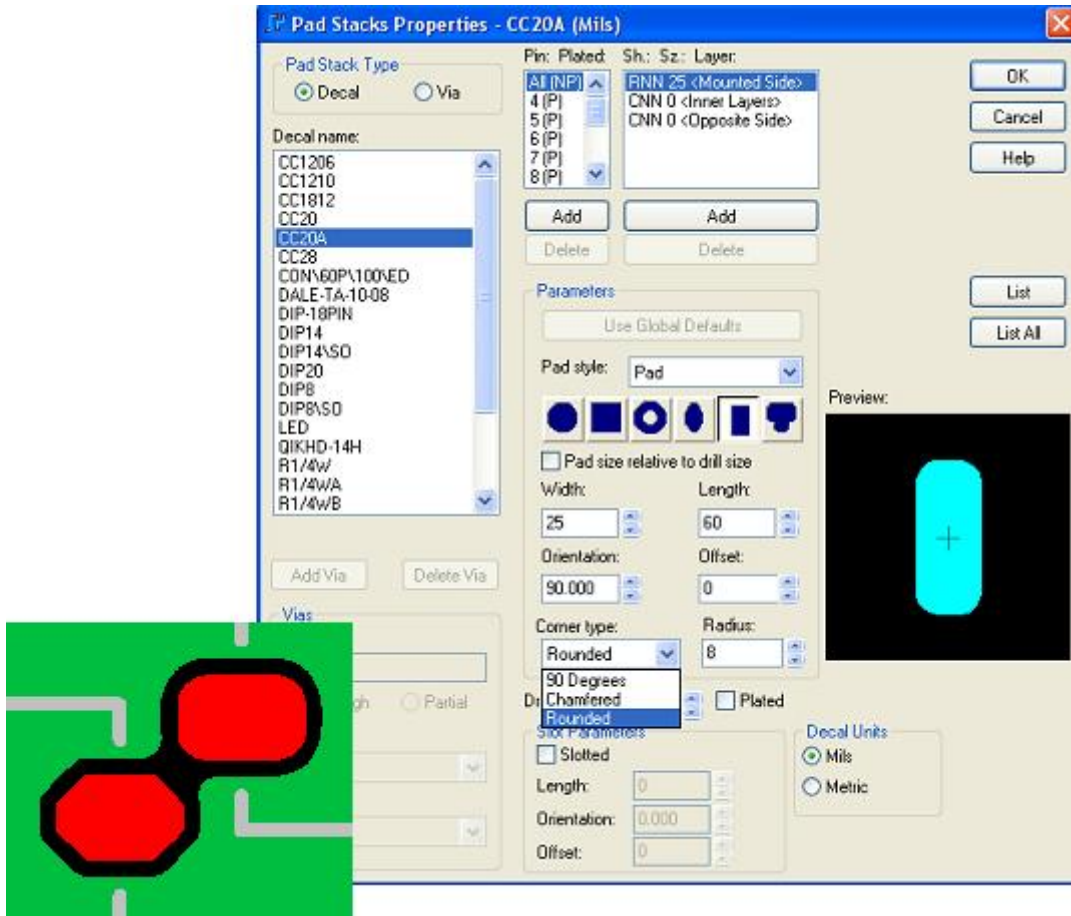
PADS Layout 现在支持一种新的 DXF 文件格式：Flat DXF，这种方式允许用户选择指定的输出数据，之前的 hierarchical 文件格式仍然被支持。

Flat DXF 文件结果更小，而且被选的输出数据更易于管理。另外，Flat DXF 文件格式更易于与机械工具软件的集成。



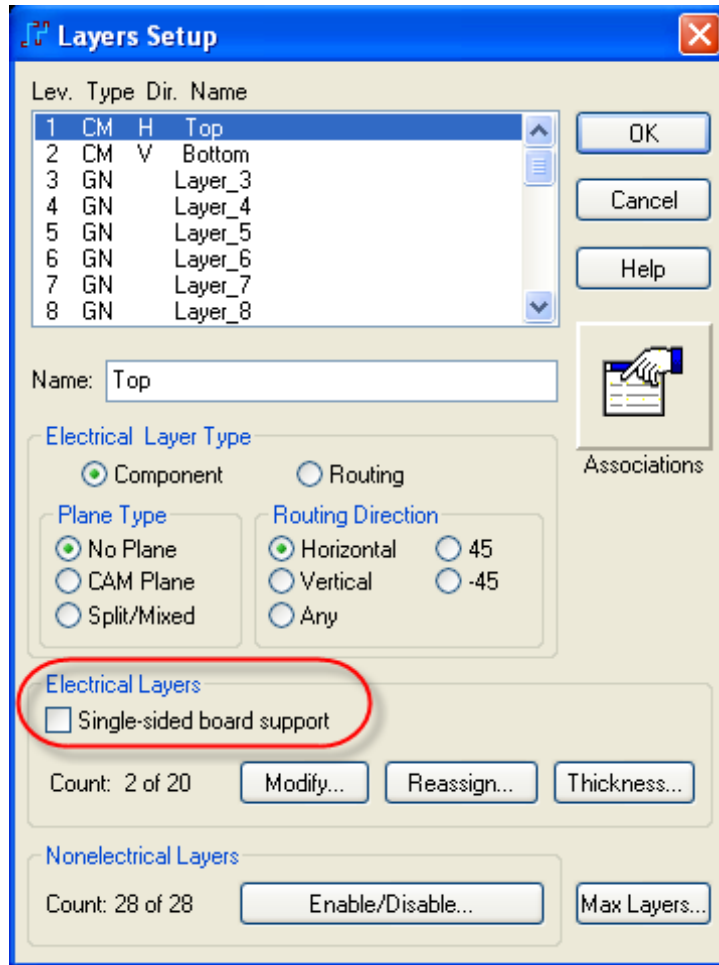
支持圆角和斜角的焊盘形状

焊盘现在可以被定义为圆角或者斜角。拐角类型现在可以被定义为90度、斜角或者圆角，以及自定义的圆弧角半径，同时这项功能也是为了符合 RoHS 的设计要求。



单面板的 DRC 校验

对于非金属化通孔的单面板，现在可以在设计校验中被正确地识别。如果设置了单面板属性，连通性检查规则将不再报告元件管脚的非金属化钻孔引起的连通性错误，金属化钻孔的元件管脚在 CAM 中将被视为非金属化钻孔。

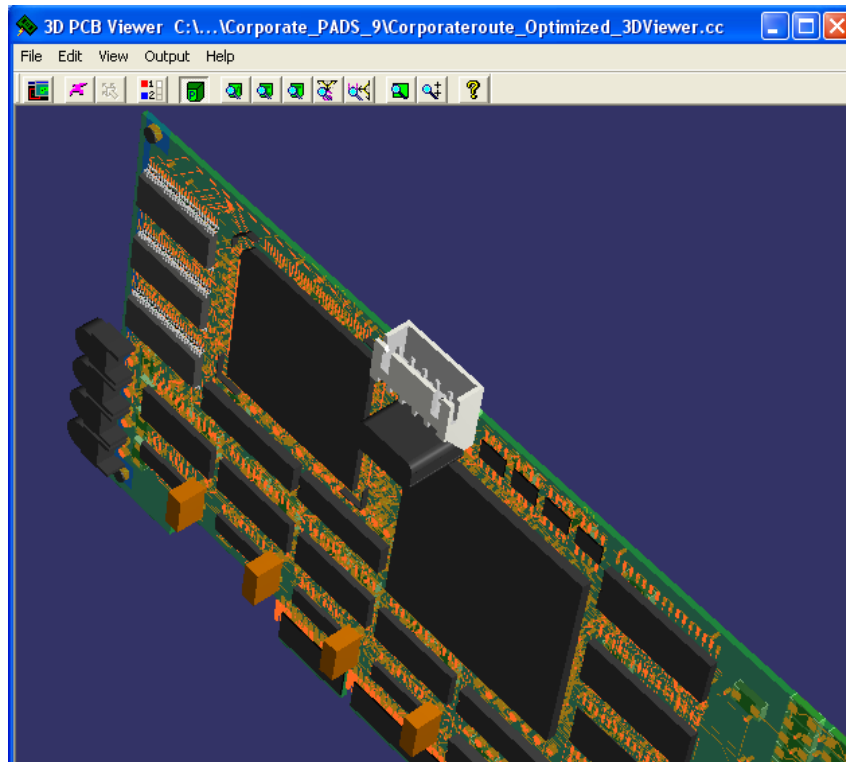


Automation

多项自动对象和方法被添加到 PADS Layout、Router 和 Logic 中，更详细描述，请参考在线帮助。

3D 浏览器

PADS 9.0 增加了三维浏览器，如果 Geometry.Height 属性有对应的值，三维浏览器将可见，它可以 3D 形式显示过孔和走线，浏览器提供了缩放和旋转控制。可选的升级模式增加了额外的功能，包括机械元件及外围更精确的浏览检查，以便于观察是否有任何结构上的干涉。

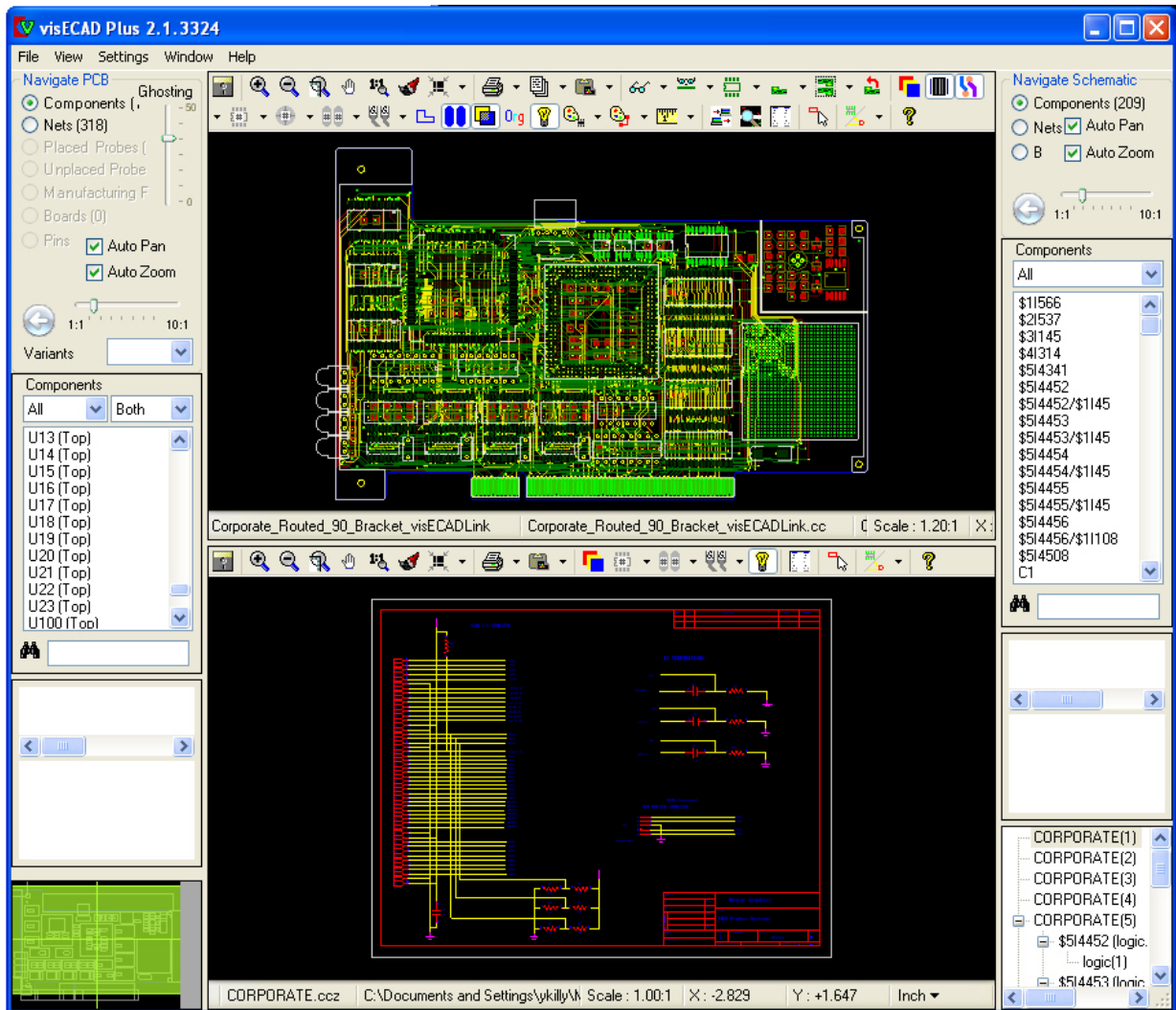


支持制造流程

PADS 9.0 增加了支持制造流程的产品，包括 Mentor Graphics visECAD、visEDOC 和 CAMCAD 产品，这些工具做为可选的插件与 PADS 流程集成。

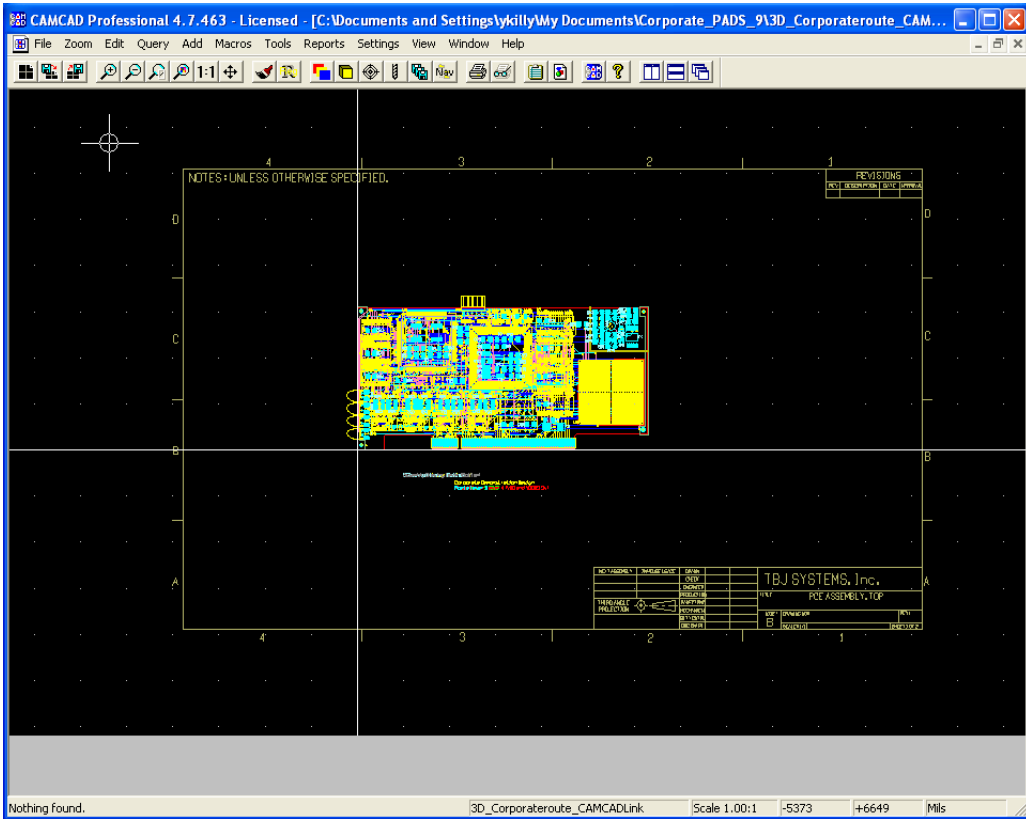
visECAD

这个工具作为协作浏览和标注工具，在软件里面所做的任何标注，可以导入回 PADS Layout 中。



CAMCAD Professional

CAMCAD 接口允许通过一键转换，将 PADS Layout 中的设计转换到 CAMCAD 中，CAMCAD Professional 提供了在设计 and 制造流程中的一个连接，可以对 PCB Layout 中的数据进行 DFM 和 DFT 检查分析，它也可以针对不同的制造设备，被用于创建装配文档、测试文档和检视文档。



DxDesigner

在 PADS 9.0 发布包中的 DxDesigner 软件也得到了许多功能上的增加和改善，主要增强点如下。

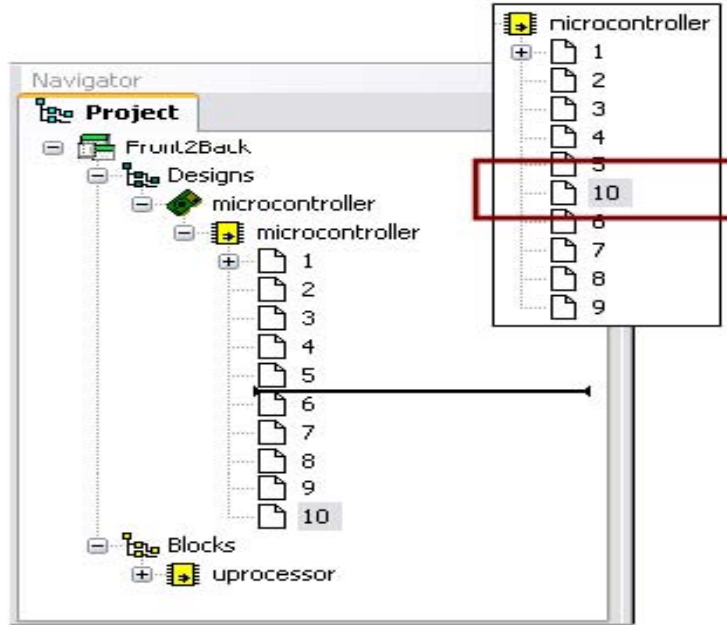
Navigator: 单击

现在，Navigator 中只要一个简单的单击操作就可以打开页面，或者编辑窗口中相关目标内部互连表（ICT），在 Navigator 中选择多个目标时，将根据被选目标打开多个页面或者 ICTs，越多目标被选中，将花费更长的时间打开所有的窗口。

Navigator 的某些操作不需要打开窗口（例如：Copy），现在一个单击既不会触发编辑器中的交叉探测，也不会打开一个新窗口；双击目标将打开编辑窗口。

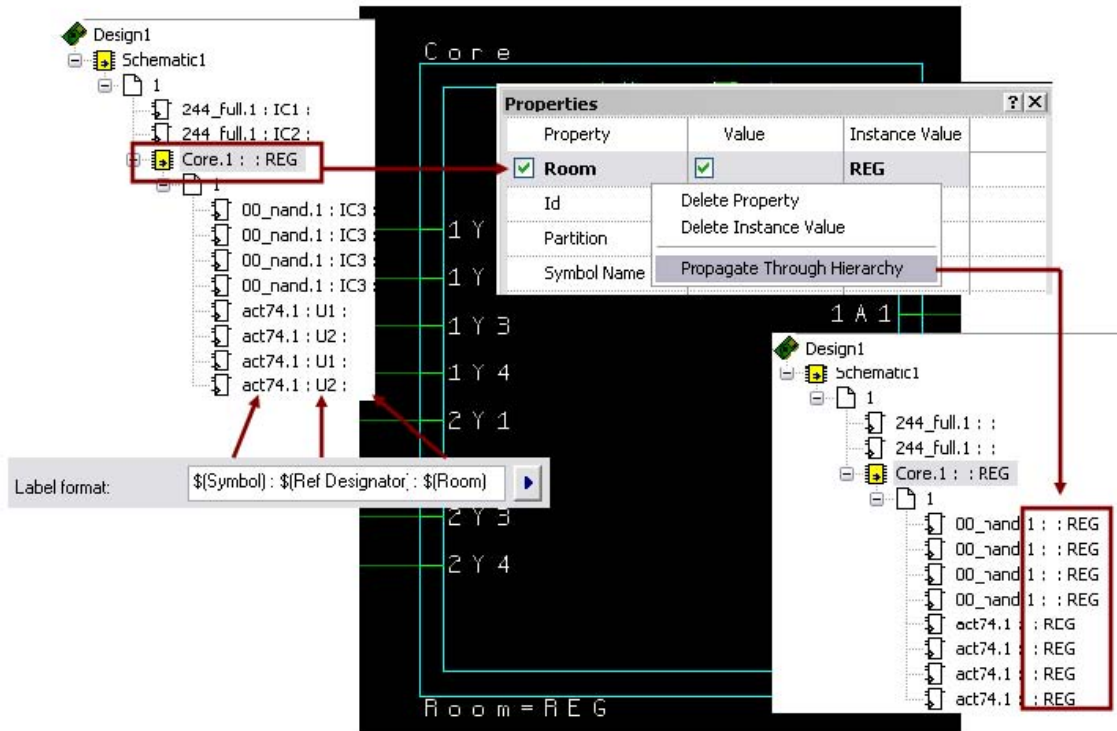
Navigator: 拖拉页面

如需要在 Navigator 中改变页面的顺序，用户可以选择一个页面，然后点击鼠标右键，通过右键菜单中的 Move Up 或 Move Down 选项进行上下移动页面；现在，也可以使用鼠标直接拖拉的方式进行重新排序。



传播层次化的属性

用户现在可以在 Block 上设置一个属性，然后它将自动地传播到下级的所有元件中。属性值并不是强制的，在下面的层次图上可以手动进行修改。

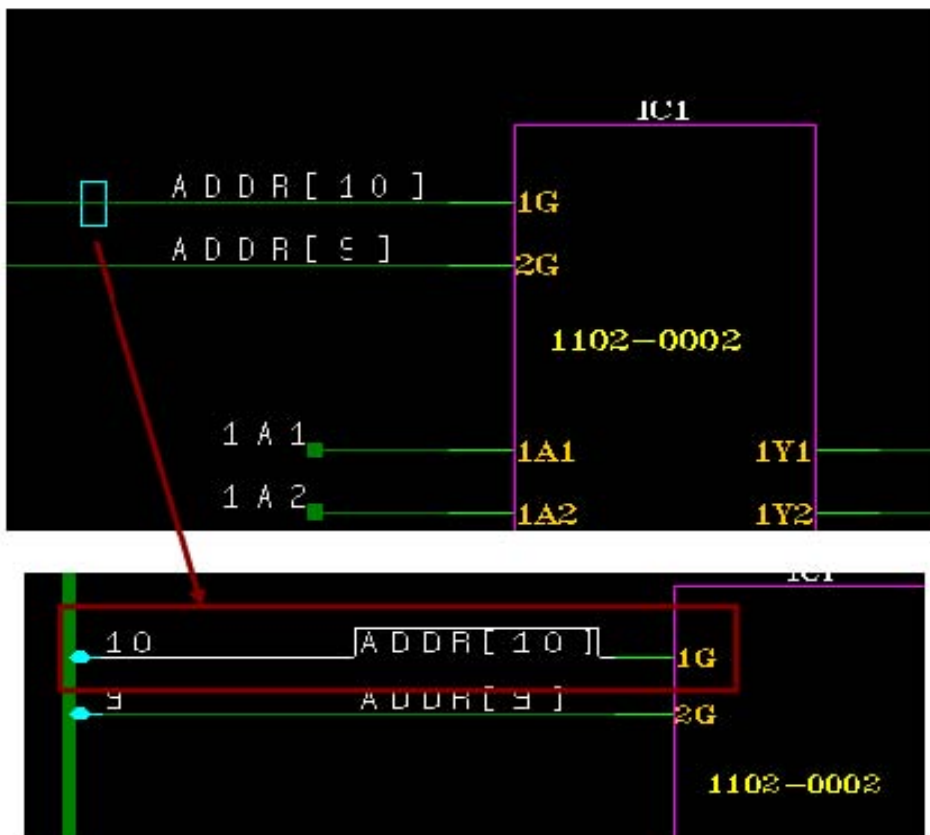


Selection by Overlap

现在增加了一种新的“Selection by Overlap”模式。这种模式可以通过菜单 Setup / Settings / Advanced 下进行设置。

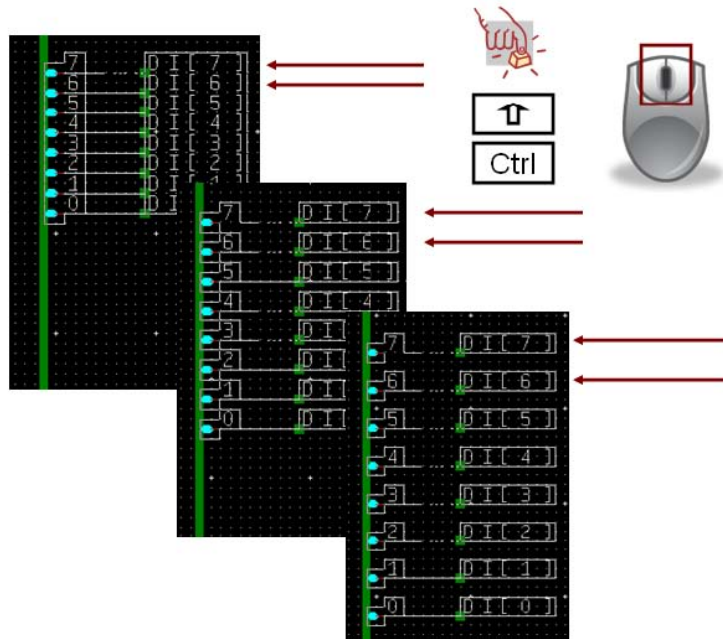


Selection by Overlap 被勾选模式时，当通过鼠标框选目标时，只要框选区域包含部分被选目标，那么目标将被选中，而不需要将整个目标完整地包括在选框区域内。



Ripped Net Spacing

当需要截断总线位时，用户可以动态地通过按 <Shift>+<Ctrl> 键和鼠标滚轮来改变位间隔。



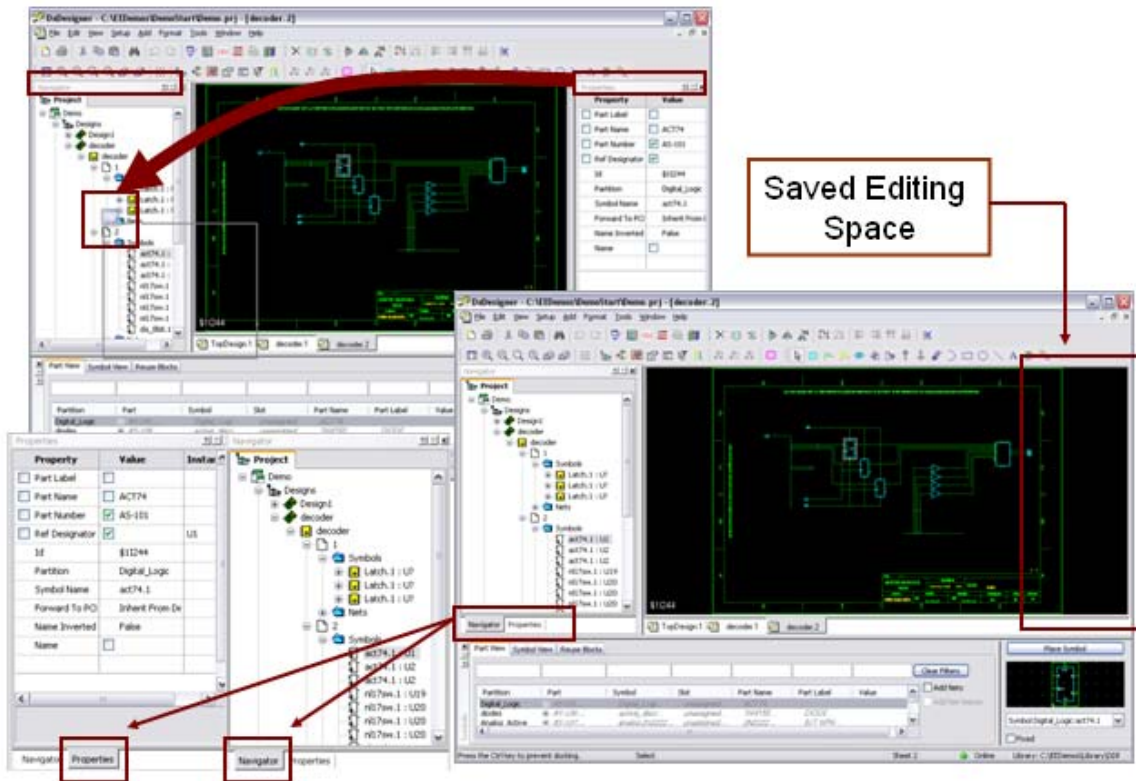
DxDataBook 配置文件

DxDataBook 配置文件现在可以被引用为项目设置并保存在项目数据中（在 .prj 文件中 KEY DBCFile），可以通过菜单 Settings 对话框中的 Project 部分进行设置。配置文件被写成ASCII（XML格式），并可以做为 scripting 脚本文件，文件可以被任何的网页浏览器打开，仍然支持二进制文件并可以在项目文件中应用。

窗口管理

在 DxDesigner 中管理多个窗口有时会比较困难，特别在只有单显示器的环境。定位或可移动窗口的方式给用户提供了一种方便的排布窗口的方法，可是，当定位了许多窗口在主窗口周围时，编辑主窗口的可用空间将被大大压缩了。

为了保持最大的编辑主窗口的空间，一种办法是将多个窗口组织到一起形成一个窗口组。在 PADS 9.0 中，用户现在可以拖动一个窗口到另外一个窗口中的小方形指示框中，系统将自动创建一个窗口组，并在底部显示各个窗口的表，这样就可以很方便地点击选择显示需要的窗口。这种机制不仅仅只限于两个窗口，并且底部的窗口表位可以很方便地通过鼠标拖拉的方式重新排序。



增加的校验检查项目

校验设计中增加了超过30项新的检查项目，以防止设计上的错误风险，包括更多的连通性检查、电源和地的检查、器件规范检查等等，检查项目已经被重新排序和分类。

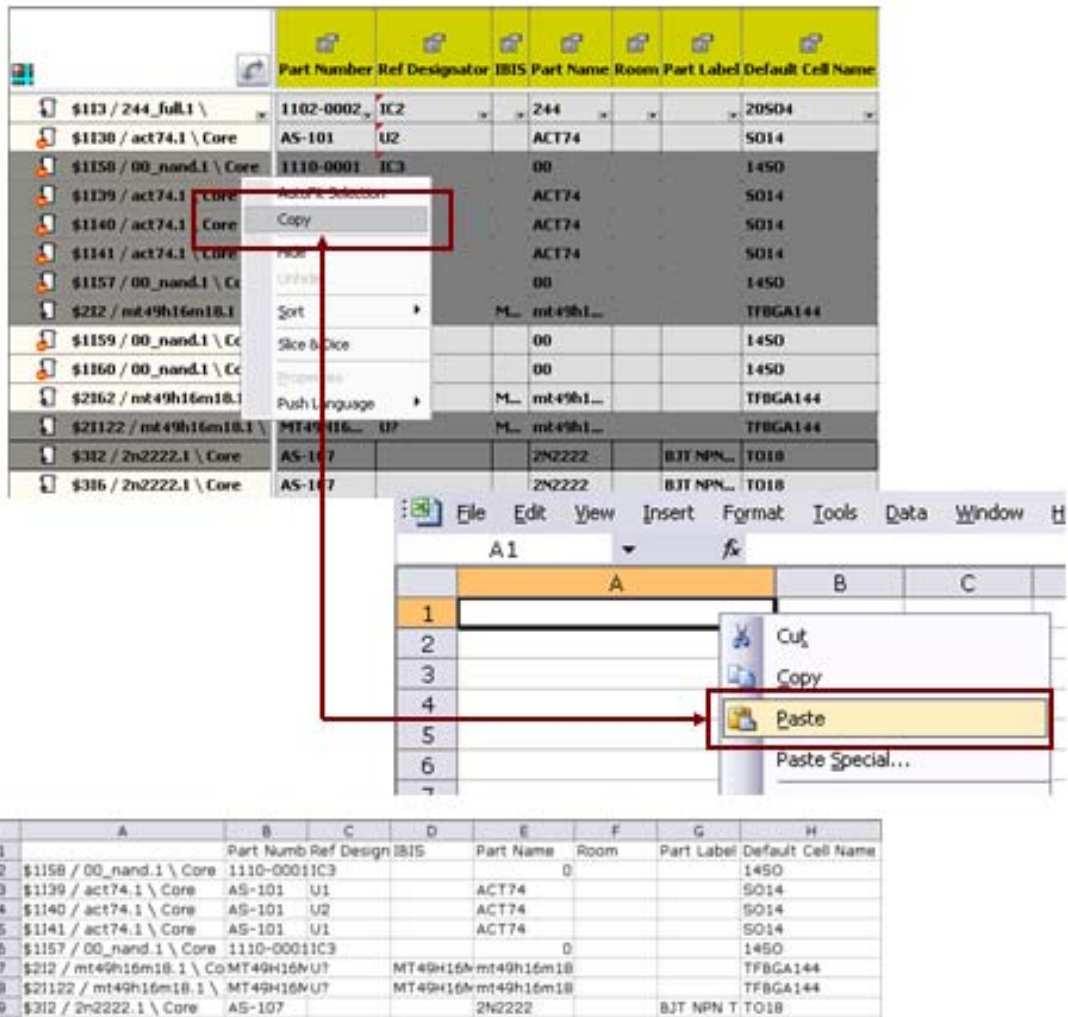
Group	ID	Rules	Values	Severity
		Direct connection to ground	<input checked="" type="checkbox"/>	
		Direct connection to power supply	<input checked="" type="checkbox"/>	
		Connected to: resistor, strap, no power su...	<input checked="" type="checkbox"/>	
		Connected to: strap, no resistor	<input checked="" type="checkbox"/>	
		Connected to: resistor, no strap	<input checked="" type="checkbox"/>	
		Connected to: no resistor, no strap	<input checked="" type="checkbox"/>	
<input type="checkbox"/>	drc-602	IC Device Powering		Error
		FPGA symbol(s)		
		Power		
		Ground		
<input type="checkbox"/>	drc-603	Bus transceiver pin(s) hard-wired to power/ground		Error
		Transceiver symbol(s)		
		Direction-control pin(s)		
		Output-enable pin(s)		
		Hard-wired direction-contrd pin	<input checked="" type="checkbox"/>	
		Hard-wired output-enable pin	<input checked="" type="checkbox"/>	
<input type="checkbox"/>	drc-604	OpAmp differential input connected to power supply		Error
		OpAmp symbol(s)		
		Differential pair(s)	A_P/A_N I+/I-	

注意：序号、分类甚至描述项都可以通过 VerifyDefaults.ini 文件（.xml 文件）的编辑来更改，在文件中定义的分类可以在校验工具条上看到。一个“All checks”选项也被添加到菜单中。在校验规则窗口的底部增加了一条描述项，用以显示每个校验项目的详细信息。



ICT 浏览器中的拷贝/粘贴

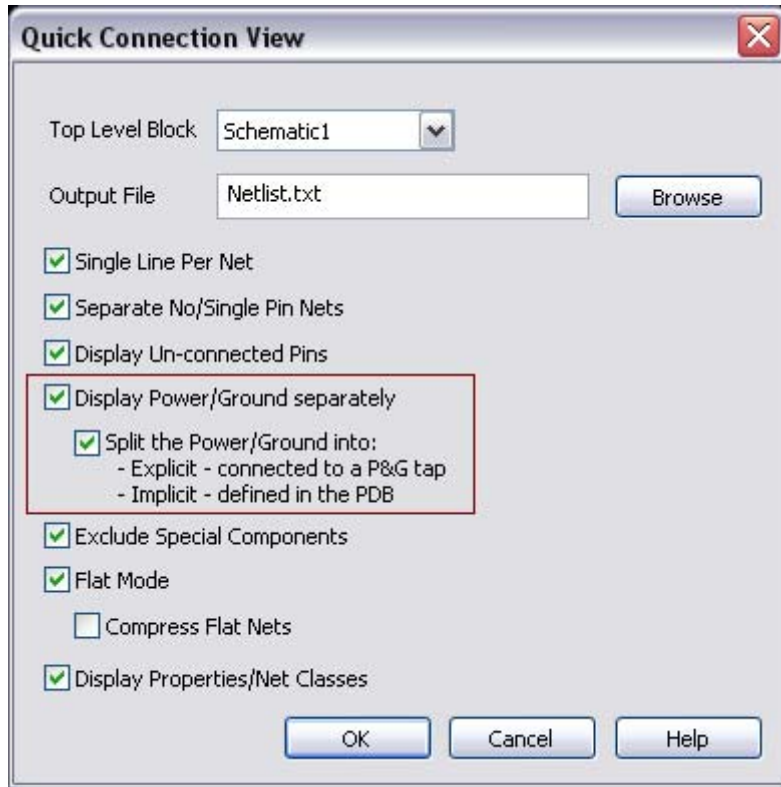
用户现在可以拷贝和粘贴 ICT 浏览器窗口中的部分或者全部的网络属性和符号属性到微软的 Excel 中，用户可以选择行或者列。如果列被选中，那么所有行的内容将被拷贝。



QCV功能增强

Quick Connection View (QCV) 在以下三方面得到增强:

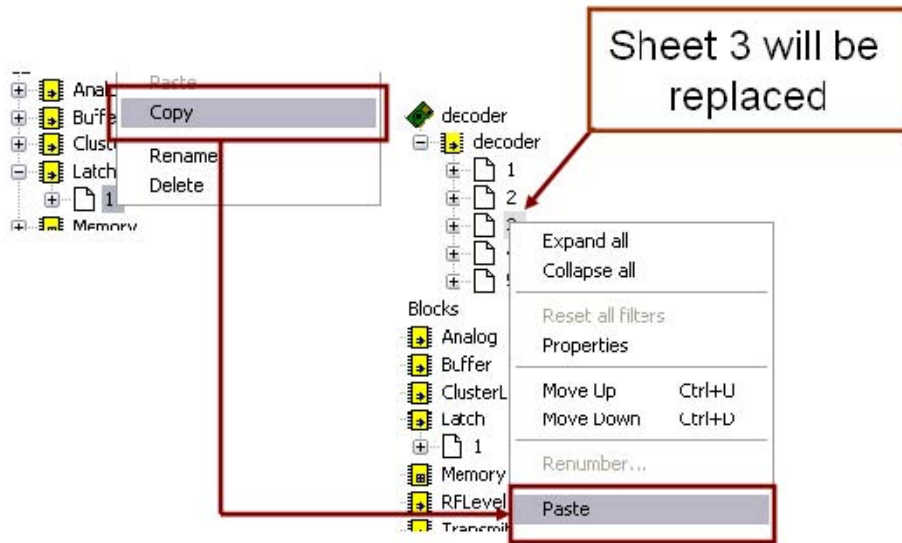
1. 电源和地 (P&G) 网络现在可以被分开显示, 这可以让用户快速地预览电源设计并检测电源问题。增加的一个新的选项, 可以分别列出隐性的和显性的电源和地网络, 显性的 P&G 通常通过 P&G 符号手工地添加到设计中, 它们携带着全局信号名的常规属性, 属性值决定了 P&G 网络的名称。而隐性的 P&G 在器件编辑器中通过 Supply 和 NC 表来定义的, 而这些信息不会明了地显示在编辑器中, 必须从器件数据库中提取出来。
2. Flat 网络选项显示哪些层次化的网络属于哪一个 Flat 网络, Flat 网络显示于 Layout 工具中, 压缩模式选项移除了任何层次参考并列出了实际连接元件关系。
3. 第三个选项列出了设置了网络类 Net Class 的网络列表, 因为 Net Classes 只能在 Flat 网络中显示, 因此必须将 Flat 网络选项打开才可以看到它们。



拷贝/替换页面

拷贝和粘贴一个或多个页面的功能在前几个版本中已经发布了，被粘贴的页面被增加到列表底部，并自动增加它的序号，页面可以通过 Navigator 的右键菜单进行上下调整位置。

可是，用户有时想要通过粘贴来替换 Block 的一页或多页页面，为考虑目标 Block 中的被选页面，粘贴法则已经被做了些修改，如果在目标 Block 中的一个或多个页面被选择，粘贴命令将删除它们并用拷贝的页面替换他们，删除被选页面后，在粘贴过程中将检测是否有任何名称冲突并矫正名称如加后缀 _1 等等，以避免设计数据的冲突和丢失。



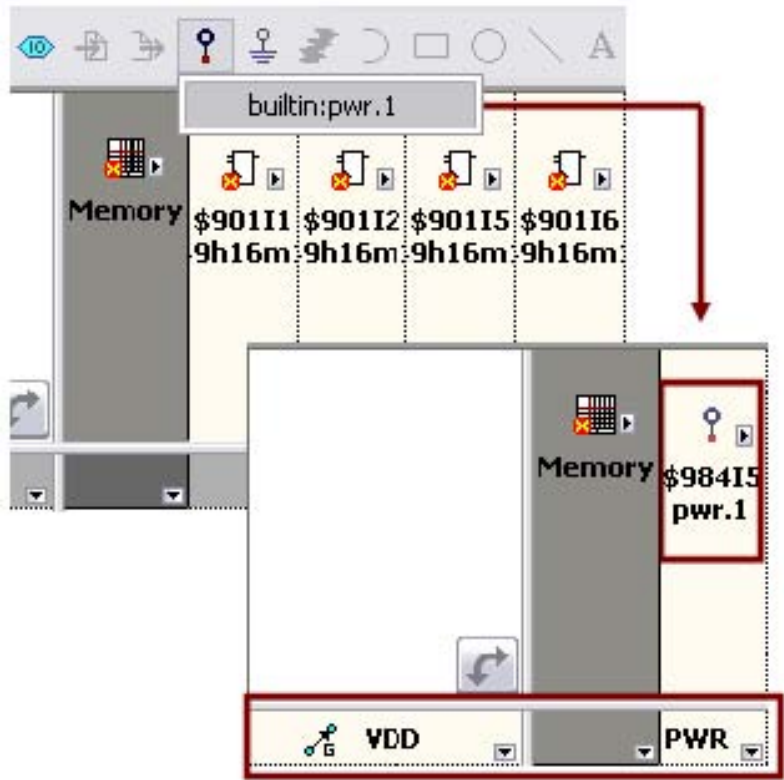
ICE: 导入/导出ASCII文件

InterConnectivity Editor (ICE) 提供了一种真正针对连接器和背板设计连接的方法，现在 PADS 9.0 中可以通过导入描述标准连接器或者背板连接性的 ASCII 文件，期望的 ASCII 文件语法显示如下，由一些关键字组成的识别元件 PIN/NET 的连接性。另外，它也可以在 ICE 中导出全部或者部分连接性（根据被选目标）到 ASCII 文件或者到剪贴板中，剪贴板中的拷贝可以被粘贴到电子表格中，如微软的 Excel 表格中。

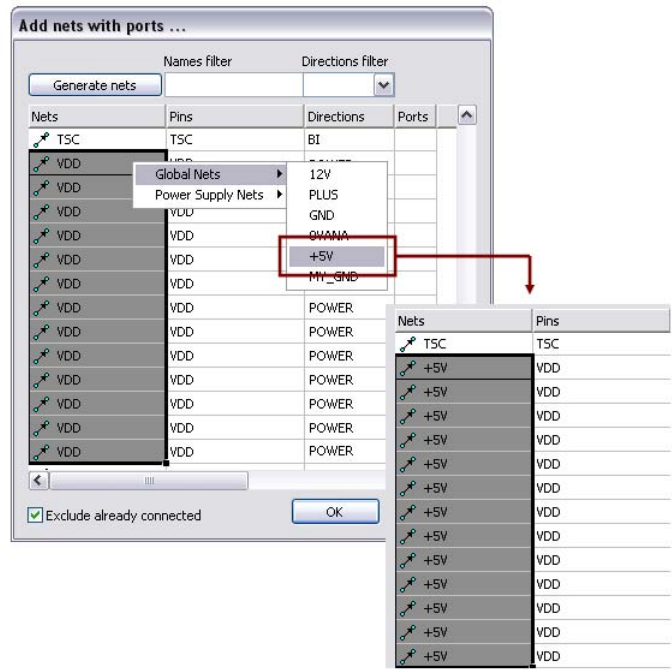
ICE: 全局信号的快速连接

在 InterConnectivity Editor 中，全局信号网络的利用做了重大的功能增强，使用 Add Power 或者 Add Ground 命令创建一个全局网络已经变得很简单，

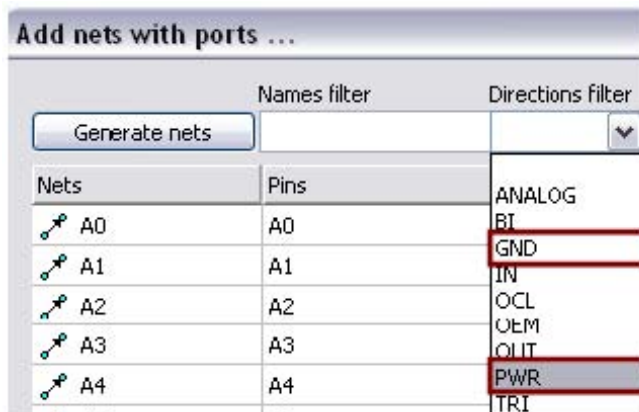
现在 Power 和 Ground 图标  可以在 ICE 中很容易地识别出来。



在 Advanced Connect 对话框页面，也增强了连接到电源和地功能，设计中的全局网络携带了“Power Supply Net”属性。

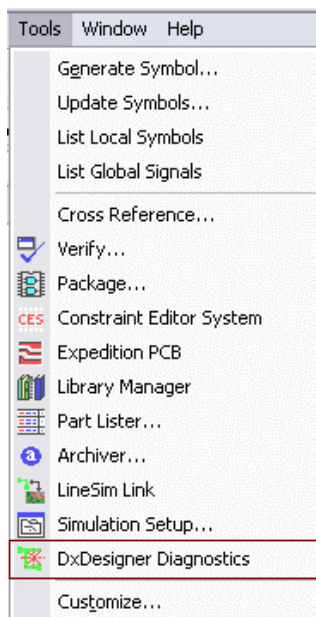


另外，在 New Symbol Editor (NSE) 中，现在过滤器还扩展到支持对 Power 和 Ground 管脚类型的过滤，

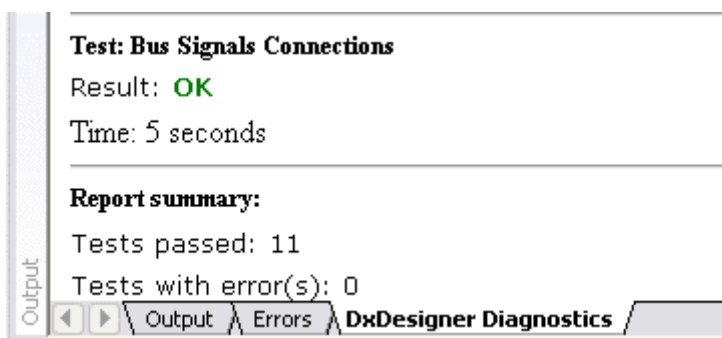


设计诊断

DxDesigner 内建了一个设计诊断的功能，当用户退出 DxDesigner 时或者关闭 CES 时，诊断程序将检测由用户操作引起的未预期的任何小问题（例如，用户从 Windows 的任务管理器中强行关闭了服务），并识别和自动修复而不影响设计数据。



诊断程序并不是默认的自动运行，用户可以通过菜单 Setup>Settings...>Design Integrity Checker 进行设置运行，当一个设计升级到下一个版本时，DxDesigner 总是执行诊断程序，如果发现问题将在输出窗口中显示并提示用户自动修复问题。

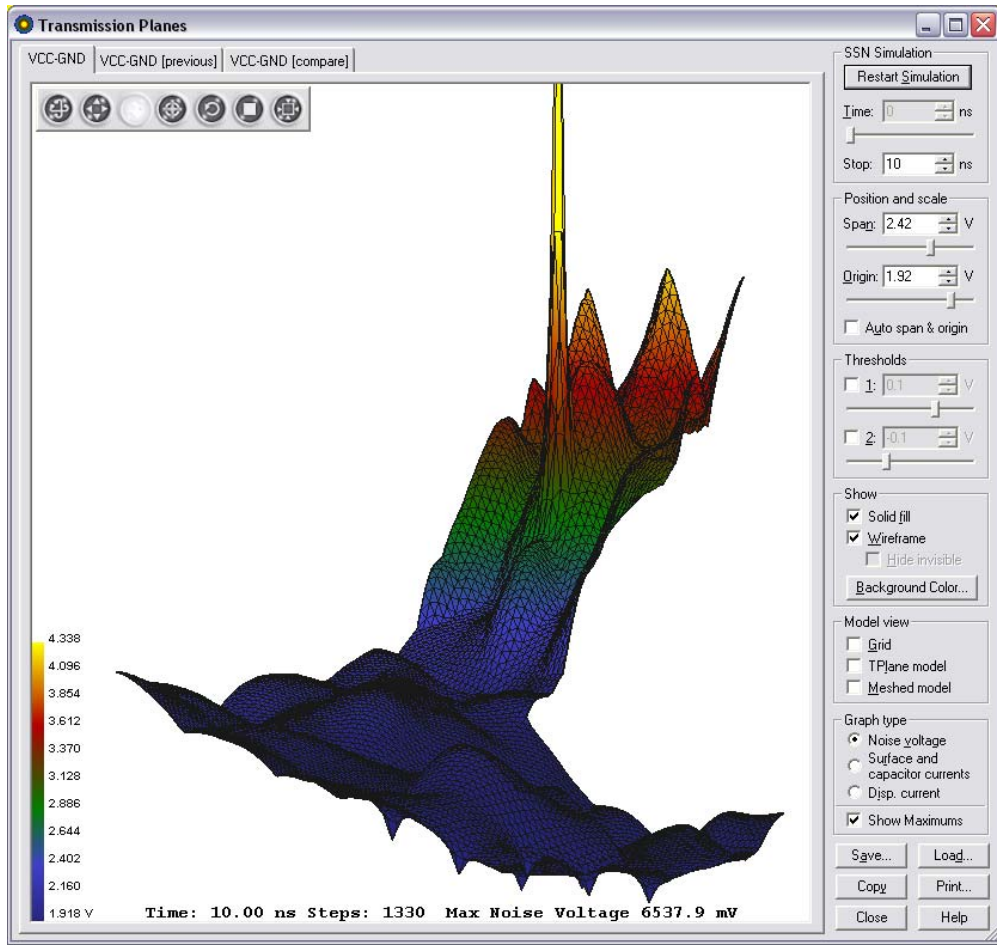


HyperLynx 8.0

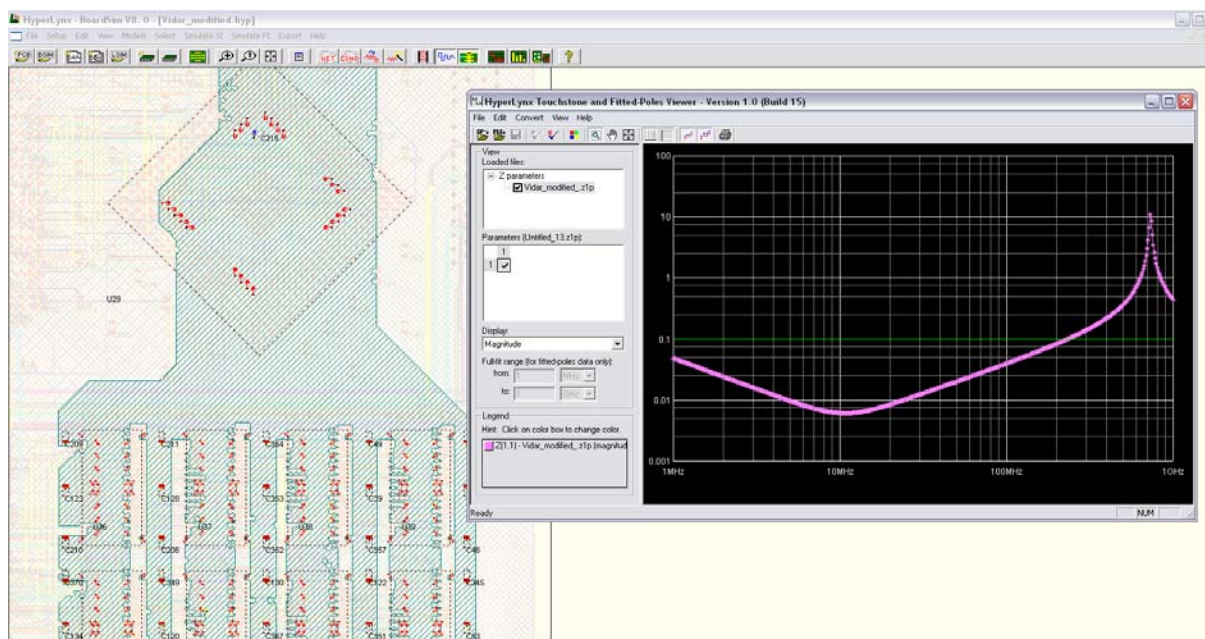
集成的 HyperLynx 8.0 提供了针对信号完整性 (SI) 和电源完整性 (PI) 的快速准确的分析工具，新版本的 Hyperlynx 8.0 增强了向导功能，对于配置和执行仿真分析节省了时间并提高了仿真的精确度。另外，增强了原信号完整性分析工具并新增了电源完整性分析工具，以下是简要总结，更详细信息请至 Mentor 网站 www.mentor.com/pcb，参考文档 *What's New in HyperLynx 8.0*。

HyperLynx PI

HyperLynx PI 提供了一种快速得到精确结果的全新的电源完整性分析工具。针对设计中的电源平面层碎片区域电源、多电源PCB、小的噪声裕量等问题，如果我们还使用传统的“设计经验”去处理来得到一个干净的电源，已经不太可能了！由于电源完整性分析的复杂性，HyperLynx PI 提供了一个易用的向导环境从设置到运行分析的整个流程，使得仿真变非常简单。分析可以针对前仿真和后仿真，大大缩减了产品设计的时间和资金。Hyperlynx PI 分析的包括压降分析 (Voltage Drop Analysis)、电流密度分析 (Current Density Analysis) 和电源分布噪声分析 (Power Distribution Noise Analysis)。

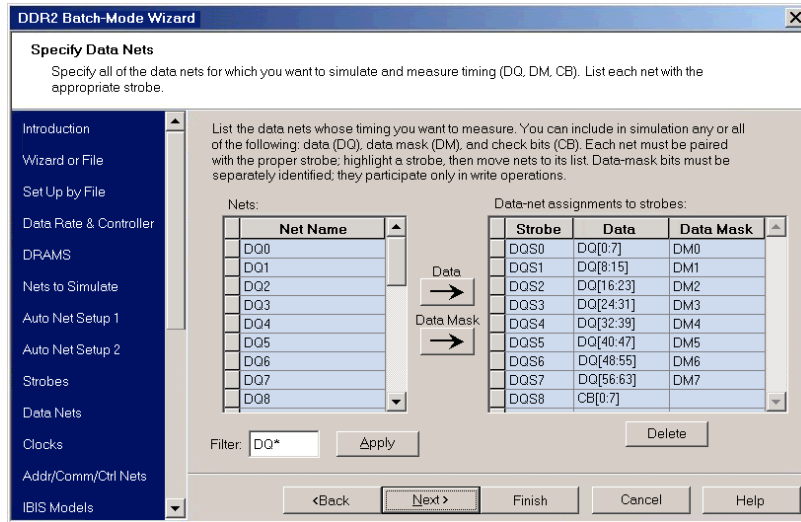


Decoupling Wizard 提供了快速分析确定退耦和滤波电容的数量、尺寸、位置等，这使得设计时间达到最小化。



HyperLynx SI

增强的信号完整性分析工具包括了新的向导、支持高级存储器件，包括 DDR2 和 DDR3，这项 Memory 的支持功能使得通过向导分析只需要几分钟的时间就可以完成。

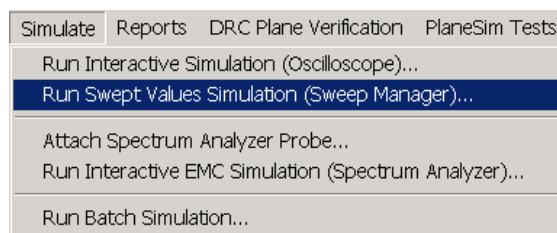


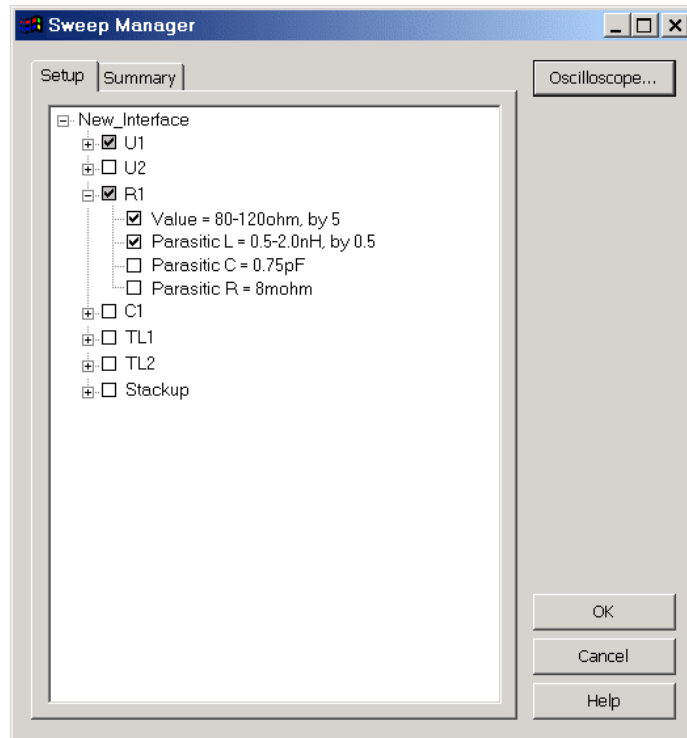
SI 工具也可以与 PI 工具结合仿真进行完整的信号和电源分析。其他方面的增强包括 Touchstone Transformer、传输线模型和耦合，以及快速眼图（Fast Eye）功能。

其他方面的增强

扫描分析

中心扫描管理器（Central Sweep Manager）可以很方便地全局浏览和控制扫描参数。

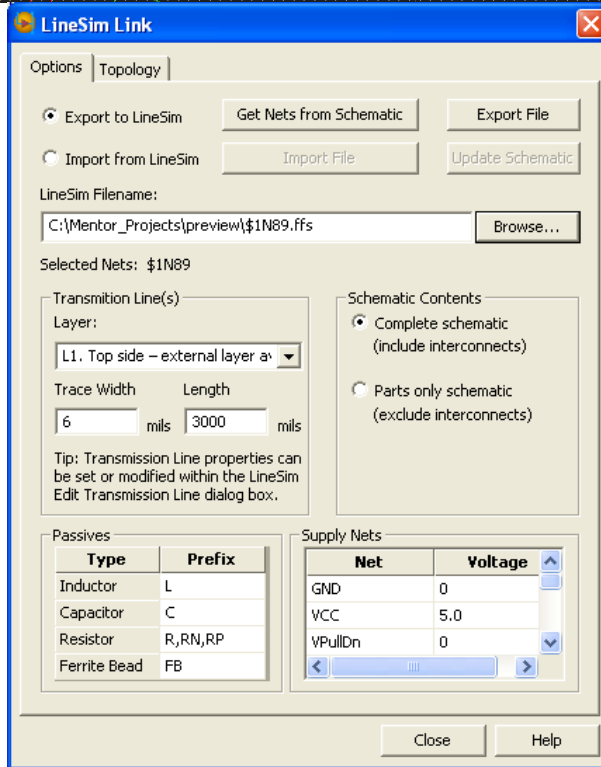
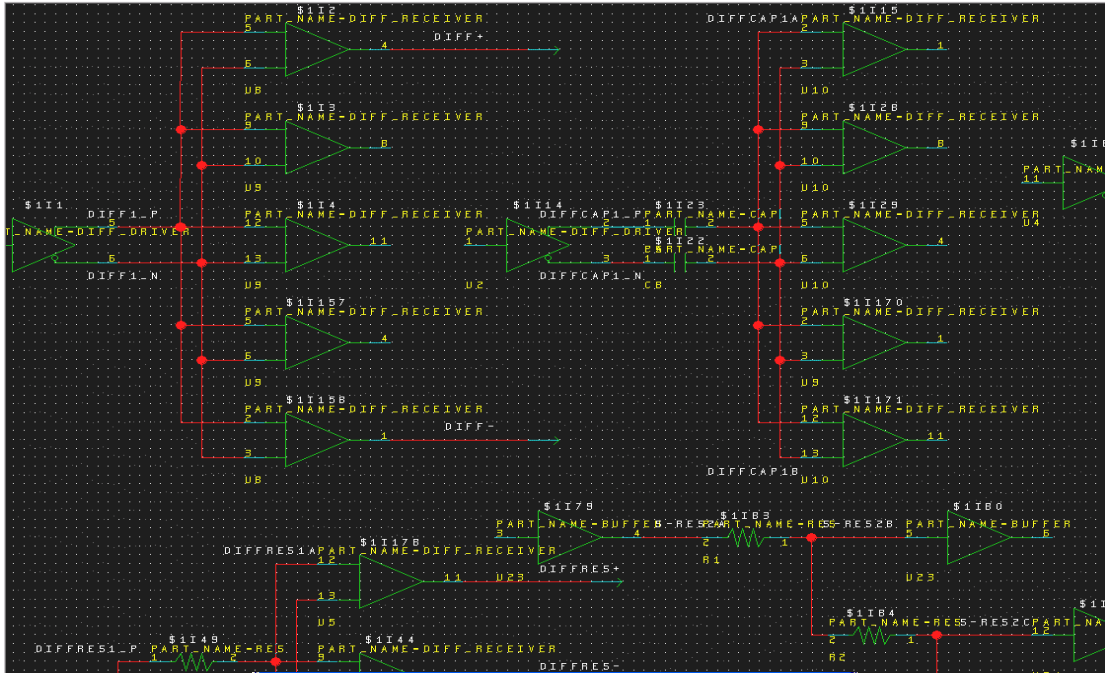




现在可以使用针对每个网络或者每个管脚的激励，这是一个查找定位串扰问题的完美解决方案。

其他增强方面如集成性，允许更有效地使用所有的工具。

DxDesigner to LineSim 功能允许用户从 DxDesigner 中提取网络到 LineSim 中仿真。

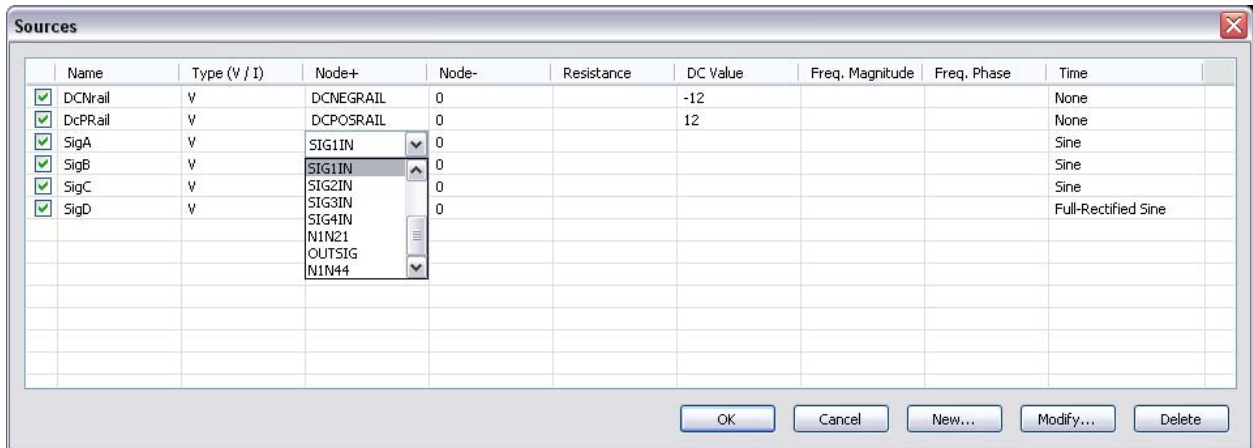


HyperLynx Analog

PADS 9 版本增强了板级仿真的可用性，从源的定义到符号的映射。

Add Source 对话框

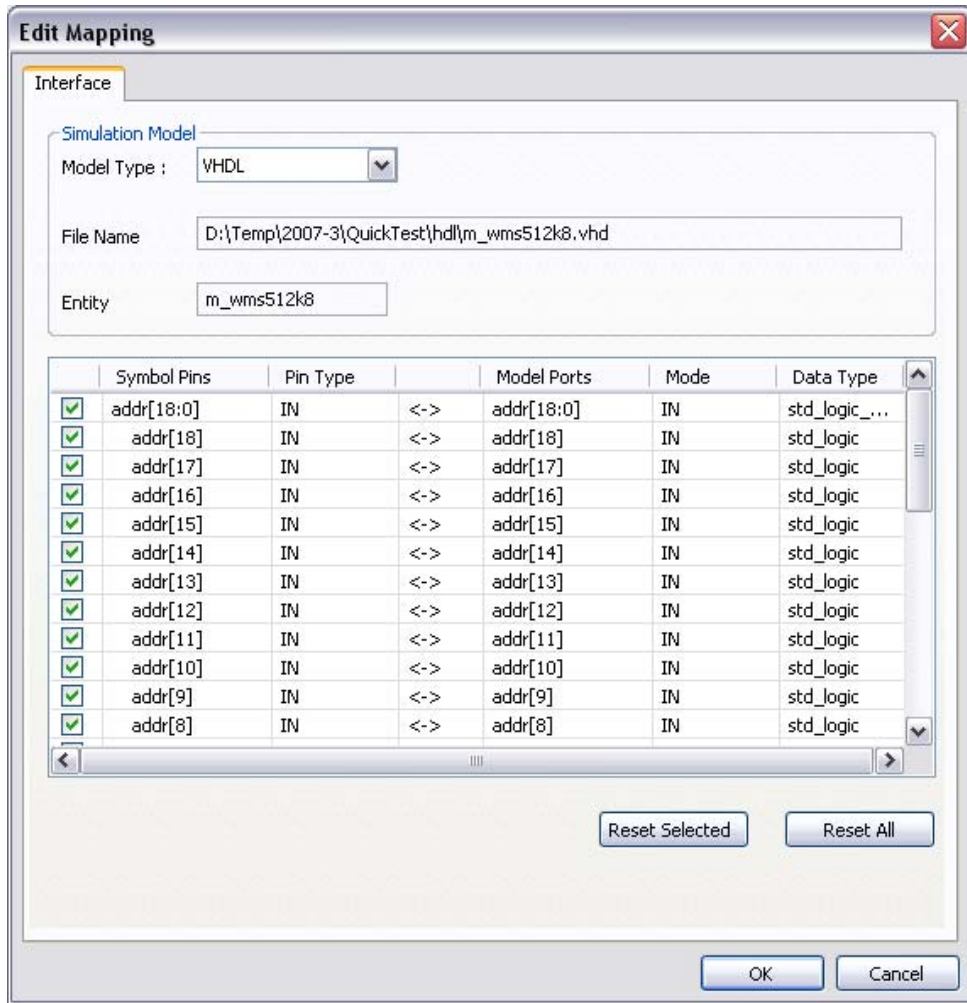
Add Source 对话框增强了更多灵活的实用性功能。



现在可以通过电子表格界面编辑源的定义，通过简单的下拉列表允许用户从列表中选择列出的所有设计中的网络，或者直接输入直流电压。
 新增的左边列的选择框允许用户选择或者不选择独立的源，以进行指定的仿真分析，用户可以指定一个源的范围，测试设计操作的不同结果。

管脚映射

在 PADS2007.3 版本时，已经支持将元件管脚 Spice 模型与符号上的元件管脚创建映射的功能。在 PADS 9.0 中，支持的模型扩展到 VHDL 模型。用户现在可以通过简单的 GUI 界面将符号与 VHDL 模型关联并映射它们的管脚。符号管脚列在左边，然后用户可以通过下拉列表选择模型管脚，这大大加快了处理过程。

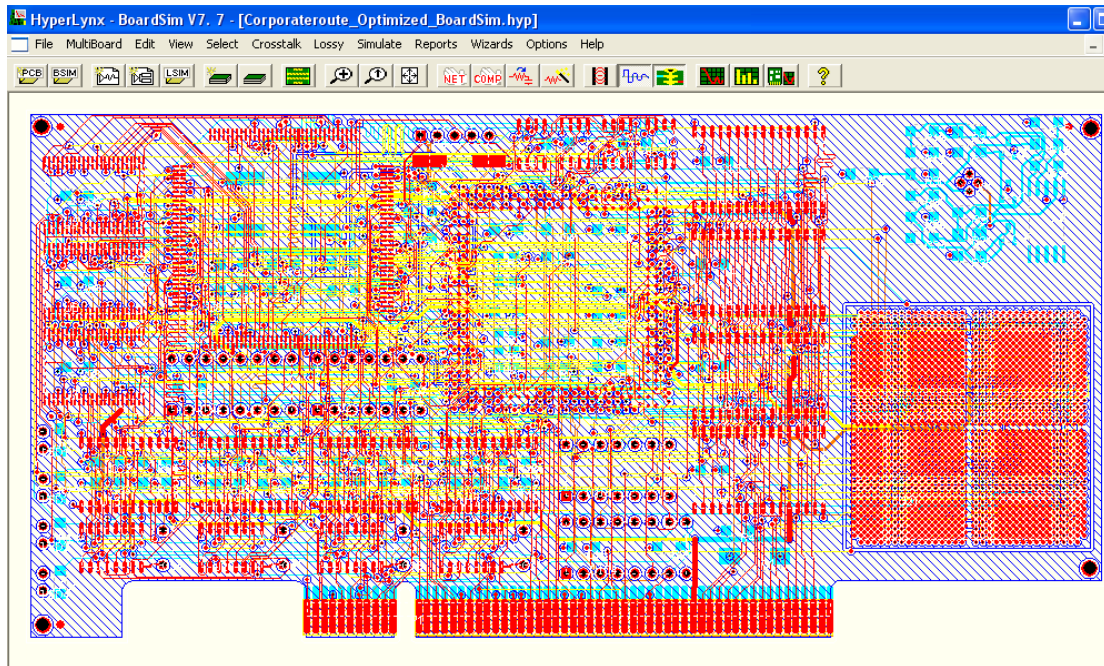


蒙特卡罗分析

作为统计分析的一部分，Hyperlynx Analog 提供了蒙特卡罗分析仿真，可以通过菜单 Setup>Simulation 对话框进行设置，用户可以对设计中的无源器件进行分配，在以前的版本中，分配信息被附加到 Value 属性下，在 PADS 9.0 版本中，分配信息被存储为一个新的独立的属性：Distribution，这对原理图和仿真过程提供了更加清楚的方法。

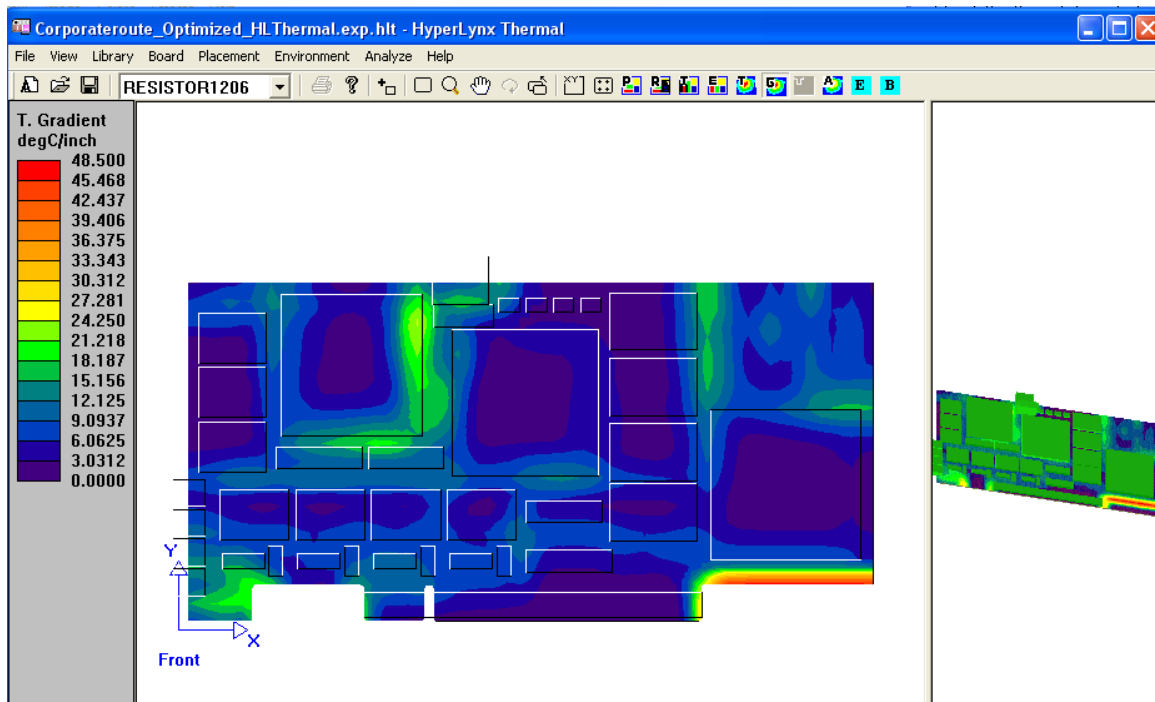
HyperLynx BoardSim 和 LineSim

集成的 HyperLynx BoardSim 提供了重要的板级分析工具，用户可以直接通过 PADS Layout 输出到 Hyperlynx BoardSim 仿真一些关键的信号，或者所有的信号。解决信号完整性、串扰或时序问题。或者将网络提取到 HyperLynx LineSim 进行强大的验证分析，LineSim 被用于设计早期对关键信号的分析并制定下一步的布线约束规则。HyperLynx 对问题进行了预分析和仿真，这大大节省了经费以及 PCB 板的反复试验，并且缩短了宝贵的产品上市时间。



HyperLynx Thermal

集成的 HyperLynx Thermal 提供了快速简单的对 PCB 板的热参数分析。用户可以直接在 PADS Layout 中将设计导入到 HyperLynx Thermal 中，将立即得到板和元件的相关参数。HyperLynx Thermal 可以识别超过限值的元件和板温度，以及使用直观的颜色表示的温度梯度图。



通过热分析，用户可以很容易地找到热的区域，然后通过增加铜皮、更换元件、增加散热片等等方法来解决热问题。在设计的早期阶段，通过 HyperLynx Thermal 解决产品的热问题，将有助于提高设计系统长期稳定的可靠性能。