

TMS320F28335 及其最小应用系统设计

雷晓瑜, 曹广忠

(深圳大学机电与控制工程学院, 广东 深圳 518060)

摘要:介绍 TMS320F28335 的性能特点、仿真工具和开发环境,给出了由 TMS320F28335 组成的最小应用系统,并结合实际应用介绍其复位电路、时钟电路、JTAG 仿真接口电路以及电源模块的设计方法。

关键字:数字信号处理器;最小应用系统;浮点 DSP;TMS320F28335

中图分类号: TN911.72

文献标识码: B

文章编号: 1006-6977(2009)01-0091-02

Design of TMS320F28335 and its minimum application system

LEI Xiao-yu, CAO Guang-zhong

(College of Mechatronics and Control Engineering, Shenzhen University, Shenzhen 518060, China)

Abstract:In this paper,the features,simulation tools and exploiting environment of DSP TM320F28335 are described.The minimum application system of TMS320F28335 is given.Combined with practice,the design method of reset circuit,clock circuit, JTAG simulation interface circuit and power source module are provided in this paper.

Key words: digital signal processor; minimum application system; fixed-point DSP; TMS320F28335

1 引言

TMS320F28335 型数字信号处理器是 TI 公司的一款 TMS320C28X 系列浮点 DSP 控制器。与以往的定点 DSP 相比,该器件的精度高,成本低,功耗小,性能高,外设集成度高,数据以及程序存储量大,A/D 转换更精确快速等。它采用内部 1.9 V 供电,外部 3.3 V 供电,因而功耗大大降低。且主频高达 150 MHz,处理速度快,是那些需要浮点运算便携式产品的理想选择。

2 TMS320F28335 简介^[1]

TMS320F28335 采用 176 引脚 LQFP 四边形封装,其功能结构参见参考文献[1]。其主要性能如下:

高性能的静态 CMOS 技术,指令周期为 6.67 ns,主频达 150 MHz;

高性能的 32 位 CPU,单精度浮点运算单元(FPU),采用哈佛流水线结构,能够快速执行中断响应,并具有统一的内存管理模式,可用 C/C++ 语言实现复杂的数学算法;

6 通道的 DMA 控制器;

片上 256 K×16 的 Flash 存储器,34 K×16 的 SARAM 存储器,1 K×16 OTPROM 和 8 K×16 的 Boot ROM。其中 Flash, OTPROM,16 K×16 的 SARAM 均受密码保护;

控制时钟系统具有片上振荡器,看门狗模块,支持动态 PLL 调节,内部可编程锁相环,通过软件设置相应寄存器的值改变 CPU 的输入时钟频率;

8 个外部中断,相对 TMS320F281X 系列的 DSP,无专门的中断引脚。GPIO0~GPIO63 连接到该中断。GPIO0~GPIO31 连接到 XINT1,XINT2 及 XNMI 外部中断,GPIO32~GPIO63 连接到 XINT3~XINT7 外部中断;

支持 58 个外设中断的外设中断扩展控制器(PIE),管理片上外设和外部引脚引起的中断请求;

增强型的外设模块:18 个 PWM 输出,包含 6 个高分辨率脉宽调制模块(HRPWM)、6 个事件捕获输入,2 通道的正交调制模块(QEP);

3 个 32 位的定时器,定时器 0 和定时器 1 用作一般的定时器,定时器 0 接到 PIE 模块,定时器 1 接到中断 INT13;定时器 2 用于 DSP/BIOS 的片上实时系统,连接到中断 INT14,如果系统不使用 DSP/BIOS,定时器 2 可用于一般定时器;

串行外设为 2 通道 CAN 模块、3 通道 SCI 模块、2 个 McBSP(多通道缓冲串行接口)模块、1 个 SPI 模块、1 个 I²C 主从兼容的串行总线接口模块;

12 位的 A/D 转换器具有 16 个转换通道、2 个采样保持器、内外部参考电压,转换速度为 80 ns,同时支持多通道转换;

88 个可编程的复用 GPIO 引脚;

低功耗模式;

1.9 V 内核,3.3 V I/O 供电;

符合 IEEE1149.1 标准的片内扫描仿真接口(JTAG);

TMS320F28335 的存储器映射需注意以下几点:

片上外设寄存器块 0~3 只能用于数据存储区,用户不能在该存储区内写入程序。

OTP ROM 区(0x38 0000~0x38 03FF)为只读空间,存储 A/D 转换器的校准程序,用户不能对此空间写入程序。

收稿日期:2008-07-24 稿件编号:200807058

基金项目:省部产学研基金项目(2007B090400056)

作者简介:雷晓瑜(1985-),女,陕西渭南人,硕士研究生。研究方向:嵌入式系统。

即使不应用 eCAN 模块,也应使能时钟模块,将为 eCAN 分配的 RAM 空间用作一般 RAM。

如果设置安全代码,存储器区域 0x33FF80~0x33FFF5 需全部写入数据 0x0000,而不能用于存储程序或数据。反之,0x33FF80~0x33FEF 可以存储数据或程序,其中 0x33FFF0~0x33FFF5 只能存储数据。

3 仿真工具和开发环境

TMS320F28335 开发工具有:标准的优化 C/C++ 编译/汇编/连接器,CCS 集成开发环境,评估板和 XDS510 仿真器。其中 CCS 是一个界面友好,功能完善的集成的开发平台,具有编辑、汇编、编译、软硬件仿真调试功能^[2]。

4 最小应用系统

采用 TMS320F28335 组成应用系统,首先考虑 TMS320F28335 所具有的各种功能是否满足应用系统要求。如能满足则该系统为最小应用系统。一个最小应用系统包括复位电路,时钟电路、电源及存储器等。对于 TMS320F28335,其具有片上 Flash,OTPROM 及 SARAM 存储器在设计最小应用系统时无需考虑外部存储器接口问题。

4.1 复位电路的设计

复位采用上电复位电路,由电源器件给出复位信号。一旦电源上电,系统便处于复位状态,当 \overline{XRS} 为低电平时,DSP 复位。为使 DSP 初始化正确,应保证 \overline{XRS} 为低电平并至少保持 3 个 CLKOUT 周期,同时在上电后,该系统的晶体振荡器一般需要 100~200 ms^[3]的稳定期。所选的电源器件 TPS73HD301 一旦加电,其输出电压紧随输入电压,当输出电压达到启动 \overline{RESET} 的最小电压时(温度为 25℃时,其电压为 1.5 V),引脚 \overline{RESET} 输出低电平,并且至少保持 200 ms^[4],从而满足复位要求。

4.2 时钟电路的设计

向 DSP 提供时钟一般有 2 种方法:一种是利用 DSP 内部所提供的晶体振荡器电路,即在 DSP 的 X1 和 X2 引脚之间连接一晶体来启动内部振荡器;另一种方法是將外部时钟源直接输入 X2/CLKIN 引脚,X1 悬空,采用已封装晶体振荡器。鉴于从资源利用和电路设计的简单性考虑,该最小应用系统的时钟电路采用 TMS320F28335 内部晶体振荡器,具体电路如图 1 所示。外部晶体的工作频率为 30 MHz,TMS320F28335 内部具有一个可编程的锁相环,用户可根据所需系统时钟频率对其编程设置^[5]。图 2 为 DSP 的电源引脚连接电路图。

4.3 JTAG 仿真接口

TMS320F28335 具有符合 IEEE1149.1 标准的片内扫描仿真接口(JTAG),该接口通过仿真器直接访问。为了能与仿真器通信,所设计的最小系统板上应有 14 引脚的仿真接口,其中的 EMU0 和 EMU1 信号必须通过上拉电阻连接至电源,其中上拉电阻为 4.7 kΩ。其电路原理图如图 3 所示。

4.4 电源部分设计

由 TMS320F28335 组成的应用系统内核电压(1.9 V)与

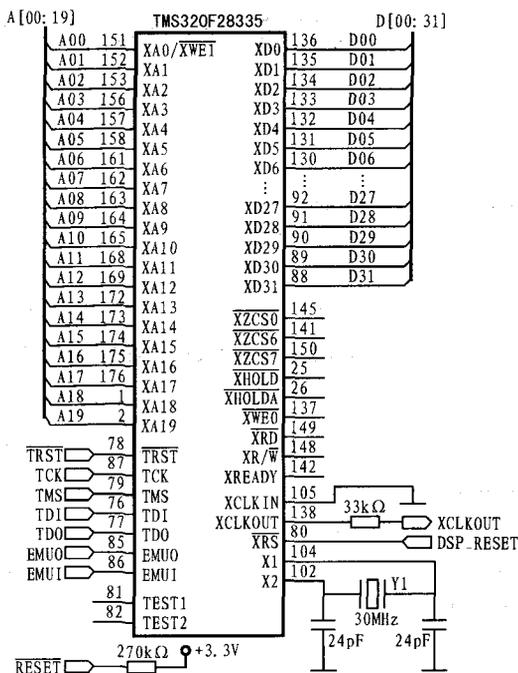


图 1 DSP 引脚连接电路图

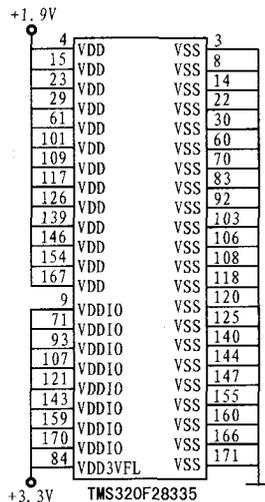


图 2 DSP 电源引脚连接电路图

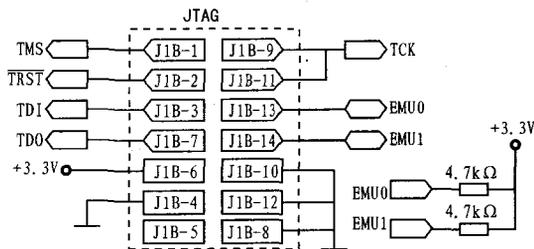


图 3 JTAG 仿真接口图

I/O 供电电压(3.3 V)不同,电源部分利用两路输出电源器件 TPS73HD301 来实现,如图 4 所示。对于输入部分,由于所设计的系统供电电源与电源器件距离小于 10 cm,在输入端接入 0.1 μF 的贴片电容,具有滤除噪声,提高响(下转第 95 页)

data)子函数。编写在线烧写程序如下:

```

ChipErase( );           // Flash 擦除操作
Saddr = XX;            //DATA 存放首地址
FlashAddr = XX;       //要烧写到的 Flash 首地址
Length = XX;          //待烧写的数据长度
For ( i=0 ; i<Length ; i++)
    Write( FlashAddr-0x90000000 +i , *((short*)Saddr +i) );
//数据写入
... ..

```

在对 Flash 写操作前首先要进行其擦除,在擦除后要指定 DATA 存放首地址 Saddr,要烧写到的 Flash 首地址 FlashAddr,以及待烧写的数据长度 Length。在有多个 DATA 段时,程序中要进行相应个数的 DATA 段烧写指定操作。

在线烧写程序设计完成后,编译将.out 文件下载到 DSP 中,可以在擦除操作完成,开始烧写前设置断点,运行完 Flash 擦除操作后,将保存的 DATA 加载到程序中指定的位置,为了确保烧写程序的正常运行,不能将 DATA 加载到烧写程序占据的 RAM 空间。当所需要烧写的 DATA 全部加载完成后继续运行烧写程序,即可完成 Flash 的在线烧写。

基于所用到的实验板,在 Flash 烧写完成后断电,将 DSP 设置为 Flash 启动模式^[6-7],再上电,测试到应用程序中预先设计的运行指示,表明 Flash 已烧写加载成功,验证了 DATA 方法的 Flash 烧写是切实可行的。

5 结语

详细介绍了 DATA 方法直接烧写原理,如何进行合适的 COFF 代码段设置,如何保存烧写数据 DATA 以及二级加载程序和在线烧写程序的相应设计。DATA 方法容易理解,操作简单、不易出错,能够简便、快捷的完成 Flash 的烧写操作,为 DSP 开发者提供了一条有效的 Flash 烧写途径。该方法适用于 C6000 系列所有 DSP,其设计思想对其他系列的 DSP 也提供了有益的借鉴。

参考文献:

- [1] TI.TMS320C6000 code composer studio tutorial[Z]. 2000.
- [2] TI. Developing DSP/BIOS application for ROM on the TMS320C6000 platform with CCS 1.2 [Z].2001.
- [3] TI. TMS320C6711D floating-point digital signal processor datasheet[EB/OL]. <http://focus.ti.com.cn/cn/lit/ds/symlink/tms320c6711d.pdf>,2006.
- [4] TITMS320C6000 assembly language tools user guide[Z].2004.
- [5] AMD. Am29LV106D Datasheet [EB/OL].http://www.amd.com/us-en/assets/content_type/white_papers_and_tech_docs/21359e2.pdf,2003.
- [6] TI. TMS320C6000 Boot Mode and Emulation Reset[Z]. 2003.
- [7] 王敏,陈富林.TMS320F28xx DSP 中内部 Flash 应用研究[J].国外电子元器件,2006,14(10):57-62.



(上接第 92 页)

应速度。而对于输出部分,10 μ F 的固体钽电容接地可有效保证满载情况下的稳定性,选择电阻 R_1 和 R_2 时应遵循: $V_o=V_{ref}[1+(R_1/R_2)]$,其中 $V_{ref}=1.182$ V,推荐 R_2 选用 269 k Ω 。

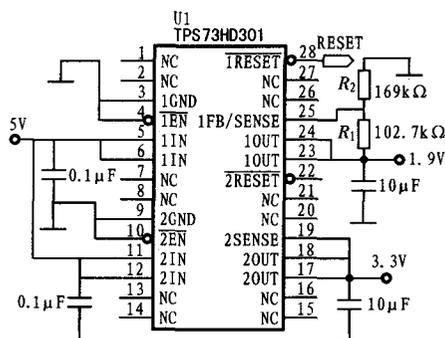


图 4 电源模块原理图

4.5 应注意事项

设计中应注意以下事项:

(1) 时钟电路采用内部晶体振荡器,在电路配置时应尽量靠近 TMS320F28335 放置,引线要短且粗,电容要稳定,容值准确,应远离发热元件。

(2) 电源模块输出端使用保护电容,其值不能小于 10 μ F,且不能使用贴片电容或高频陶瓷电容,否则工作不稳定。

(3) TMS320F28335 中一些不用的引脚,应将其通过上拉电阻接电源或按下拉电阻使其接地。

5 结语

文中给出了 TMS320F28335 的最小应用系统的设计电路,利用该电路实时在线对 TMS320F28335 系统仿真开发。但该系统仅是一个最小的应用系统,具体模块的应用系统应视实际需要设计。

参考文献:

- [1] Texas Instruments.TMS320F28335,TMS320F28334, TMS320F28332 Data Sheet [DB/OL].<http://www-s.ti.com/sc/techlit>,2007.
- [2] 徐科军,张瀚,陈智渊.TMS320X281X DSP 原理与应用[M].北京:北京航空航天大学出版社,2006.
- [3] 张雄伟,陈亮,徐光辉.DSP 芯片的原理与开发应用[M].北京:电子工业出版社,2003.
- [4] Texas Instruments. Dual output low-dropout voltage regulator [EB/OL].<http://focus.ti.com/lit/ds/slvs167c/slvs167c.pdf>,1999.
- [5] Texas Instruments. TMS320x2833x system control and interrupts reference guide [EB/OL]. <http://www-s.ti.com/sc/techlit/sprufb0>, 2007.