

基于 TMS320F28335 的小型导航计算机系统设计

刘 明

(西北工业大学 航海学院, 陕西 西安 710072)

摘要:设计了一种基于新型浮点 DSP——TMS320F28335 的小型导航计算机取代以往基于双处理器结构的同类系统,完成 6 路模拟量和 3 路数字量实时采集的同时,实现低成本大容量的非易失数据存储,其浮点运算能力满足导航算法需求,双 CAN 总线接口可接驳多种上位机,通过片内高速数据交换通道还可扩展高性能 DSP 阵列。跑车试验表明,该设计用更小的体积和功耗实现了低成本导航计算机系统。

关键词:惯性导航系统;导航计算机;数字信号处理器

中图分类号:U666.125 **文献标识码:**A **文章编号:**1000-8829(2009)12-0036-04

Design of Miniature Navigation Computer System Based on TMS320F28335

LIU Ming

(School of Marine Engineering, Northwestern Polytechnical University, Xi'an 710072, China)

Abstract: An miniature navigation computer system based on new type floating-point DSP——TMS320F28335 is designed to replace similar system on dual-processors. Six channels of analog signal and three channels of digital signal are real-time sampled and saved in a low-cost nonvolatile large memory. The computing capability of floating-point unit can satisfy performance requirements of navigation algorithm. Dual CAN can be shared with several kinds of upper computer. DSP array is constructed by on-chip high speed interface. Ground vehicle test indicates that a lower cost navigation computer system with smaller volume and power consumption is realized.

Key words: INS; navigation computer; DSP

近几年来,基于 GPS、MEMS-IMU、磁通门罗盘、里程计等传感器的小型车载组合导航系统备受关注,设计这一类系统所面临的挑战是如何在给定的导航精度下不断降低成本、体积和功耗。作为这类小型导航系统的核心——导航计算机,大多采用双处理器,如 DSP + ARM^[1]、DSP + FPGA^[2]、DSP + DSP^[3],或者在 FPGA 上集成多个处理器^[4]等构架实现系统设计,其中 DSP 完成数字信号处理和导航解算任务,另一块处理器完成数据采集、串口通信、人机交互等功能。

德州仪器(TI)公司 DSP 产品族中 TMSF28X 系列数字信号控制器内嵌 32 位 DSP 核,最高运算速度达 150 MIPS,还配置了丰富的外设,兼备了较强的运算能力和控制、通信功能,但由于其核心运算单元为定点 DSP^[5],限制了它在需要大量浮点运算的导航计算机

中的应用,该公司随后推出的新型浮点数字信号控制器——TMS320F2833X 系列弥补了这一缺陷,片上集成 32 位单精度浮点运算单元(FPU),每秒可做 300 兆次浮点运算^[6],是目前国内导航系统普遍采用的 TMS320VC33 浮点型 DSP 运算速度的两倍^[7],其串口、ADC、CAN 总线等外设资源更为强大。

本设计的小型车载导航计算机系统用于运动速度不大于 80 km/h 的车辆导航定位,为保证 GPS 信号持续失效 1 h 内定位精度不超过规定值,导航系统对计算机具体要求包括:实时采集 3 路异步串口数据(更新率为 1 s);以 10 Hz 采样率采集来自 MIMU 的 6 路模拟量信号并支持 200 h 以上数据存储;能与上位机通过 CAN 总线交换数据;运算能力需满足导航算法对硬件的需求,导航解算周期不超过 100 ms。TMS320F28335 型 DSP(以下简称 F28335)运算速度和片上资源可满足上述要求,外扩 1 GB Flash 芯片实现大容量数据存储,预留 HPI 接口线后还可方便地搭建 TI 高性能浮点 DSP 阵列。设计以单个 DSP 系统实现了以往双系统导航计算机同等的性能。

收稿日期:2009-06-03

作者简介:刘明(1973—),男,云南会泽人,高级工程师,博士研究生,主要研究领域为水下航行器组合导航。

1 系统设计

1.1 导航系统组成

导航系统由 GPS 接收机、数字磁罗盘、测速单元、MEMS 惯性测量单元(MIMU)、导航计算机几个部分组成,如图 1 所示。

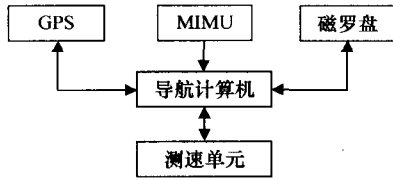


图 1 系统组成框图

GPS 接收机采用工业级 OEM 模块,可输出当前位置数据和时基信号,定位精度为 5 m (2σ)。磁罗盘可实时测量 3 个姿态角,精度为 0.5° 。MIMU 为 Crossbow 公司 IMU440 新型产品,内含三轴微机械陀螺和三轴加速度计,测量载体 3 个轴线方向的角加速度和线加速度并以模拟信号形式输出,陀螺漂移小于 $0.75^\circ/s$;加表零偏小于 15 mg;带宽大于 25 Hz。测速单元为一个小型里程表,可输出载体系轴向的速度信息,在 GPS 失锁阶段提供速度信息修正 MIMU 偏差。导航计算机板以 TMS320F28335 为中心搭建。

1.2 导航计算机设计

导航计算机主要任务包括 3 个方面:采集并存储各个传感器导航数据;导航解算,信息融合;通过 CAN 总线与上位机通信。

导航计算机以 F28335 为核心设计,该型 DSP 内嵌 32 位哈佛总线结构的高性能 CPU (包含 IEEE-754 单精度浮点运算单元),指令周期为 6.67 ns,集成 256 KB \times 16 位 Flash 及 34 KB \times 16 位 SARAM 存储器,2 \times 8 路 12 位分辨率的 A/D 转换器,3 路异步串口,2 路 CAN 总线通信接口等资源^[6]。从上述特点可见,对中低速运动且体积、功耗、成本敏感的小型导航系统而言,该型 DSP 内部源完全满足数据采集和导航解算要求,外扩一片非易失性 NAND Flash,即可实现低成本大容量数据片上存储。导航计算机电路板组成如图 2 所示。

1.2.1 模拟量采集电路设计

F28335 片内自带 16 通道 12 位分辨率的 A/D 模块,配置为 2 组 8 通道模式,将 MIMU 输出的三轴角加速度和线加速度 6 路模拟量送至各组前 3 个通道,由于载体运动速度不高,采样频率定为 10 Hz,由 A/D 模块自动按顺序对 6 个通道定时采样,每通道数模转换时间不大于 80 ns,满足系统时间要求。

抑制噪声是 MEMS 器件电路设计面临的主要问

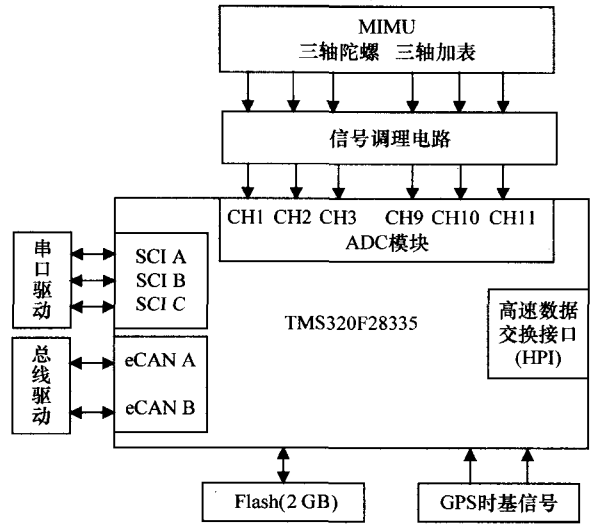
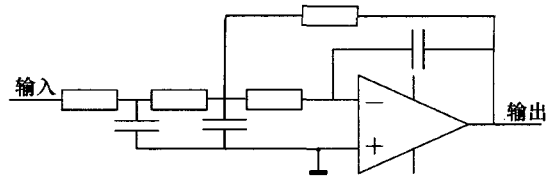


图 2 导航计算机组成

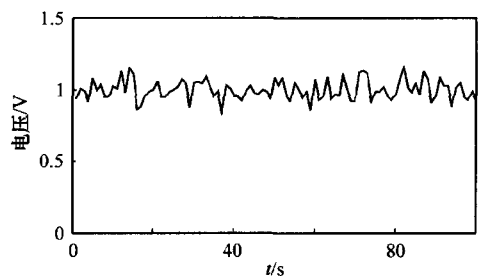
题。根据 MIMU 指标,角加速度和线加速度通过其内部 D/A 转换为 12 位模拟量后输出,范围为 0 ~ 3 V,理论分辨率为 0.73 mV, F28335 的 A/D 模块刚好满足要求,但试验测得 MIMU 输出噪声幅值高达 50 mV,严重影响了采样精度,因此在送入 A/D 前需要加入信号调理电路,很多设计采用高性能运放^[8]或完全依靠软件滤波,本设计由 2 片 LM224 运放构成简易有源低通滤波器(图 3(a)),实现 6 路信号同步滤波,输入(图 3(b))和输出(图 3(c))信号波形对比可见,噪声方差被钳制在 5 ~ 10 mV 范围内,在硬件环节消除了大部分 A/D 量化误差,有效地保证了信号质量,减小了软件滤波的负担。

1.2.2 大容量 NAND Flash 数据存储电路设计

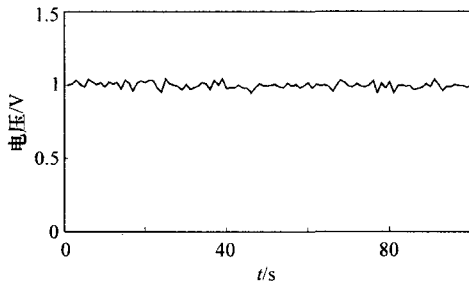
导航系统要求对航行数据进行实时存储供事后分析及离线仿真,数据存储周期为 100 ms,时间不低于 200 h,三星公司大容量、低成本的非易失性 NAND



(a)



(b)



(c)

图3 有源低通滤波器

Flash 存储芯片 K9K8G08U0M^[9]可满足要求。该芯片容量为 1 GB,可擦写 10 万次,每页(2 KB + 64 B)写入时间为 200 μ s,随机读出时间 < 20 μ s,块(Block: 128 KB + 4 KB)擦除时间为 1.5 ms。由于必须按页写入,文献[10]在 DSP 和 Flash 之间增加 FPGA 芯片控制读写,DSP 将固定帧格式的导航数据写入 FPGA 容量为 1 KB 的 FIFO 中,FPGA 完成对 Flash 芯片的页写入操作并控制读写时序和中断逻辑,而本系统利用 F28335 外部接口资源(XINTF)直接对 Flash 进行读写操作,从而省去 FPGA 芯片。管脚连接如图 4 所示。

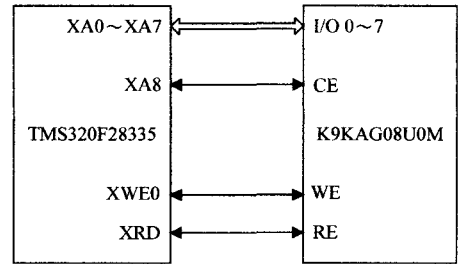


图4 Flash 管脚连接图

K9K8G08U0M 通过片选 CE 访问,将命令字、地址、数据在 8 根 I/O 线上复用实现 1 GB 空间的寻址和数据读写,这种设计在减少管脚数量的同时还使系统可直接升级到 8 ~ 10 GB 存储量,但代价是时间延迟增加,例如 1 GB 空间需要 31 位地址位,只能按照 8 位一组,以特定顺序依次送到 I/O 口,因此页读写操作过程寻址需要 5 个周期,页读写需要 5 个周期,相应的命令字还要 2 周期,但页写入总时间不超过 200 μ s。图 5 描述了 DSP 编程实现的一个典型的地址写入时序。其他关于 Flash 坏块的隔离、初始坏块信息记录表维护、页写入和位读出差错识别及恢复、数据片内“反向拷贝”等问题由于篇幅所限,不再赘述。

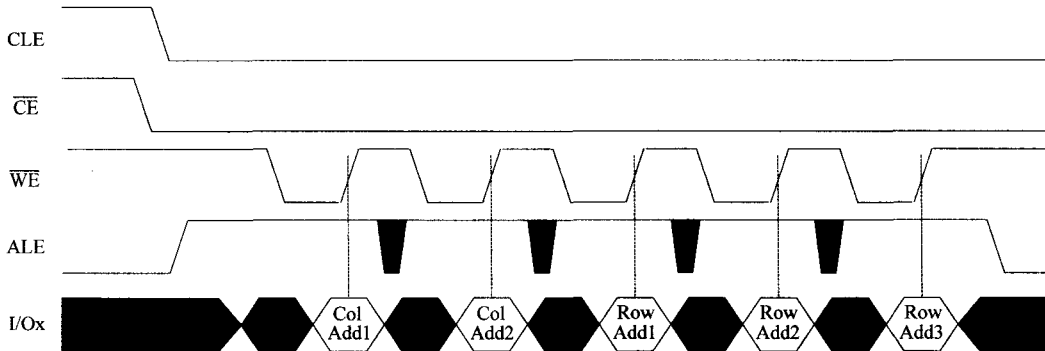


图5 地址写入时序

1.2.3 通信接口设计

F28335 内置 3 个 UART 接口,文献[6]称为增强串口(enhance SCI),具备 16 级寄存器的 FIFO 和波特率自动检测功能,用美信公司 MAX3387E 芯片进行 TTL 电平和 RS232 串口电平转换后可实时采集 GPS、磁罗盘和测速单元 3 路导航信息,更新速率为每秒一次。3 路数据特点是数据帧短,传送波特率较低,但三者之间数据不同步,各自发送,以往处理器在采集多路串口数据时由于必须等待每帧传送完才能处理其他事务,占用了大量 CPU 时间,低中断级别串口还有丢帧现象,F28335 增强串口解决了这一问题。可选择中断触发或由收发状态标志字控制读写 2 种模式进行通信,DSP 可在中断时间点处快速扫描各串口接收标志位,一旦发现标志位置位则取出缓存数据,否则跳过执行其他语句,不再因为等待而导致丢帧,确保完整接收

3 路导航数据帧。

导航计算机与上位机交换数据是通过 2 路 CAN 总线完成,由 TJA1040 高速 CAN 总线收发器进行总线驱动和电平转换,构建 CAN 总线环。

本导航计算机在载体速度低于 80 km/h 条件下基本可以满足要求,但对更高载体速度或更加复杂的计算需求而言,单片 F28335 难以满足,本系统设计了预留扩展接口,可直接连接其他高性能 DSP(如 TMS320C6713)。具体是通过 TI 主推的很多高端 DSP 芯片都配备的 HPI 接口(host-port interface)来实现,其特点是外围电路简单,不需附加任何逻辑电路^[3],系统只需将 F28335 芯片的 XDO ~ XD15, XA10 ~ XA12 及其他控制管脚引出到外部接口即可作为主机掌管其他高性能浮点 DSP 从机的 HPI 接口,利用从机 DMA 控制器直接访问其存储空间,可实现高达 50 MB/s 的

数据交换,因此以本设计的小型导航计算机为基础,可构建高性能 DSP 阵列导航计算机系统。

2 位置/速度组合试验结果

系统加入导航软件后进行了场地跑车试验,试验方法为:初始对准完成后,在山路上以 40~60 km/h 速度持续行驶 4 h,其中第 2 和第 4 h 隔离 GPS 数据实施自主导航,考核导航计算机数据采集实时性和数据存储、通信功能,以及算法在新的硬件系统上的运行情况,图 6 为 GPS 数据隔离后一段 1200 s 自主导航轨迹和真实轨迹(GPS 轨迹)对比图,根据 Flash 存储的数据绘制(数据经过脱密处理),计算表明导航精度达到以往双处理器同类系统水平,说明单个 F28335 为核心的导航计算机达到了预定设计要求。

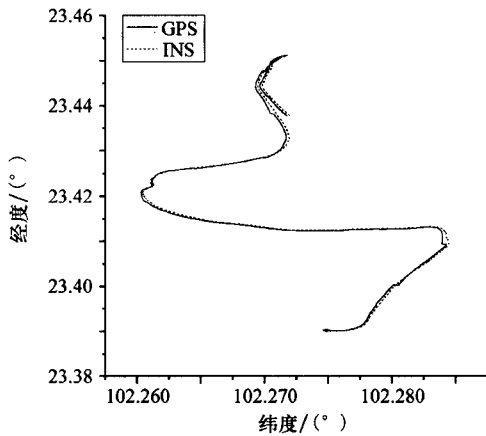


图 6 跑车试验轨迹

3 结束语

以上设计充分利用了 TI 新推出的 F28335 强大的浮点运算能力和片内丰富的外设资源优势,完成 6 路模拟量和 3 路数字量实时采集的同时,实现了低成本大容量的非易失数据存储。对跑车试验存储的数据分析表明:算法在该系统上正常运行并达到了设计要求的定位精度,该设计用更小的体积和功耗实现了低成本导航计算机系统。

参考文献:

[1] 景培培,金志华,王俊璞.基于 ARM 的组合导航计算机系统方案设计[J].计算机测量与控制,2006,14(8):1106-1107.

[2] 张开禾,富立,范耀祖.基于 DSP 和 FPGA 的捷联航姿仪的设计[J].测控技术,2007,26(3):75-76.

[3] 葛炜,刘星,郝宏旭,等. HPI 主机接口在双 DSP 系统中的应用[J].测控技术,2008,27(4):79-80.

[4] 杨芳,郝永平,苗雷.基于 FPGA 技术的多处理器导航系统设计[J].弹箭与制导学报,2007,27(2):126-128.

[5] Texas Instruments Inc. TMS320F2810, TMS320F2811, TMS-

320F2812, TMS320C2810, TMS320C2811, TMS320C2812 digital signal controllers (DSCs) data manual [EB/OL]. http://focus.ti.com.cn/docs/prod/folders/print/tms320f2812.html,2004-06.

[6] Texas Instruments Inc. TMS320F28335, TMS320F28334, TMS320F28332, TMS320F28235, TMS320F28234, TMS320F28232 digital signal controllers (DSCs) data manual [EB/OL]. http://focus.ti.com.cn/docs/prod/folders/print/tms320f28335.html,2009-04.

[7] Texas Instruments Inc. TMS320VC33 digital processor [EB/OL]. http://focus.ti.com.cn/docs/prod/folders/print/tms320vc33.html,2004-01.

[8] 王仲涛.基于双 DSP 的光纤陀螺 SINS/GPS 组合导航系统硬件电路研究[D].哈尔滨:哈尔滨工程大学,2006.

[9] SAMSUNG Electronics Co. Ltd. Preliminary flash memory K9XXG08UXM [EB/OL]. http://www.samsung.com/global/business/semiconductor/productInfo.do?fmly_id=159&partnum=K9K8G08U0M,2005.

[10] 李杰,马幸,刘俊,等.小型惯导系统数据实时采集处理与存储设计[J].中国惯性技术学报,2008,16(3).

研祥数采仪首批通过最高环保机构认证

近日,研祥集团战略市场研究院首批通过了数据采集传输仪测试。这是为配合今年 10 月 1 日开始实施的“污染源在线自动监控(监测)数据采集传输仪技术要求”而制定的,这也是国内最高环保机构第一次对数采仪出具的检测报告,在研祥的检测报告中,还特别提及了 CPU 的 X86 架构,这也是研祥数采仪的技术优势之一。首批通过环境监测仪器质量监督检验中心认证的企业只有 5 家。

据了解,为了规范产品性能,优化产品质量,真正为污染源在线监测保驾护航,此次数据采集传输仪的认证工作十分严谨。所有需要认证的产品都经过了多项严格苛刻实验室检验,并提交了相关质量证明文件,接受审查。此外,认证中心还实地考察了各个生产企业的工厂,检查质量体系。该检查主要依据 CCAEPI-GK-305《环保产品认证工厂质量保证能力要求》进行,范围覆盖申请认证产品的所有加工场所和所涉及的活动。包括与制造该产品有关的质量体系所涉及的部门、岗位、设施相关的质量活动等。历时 3 个多月。

此次产品的检验,参考了《HJ/T477-2009 污染源在线自动监控(监测)数据采集传输仪技术要求》、《HJ/T 212-2005 污染源在线自动监控(监测)系统数据传输标准》、《GB/T17626.3-2006 射频电磁场辐射抗扰度实验》等多项国家标准。数量上面,同一申请单元的产品必须抽取有代表性的 3 台样品进行型式检验,同时还规定抽样基数不少于 30 台。以保证通过认证的产品都是环保自动化领域优秀的产品。