14 同步串行接口(SSI)

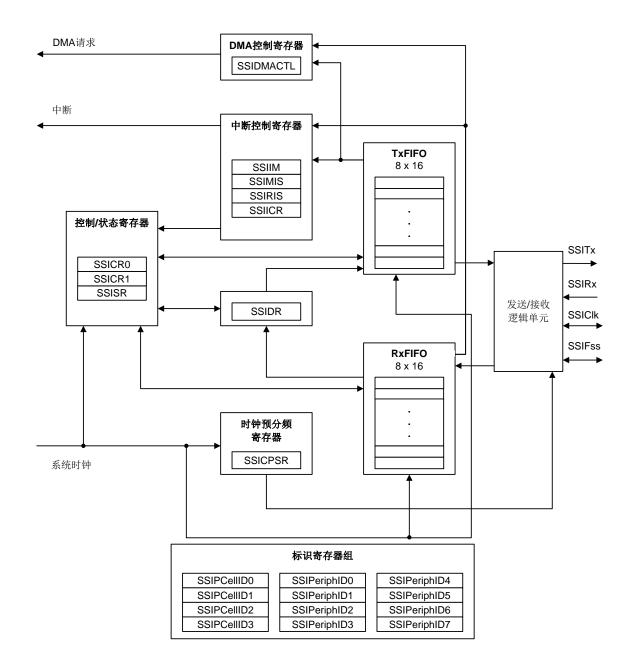
Stellaris[®] LM3S9B96 微控制器内置两个**同步串行接口(Synchronous Serial Interface**,简写为 **SSI**)模块。每个 SSI 模块都能以主机或从机方式与片外器件进行同步串行通信,支持的同步串行接口格式包括飞思卡尔(Freescale)SPI、MICROWIRE 以及德州仪器(TI)同步串行接口(SSI)。

Stellaris® LM3S9B96 微控制器的 SSI 模块具有以下特性:

- 可编程的接口格式:支持飞思卡尔 SPI、MICROWIRE 以及 TI 同步串行接口;
- 主机或从机工作方式;
- 可编程的时钟位速率以及预分频器;
- 相互独立的发送 FIFO 和接收 FIFO, 二者均为 16 位宽、8 个单元深;
- 可编程的数据帧长度,4位到16位可选;
- 内部环回测试模式,能够很方便地实现诊断/调试;
- 标准 FIFO 中断以及发送结束中断;
- 结合**微型直接存储器访问**(**Micro Direct Memory Access**,简写为 **μDMA**)控制器使用,可实现高效的数据传输:
 - 相互独立的发送通道和接收通道
 - 当接收 FIFO 中有数据时产生单次请求;当接收 FIFO 中包含 4 个数据单元时产生 猝发请求
 - 当发送 FIFO 中有空闲单元时产生单次请求; 当发送 FIFO 中包含 4 个空闲单元时产生猝发请求

14.1 框图

图 14-1. SSI 模块框图



14.2 信号描述

第749页的表 14-1 和表 14-2 列出了与 SSI 模块相关的所有外部信号并逐一描述其功能。 SSI 信号通常是 GPIO 信号的备选功能,因此这些管脚在复位时默认设置为 GPIO 信号;只有 SSIOClk、SSIOFss、SSIORx 和 SSIOTx 这 4 个管脚默认即为 SSI 功能。表中"复用管脚/赋值"一列是各 SSI 信号所对应的 GPIO 管脚。当需要使用 SSI 功能时,应将相关 GPIO 备选功能选择寄存器(GPIOAFSEL)(见第429页)中的 AFSEL 位置 1,表示启用 GPIO

的备选功能;同时还应将括号内的数字写入 **GPIO 端口控制寄存器(GPIOCTRL)**(见第 447 页)的 PMCn 位域,表示将 SSI 信号赋给指定的 GPIO 管脚。关于配置 GPIO 的详细信息,请参阅第 405 页的"通用输入/输出(GPIO)"一章。

表 14-1. SSI 信号(LQFP100 封装)

管脚名称	管脚序号	复用管脚/赋值	管脚类型	缓冲类型 ^a	功能描述
SSI0Clk	28	PA2(1)	I/O	TTL	SSI 模块 0 时钟信号
SSI0Fss	29	PA3(1)	I/O	TTL	SSI 模块 0 帧同步信号
SSI0Rx	30	PA4(1)	I	TTL	SSI 模块 0 接收信号
SSI0Tx	31	PA5(1)	0	TTL	SSI 模块 0 发送信号
	60	PF2(9)			
SSI1Clk	74	PE0(2)	I/O	TTL	SSI 模块 1 时钟信号
	76	PH4(11)			
	59	PF3(9)			
SSI1Fss	63	PH5(11)	I/O	TTL	SSI 模块 1 帧同步信号
	75	PE1(2)			
	42	PF4(9)			
SSI1Rx	62	PH6(11)	I	TTL	SSI 模块 1 接收信号
	95	PE2(2)			
	15	PH7(11)			
SSI1Tx	41	PF5(9)	0	TTL	SSI 模块 1 发送信号
	96	PE3(2)			

a: "TTL"表示该管脚兼容 TTL 电平标准。

表 14-2. SSI 信号(BGA108 封装)

ж. т. д. оот ја	7 (DOATO				
管脚名称	管脚序号	复用管脚/赋值	管脚类型	缓冲类型 ^a	功能描述
SSI0Clk	M4	PA2(1)	I/O	TTL	SSI 模块 0 时钟信号
SSI0Fss	L4	PA3(1)	I/O	TTL	SSI 模块 0 帧同步信号
SSI0Rx	L5	PA4(1)	I	TTL	SSI 模块 0 接收信号
SSI0Tx	M5	PA5(1)	0	TTL	SSI 模块 0 发送信号
SSI1Clk	J11 B11 B10	PF2(9) PE0(2) PH4(11)	I/O	TTL	SSI 模块 1 时钟信号
SSI1Fss	J12 F10 A12	PF3(9) PH5(11) PE1(2)	I/O	TTL	SSI 模块 1 帧同步信号
SSI1Rx	K4 G3 A4	PF4(9) PH6(11) PE2(2)	ı	TTL	SSI 模块 1 接收信号
SSI1Tx	H3 K3 B4	PH7(11) PF5(9) PE3(2)	0	TTL	SSI 模块 1 发送信号

a: "TTL"表示该管脚兼容 TTL 电平标准。

14.3 功能描述

SSI 对从片外器件接收的数据进行串-并转换。CPU 可访问数据、控制信息以及状态信息。

发送及接收通道均内置 FIFO 存储器,在发送及接收模式下各自最多能缓冲 8 个 16 位数值。 SSI 还支持 μ DMA 接口,可将发送 FIFO 和接收 FIFO 配置为 μ DMA 的目的地址/源地址。 将 **SSIDMACTL** 寄存器(见第 776 页)的相应位置位即可开启 SSI 的 μ DMA。

14.3.1 位速率的产生

SSI 模块内置可编程的位速率时钟分频器以及预分频器,通过分频产生串行输出时钟。SSI 模块支持 2MHz 或更高的位速率,实际使用时最高位速率通常由片外器件的性能决定。

串行位速率是由输入时钟(SysClk)分频后得到的。输入时钟首先须进行预分频,预分频系数是 2 到 254 范围内的偶数,由 SSI 时钟预分频寄存器(SSICPSR)(见<u>第 769 页</u>)的 CPSDVSR 位域确定。预分频后的时钟还能继续分频,分频系数是 1 到 256 范围内的整数 1 + SCR, 其中 SCR 是 SSI 控制寄存器 0 (SSICR0)(见<u>第 762 页</u>)中的位域。因此输出时钟 SSIClk 的频率为:

SSICLK = SysClk / (CPSDVSR * (1 + SCR))

注: 当工作于主机模式时,应确保系统时钟至少 2 倍于 SSIClk,且 SSIClk 不得超过 25MHz; 当工作于从机模式时,应确保系统时钟至少 12 倍于 SSIClk。

关于 SSI 的时序参数,请参阅第 1320 页的"同步串行接口(SSI)"。

14.3.2 FIFO 操作

14.3.2.1 发送 FIFO

SSI 发送 FIFO 是一组 16 位宽、8 单元深的先入先出缓冲区。当对 **SSI 数据寄存器(SSIDR)**(见<u>第 766 页</u>)进行写操作时,CPU 将数据写入 FIFO,FIFO 中的数据将保持到被发送逻辑单元读出为止。

当工作于主机或从机模式时,数据以并行方式写入发送 FIFO,发送时先经过并-串转换、而后通过 SSITx 管脚发送给片外连接的从设备或主设备。

当工作于从机模式时,SSI 模块在每次主设备启动会话后才发送数据。若发送 FIFO 空,那么在主机启动会话时 SSI 模块会将发送 FIFO 中最旧的一个数据发送出去。假如自启用 SSI 模块时钟(RGCG1 寄存器的 SSI 位置 1)以来写入发送 FIFO 的有效数据不足 8 个,则 SSI 模块将发送 0。因此,必须依会话要求确保 FIFO 内包含有效数据。SSI 模块可以在发送 FIFO 空时产生中断或 μDMA 请求。

14.3.2.2 接收 FIFO

SSI 接收 FIFO 是一组 16 位宽、8 单元深的先入先出缓冲区。从 SSI 接口收到的数据都保存在 FIFO 中;当对 SSIDR 寄存器进行读操作时,CPU 才将数据从 FIFO 中读出。

当工作于主机或从机模式时,自 SSIRx 管脚接收的串行数据首先进行串-并转换,而后并行载入接收 FIFO 中。

14.3.3 中断

SSI 模块可在出现以下情况时产生中断:

- 发送 FIFO 服务(发送 FIFO 半满或更低)
- 接收 FIFO 服务 (接收 FIFO 半满或更多)
- 接收 FIFO 超时
- 接收 FIFO 溢出
- 传输结束

在发送给中断控制器之前,所有中断事件先进行一次逻辑或操作,因此同一时刻不管实际发生了多少 SSI 中断事件,SSI 模块都只向中断控制器产生一个中断请求。前 4 个中断可通过将 SSI 中断掩码寄存器(SSIIM)(见<u>第 770 页</u>)的对应掩码位清 0 予以屏蔽;若将对应的掩码位置 1,即可使能该中断。

SSI 模块不但提供组合的中断输出,还分别提供各个中断源的输出,因此在处理中断时既可采用全局中断服务子程序,也可采用模块化的设备驱动程序。动态的发送/接收数据流中断与静态的状态中断相互独立,方便即时响应 FIFO 触发深度进行读写操作。各中断源的状态均可从 SSI 原始中断状态寄存器 (SSIRIS)(见<u>第 771 页</u>)以及 SSI 掩码后中断状态寄存器 (SSIMIS)(见第 773 页)读出。

接收 FIFO 设有 32 个 SSICIk 时钟周期(不管此时 SSICIk 是否激活)的超时周期,并且只要接收 FIFO 从空状态变为非空状态即会启动。假如接收 FIFO 在接下来的 32 个 SSICIk 周期内再次变为空状态,超时周期才会中止并复位。因此中断服务子程序应在读接收 FIFO 后及时对 SSI 中断清除寄存器(SSIIC)的 RTIC 位写 1(清除接收 FIFO 超时中断)。此清除操作不得执行得太晚,否则有可能中断服务子程序在中断实际清除之前已经返回,此外也可能造成不必要地重复进入中断。

传输结束(End-Of-Transmission,简写为 EOT)中断用于指示数据已经全部发送完成,此时可以安全地关闭 SSI 模块时钟或进入休眠模式。另外由于数据的发送和接收是同时完成的,此中断也能即时指示接收 FIFO 中的数据已经就绪,无需等待接收 FIFO 超时了。

14.3.4 帧格式

SSI 的数据帧长度从 4 位到 16 位可编程,并且始终按照高位在前的顺序传输。用户可选择 3 种基本的帧类型:

- 德州仪器同步串行接口(SSI)格式
- 飞思卡尔 SPI 格式
- MICROWIRE 格式

不论对于哪种格式,串行时钟信号(SSIClk)在 SSI 模块空闲状态时保持非活动状态,在进行发送及接收时才按照设置的频率不断跳变。SSIClk 在空闲状态仍然提供基准时钟,接收 FIFO 据此实现超时周期,若超时之后仍然包含数据则予产生超时指示。

对于飞思卡尔 **SPI** 以及 **MICROWIRE** 帧格式,串行帧同步(SSIFss)管脚为低电平有效,在整个帧传输期间生效(拉低)。

对德州仪器同步串行接口格式,串行帧同步(SSIFss)管脚在发送每个帧之前产生宽度为

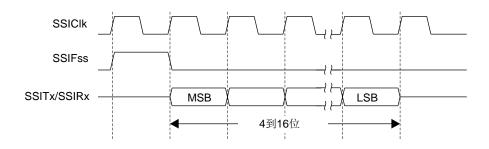
1 个时钟周期的高脉冲。SSI 模块和片外从设备都在 SSIClk 的上升沿驱动输出数据,在 SSIClk 的下降沿锁存另一端的输入数据。

与另外两种全双工的帧格式不同,MICROWIRE 是半双工工作的,其采用特殊的主-从消息技术。在此模式中,当开始传输时,SSI 模块首先向片外从设备发送 8 位控制字,并且发送控制字期间并不接收数据。当控制字发送结束(8 位的最后 1 位发送完成)后,片外从设备即对控制字进行译码。总线等待 1 个时钟周期之后,片外从设备开始以所请求的数据应答,应答数据长度为 4 位到 16 位,于是单次会话的总帧长为 13 位到 25 位。

14.3.4.1 德州仪器同步串行接口帧格式

第752页的图14-2描绘出单次传输的德州仪器同步串行接口帧格式。

图 14-2. TI 同步串行接口帧格式(单次传输)

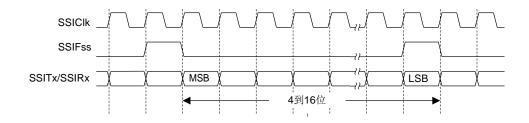


在此模式中,当 SSI 模块处于空闲状态时,SSIC1k 和 SSIFss 强制拉低,SSI 发送数据管脚 SSITx 被置为三态。一旦发送 FIFO 的底入口包含数据,SSIFss 将拉高 1 个 SSIC1k 时钟周期,数据从发送 FIFO 传递到发送逻辑单元的串行移位寄存器中。在下一个 SSIC1k 时钟上升沿,数据帧(长度为 4 到 16 位)的最高位移位输出到 SSITx 管脚上。与此同时,片外从设备也将其数据的最高位输出到 SSIRx 管脚上。

之后在每个 SSIC1k 时钟的下降沿, SSI 模块以及片外从设备分别将收到的数据位逐个移入串行移位寄存器中,并且在锁存最低位后的第 1 个 SSIC1k 时钟上升沿将接收的数据从串行移位寄存器传输到接收 FIFO 中。

第752页的图 14-3 描绘出背靠背连续传输时的德州仪器同步串行接口帧格式。

图 14-3. TI 同步串行接口帧格式(连续传输)



14.3.4.2 飞思卡尔 SPI 帧格式

飞思卡尔 SPI 是一种四线制的接口,其中 SSIFss 信号的主要功能是作为从设备选通信号。 飞思卡尔 SPI 格式的主要特征是其 SSIC1k 信号定义相当灵活,其非活动状态及相位可分 别通过 SSISCRO 寄存器的 SPO 位以及 SPH 位进行设置。

SPO 时钟极性位

若 SPO 时钟极性位清 **0**,则 SSIClk 管脚在无数据传输时的稳态电平为低电平; 若 SPO 置 **1**,则 SSIClk 管脚在无数据传输时的稳态电平为高电平。

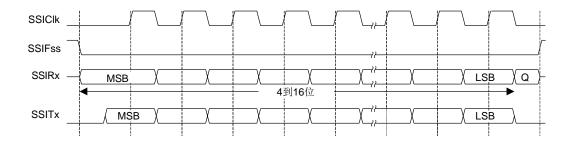
SPH 相位控制位

SPH 相位控制位用于选择捕捉数据的时钟沿,允许其改变状态。此标志位将决定如何界定传输过程的首位,即是否在首次捕捉数据之前忽略 1 次时钟跳变。若 SPH 相位控制位清 0,则在首个时钟跳变沿捕捉数据;若 SPH 置 1,则在第 2 个时钟跳变沿捕捉数据。

14.3.4.3 SPO = 0、SPH = 0 时的飞思卡尔 SPI 帧格式

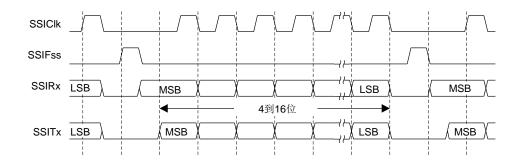
当 SPO = 0、SPH = 0 时,以飞思卡尔 **SPI** 格式进行单次传输以及连续传输的信号时序分别 如 8 14-4(见第 753 页)以及 8 14-5(见第 753 页)所示。

图 14-4. 飞思卡尔 SPI 帧格式(单字传输, SPO = 0, SPH = 0)



注: Q 未定义

图 14-5. 飞思卡尔 SPI 帧格式(连续传输,SPO = 0,SPH = 0)



在这种格式配置下, SSI 空闲期间:

■ SSIC1k 强制拉低

- SSIFss 强制拉高
- 发送数据管脚 SSITx 强制拉低
- 若 SSI 模块工作于主机模式,则开启 SSIC1k 管脚输出
- 若 SSI 模块工作于从机模式,则关闭 SSIC1k 管脚输出

若 SSI 模块使能,并且发送 FIFO 中已经填入有效数据,那么传输过程将立即开始,其标志是 SSIFss 信号拉低; 当 SSIFss 拉低时从设备驱动 SSIRx 线输出数据供主设备读取。与此同时主设备的 SSITx 输出管脚也将使能。

半个 SSIC1k 时钟周期后,主设备将有效数据输出到 SSITx 管脚上,于是主设备和从设备的数据都已就绪。半个 SSIC1k 时钟周期后 SSIC1k 时钟由主设备管脚拉高。

之后双方将在每个 SSIC1k 时钟的上升沿捕捉数据、在下降沿移位输出。

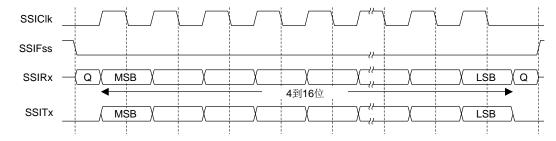
在单字传输过程中,当数据字的所有位传输完成后,SSIFss管脚将在捕捉最后1位(上升沿)后保持1个SSIClk周期,然后恢复其空闲的高电平状态。

在背靠背连续传输过程中,必须使 SSIFss 信号在相邻两次数据传输之间输出高脉冲,因为当 SPH 位清 0 时,从设备选通管脚将锁住串行外设寄存器中的数据、不允许对其修改。因此主设备必须在相邻两次数据传输之间拉高 SSIFss 管脚,确保能够正确写入串行外设数据。当连续传输结束时,SSIFss 管脚将在捕捉最后 1 位(上升沿)后保持 1 个 SSIC1k时钟周期,然后恢复其空闲的高电平状态。

14.3.4.4 SPO = 0、SPH = 1 时的飞思卡尔 SPI 帧格式

当 SPO = 0、SPH = 1 时,以飞思卡尔 SPI 格式传输的时序如图 14-6(见第 754 页)所示。此时序已涵盖了单字传输以及连续传输。

图 14-6. 飞思卡尔 SPI 帧格式 (SPO = 0, SPH = 1)



注: Q 未定义

754

在这种格式配置下, SSI 空闲期间:

- SSIC1k 强制拉低
- SSIFss 强制拉高
- 发送数据管脚 SSITx 强制拉低
- 若 SSI 模块工作于主机模式,则开启 SSIC1k 管脚输出
- 若 SSI 模块工作于从机模式,则关闭 SSIC1k 管脚输出

若 SSI 模块使能,并且发送 FIFO 中已经填入有效数据,那么传输过程将立即开始,其标志是 SSIFss 信号拉低;同时主设备的 SSITx 输出管脚也将使能。半个 SSIC1k 时钟周期后,主设备和从设备的数据都已在各自的发送线上就绪。与此同时 SSIC1k 以一个上升沿使能。

之后双方将在每个 SSIC1k 时钟的下降沿捕捉数据、在上升沿移位输出。

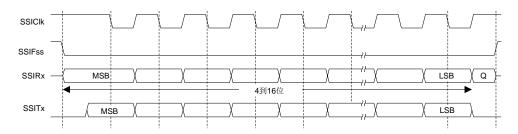
在单字传输过程中,当数据字的所有位传输完成后,SSIFss管脚将在捕捉最后1位(下降沿)后保持1个SSIClk周期,然后恢复其空闲的高电平状态。

在背靠背连续传输过程中,SSIFss 信号在连续的数据传输过程中始终拉低。连续传输的终止过程与单字传输相同。

14.3.4.5 SPO = 1、SPH = 0 时的飞思卡尔 SPI 帧格式

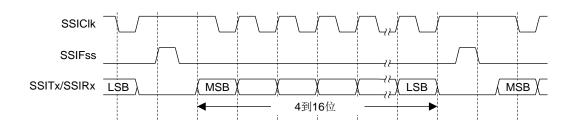
当 SPO = 1、SPH = 0 时,以飞思卡尔 SPI 格式进行单次传输以及连续传输的信号时序分别 如图 14-7(见第 755 页)以及图 14-8(见第 755 页)所示。

图 14-7. 飞思卡尔 SPI 帧格式(单字传输,SPO = 1,SPH = 0)



注: Q 未定义

图 14-8. 飞思卡尔 SPI 帧格式(连续传输, SPO = 1, SPH = 0)



在这种格式配置下, SSI 空闲期间:

- SSIClk 强制拉高
- SSIFss 强制拉高
- 发送数据管脚 SSITx 强制拉低
- 若 SSI 模块工作于主机模式,则开启 SSIC1k 管脚输出

■ 若 SSI 模块工作于从机模式,则关闭 SSIC1k 管脚输出

若 SSI 模块使能,并且发送 FIFO 中已经填入有效数据,那么传输过程将立即开始,其标志是 SSIFss 信号拉低;当 SSIFss 拉低时从设备驱动 SSIRx 线输出数据供主设备读取。与此同时主设备的 SSITx 输出管脚也将使能。

半个 SSIC1k 时钟周期后,主设备将有效数据输出到 SSITx 管脚上,于是主设备和从设备的数据都已就绪。半个 SSIC1k 时钟周期后 SSIC1k 时钟由主设备管脚拉低。之后双方将在每个 SSIC1k 时钟的下降沿捕捉数据、在上升沿移位输出。

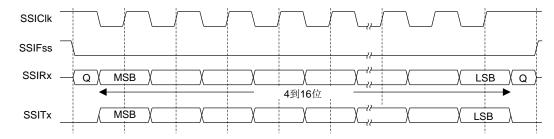
在单字传输过程中,当数据字的所有位传输完成后,SSIFss 管脚将在捕捉最后 1 位(下降沿)后保持 1 个 SSIC1k 周期,然后恢复其空闲的高电平状态。

在背靠背连续传输过程中,必须使 SSIFss 信号在相邻两次数据传输之间输出高脉冲,因为当 SPH 位清 0 时,从设备选通管脚将锁住串行外设寄存器中的数据、不允许对其修改。因此主设备必须在相邻两次数据传输之间拉高 SSIFss 管脚,确保能够正确写入串行外设数据。当连续传输结束时,SSIFss 管脚将在捕捉最后 1 位(下降沿)后保持 1 个 SSIClk时钟周期,然后恢复其空闲的高电平状态。

14.3.4.6 SPO = 1、SPH = 1 时的飞思卡尔 SPI 帧格式

当 SPO = 1、SPH = 1 时,以飞思卡尔 SPI 格式传输的时序如图 14-9(见第 756 页)所示。此时序已涵盖了单字传输以及连续传输。

图 14-9. 飞思卡尔 SPI 帧格式 (SPO = 1, SPH = 1)



注: Q 未定义

在这种格式配置下, SSI 空闲期间:

- SSIC1k 强制拉高
- SSIFss 强制拉高
- 发送数据管脚 SSITx 强制拉低
- 若 SSI 模块工作于主机模式,则开启 SSIC1k 管脚输出
- 若 SSI 模块工作于从机模式,则关闭 SSIC1k 管脚输出

若 SSI 模块使能,并且发送 FIFO 中已经填入有效数据,那么传输过程将立即开始,其标志是 SSIFss 信号拉低;同时主设备的 SSITx 输出管脚也将使能。半个 SSIClk 时钟周期后,主设备和从设备的数据都已在各自的发送线上就绪。与此同时 SSIClk 以一个下降沿使能。

之后双方将在每个 SSIC1k 时钟的上升沿捕捉数据、在下降沿移位输出。

在单字传输过程中,当数据字的所有位传输完成后,SSIFss管脚将在捕捉最后1位(上升沿)后保持1个SSIClk周期,然后恢复其空闲的高电平状态。

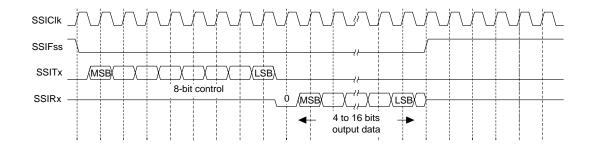
在背靠背连续传输过程中,SSIFss 信号在连续的数据传输过程中始终保持有效(拉低), 直到捕捉最后 1 个字的最后 1 位(上升沿)之后像单字传输那样返回其空闲状态。

在背靠背连续传输过程中,SSIFss 信号在连续的数据传输过程中始终拉低。连续传输的终止过程与单字传输相同。

14.3.4.7 MICROWIRE 帧格式

第 757 页的图 14-10 描绘出 MICROWIRE 帧格式的单次传输过程,第 758 页的图 14-11 描绘出 MICROWIRE 帧格式的背靠背连续传输过程。

图 14-10. MICROWIRE 帧格式(单次传输)



MICROWIRE 的帧格式与 SPI 非常相近,区别之处在于 MICROWIRE 是半双工而非全双工,而且还采用了主-从报文传递技术。每次串行传输开始时, SSI 模块都要先向片外从设备发送 8 位控制字,并且在发送控制字期间不会接收外部输入的数据。当控制字发送结束(8 位的最后 1 位发送完成)后,片外从设备即对控制字进行译码。总线等待 1 个时钟周期之后,片外从设备开始以所请求的数据应答,应答数据长度为 4 位到 16 位,于是单次会话的总帧长为 13 位到 25 位。

在这种格式配置下, SSI 空闲期间:

- SSIC1k 强制拉高
- SSIFss 强制拉低
- 发送数据管脚 SSITx 强制拉低

向发送 FIFO 内写入控制字节即可触发发送。SSIFss 的下降沿将使发送 FIFO 底入口的数据传递给发送逻辑单元的串行移位寄存器,于是 8 位控制字的最高位将从 SSITx 脚移位输出。在整个帧传输过程中,SSIFss 管脚始终拉低,SSIRx 管脚始终为三态。

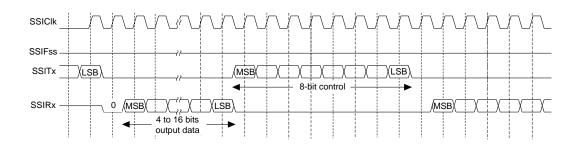
片外从设备会在每个 SSIC1k 时钟的上升沿将控制字的位依次锁存入串行移位寄存器。当从设备锁存最后一位之后,总线会有 1 时钟周期的等待时间,从设备利用此时间对控制字进行译码并开始向 SSI 模块回发数据:从设备在 SSIC1k 时钟的下降沿将各个数据位依次发送到 SSIRx 管脚上, SSI 模块在 SSIC1k 时钟的上升沿锁存各个数据位。在帧传输结束时,

对于单次传输,SSIFss 信号在最后 1 位被锁存入串行移位寄存器(上升沿)后保持 1 个 SSIClk 时钟周期,然后重新拉高,使接收的数据传递至接收 FIFO。

注意: 片外从设备既可以在数据最低位被接收移位寄存器锁存后的 SSIClk 下降沿将接收 线置为三态,也可以在 SSIFss 管脚拉高后将接收线置为三态。

连续传输的开始及结束均与单次传输大体相同。在连续传输过程中,SSIFss 信号始终保持生效(拉低),并且数据传输的过程是背靠背的,也就是说下一帧的控制字紧跟在前一帧接收数据的最低位之后。当一帧数据的最低位已经锁存后,该条数据将在 SSIClk 时钟下降沿从串行移位寄存器传递至 FIFO。

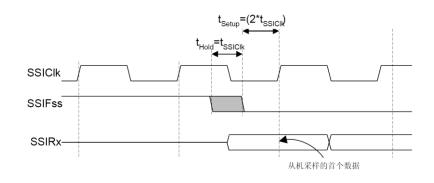
图 14-11. MICROWIRE 帧格式(连续传输)



在 MICROWIRE 模式下,SSI 从设备在 SSIFss 信号拉低之后的首个 SSIClk 上升沿采样接收控制字的第 1 个位,因此驱动输出 SSIClk 的主设备必须确保 SSIFss 下降沿与SSIClk 上升沿之间有充足的建立时间和保持时间。

第758页的图 14-12 描绘出建立时间及保持时间应满足的要求。由于 SSI 从设备将会在之后的 SSIClk 上升沿采样接收数据的首位,因此 SSIFss 的建立时间至少应 2 倍于 SSIClk (SSI 的工作时钟)时钟周期。另外考虑到前一个 SSIClk 上升沿,SSIFss 的保持时间至少应为 1 个 SSIClk 时钟周期。

图 14-12. MICROWIRE 帧格式: SSIFss 输入建立时间及保持时间要求



14.3.5 DMA 操作

SSI 模块可与 μDMA 控制器接口,实现相互独立的发送通道和接收通道。SSI 的 μDMA 操

作通过 SSI DMA 控制寄存器(SSIDMACTL)使能。在使能 μDMA 操作后,SSI 模块在接收 FIFO 或发送 FIFO 可以传输数据时向接收或发送通道产生 μDMA 请求。对于接收通道,只要接收 FIFO 中包含有效数据即会产生单次传输请求,只要接收 FIFO 中包含至少 4 个单元有效数据即会产生猝发传输请求。对于发送通道,只要发送 FIFO 中至少有 1 个空闲单元即会产生单次传输请求,只要发送 FIFO 中至少有 4 个空闲单元即会产生猝发传输请求。μDMA 控制器会根据 μDMA 通道的配置自动处理单次传输请求和猝发传输请求。若要开启μDMA 接收通道,应将 DMA 控制寄存器(SSIDMACTL)的 RXDMAE 位置 1; 若要开启 μDMA 发送通道,应将 SSIDMACTL 寄存器的 TXDMAE 位置 1。如果已经使能了 μDMA,那么 μDMA 控制器会在传输结束时自动触发中断。此中断使用 SSI 中断向量,因此,如果为 SSI 操作使用中断并且开启了 μDMA,那么 SSI 中断服务子程序必须包含对 μDMA 传输完成中断的处理。

关于配置 μDMA 控制器的详细信息,请参阅第 347 页的"微型直接存储器访问(μDMA)" 一章。

14.4 初始化及配置

请按照以下步骤使能并初始化 SSI 模块:

- 1. 将 **RCGC1** 寄存器(见第 281 页)的 SSI 位置位,使能 **SSI** 模块;
- 2. 通过 **RCGC2** 寄存器(见第 293 页)使能相应 GPIO 模块的时钟。至于 SSI 模块对应于哪些 GPIO 模块,请参阅第 1261 页的表 24-5;
- 3. 将相关管脚的 AFSEL 位置位 (见第 429 页)。至于需要配置哪些 GPIO 模块,请参阅 第 1252 页的表 24-4;
- 4. 通过 **GPIOPCTL** 寄存器(见第 447 页)的 PMCn 位域将 **SSI** 信号赋给指定的管脚,参见第 1261 页的表 24-5;

对于不同的帧格式,应按照如下步骤配置 SSI 模块:

- 1. 在更改配置前,应确保 SSICR1 寄存器的 SSE 位清零;
- 2. 选择 SSI 模块工作于主机模式还是从机模式:
 - a. 若工作于主机模式,应将 **SSICR1** 寄存器配置为 0x0000 0000;
 - b. 若工作于从机模式(允许输出),应将 **SSICR1** 寄存器配置为 0x0000 0004;
 - c. 若工作于从机模式(禁止输出),应将 SSICR1 寄存器配置为 0x0000 000C;
- 3. 通过 SSICPSR 寄存器配置预分频系数:
- 4. 通过 **SSICRO** 寄存器配置以下内容:
 - 串行时钟速率(SCR)
 - 若采用飞思卡尔 SPI 帧格式,需配置时钟相位和时钟极性(SPH, SPO)
 - 协议格式: 飞思卡尔 SPI、TI 同步串行接口、MICROWIRE(FRF)
 - 数据帧长度(DSS)

- 5. 可选步骤: 通过 **SSIDMACTL** 寄存器配置 μ**DMA** 通道 (参见第 347 页的"微型直接存储器访问 (μ**DMA**)") 并使能相关 μ**DMA**;
- 6. 将 SSICR1 寄存器的 SSE 位置位, 使能 SSI 模块。

下面举例予以说明。假定 SSI 模块要按照如下参数工作:

- 主机模式
- 飞思卡尔 SPI 格式 (SPO = 1, SPH = 1)
- 位速率为 1Mbps
- 数据长度8位

假设系统时钟 20MHz,于是位速率计算公式为:

SSIClk = SysClk / (CPSDVSR * (1 + SCR)) $1 \times 10^6 = 20 \times 10^6$ / (CPSDVSR * (1 + SCR))

因各位域必须为整数,因此若 CPSDVSR = 0x2,则 SCR 必须取 0x9。

软件中的配置步骤为:

- 1. 确保 SSICR1 寄存器的 SSE 位已经清零;
- 2. 对 **SSICR1** 寄存器写入 0x0000 0000;
- 3. 对 **SSICPSR** 寄存器写入 0x0000 0002;
- 4. 对 **SSICRO** 寄存器写入 0x0000 09C7:
- 5. 将 SSICR1 寄存器的 SSE 位置位,使能 SSI 模块。

14.5 寄存器映射

第760页的表 14-3 列出了 SSI 寄存器。表中偏移量一列是指相对于 SSI 基地址的十六进制地址增量,两个 SSI 模块的基地址分别为:

■ SSI0: 0x4000 8000 ■ SSI1: 0x4000 9000

在操作 SSI 寄存器之前,注意应先使能 SSI 模块时钟,参见第 281 页。

提示: 在修改任何控制寄存器之前,务必先禁用 SSI 模块(将 SSICR1 寄存器的 SSE 位清 零)。

表 14-3. SSI 寄存器映射

偏移量	寄存器名称	类型	复位值	寄存器描述	参见页码
0x000	SSICR0	R/W	0x0000 0000	SSI 控制寄存器 0	<u>762</u>
0x004	SSICR1	R/W	0x0000 0000	SSI 控制寄存器 1	<u>764</u>

偏移量	寄存器名称	类型	复位值	寄存器描述	参见页码
0x008	SSIDR	R/W	0x0000 0000	SSI 数据寄存器	<u>766</u>
0x00C	SSISR	RO	0x0000 0003	SSI 状态寄存器	<u>767</u>
0x010	SSICPSR	R/W	0x0000 0000	SSI时钟预分频寄存器	<u>769</u>
0x014	SSIIM	R/W	0x0000 0000	SSI中断掩码寄存器	<u>770</u>
0x018	SSIRIS	RO	0x0000 0008	SSI 原始中断状态寄存器	<u>771</u>
0x01C	SSIMIS	RO	0x0000 0000	SSI 掩码后中断状态寄存器	<u>773</u>
0x020	SSIICR	W1C	0x0000 0000	SSI中断清除寄存器	<u>775</u>
0x024	SSIDMACTL	R/W	0x0000 0000	SSI DMA 控制寄存器	<u>776</u>
0xFD0	SSIPeriphID4	RO	0x0000 0000	SSI 外设标识寄存器 4	<u>777</u>
0xFD4	SSIPeriphID5	RO	0x0000 0000	SSI 外设标识寄存器 5	<u>778</u>
0xFD8	SSIPeriphID6	RO	0x0000 0000	SSI 外设标识寄存器 6	<u>779</u>
0xFDC	SSIPeriphID7	RO	0x0000 0000	SSI 外设标识寄存器 7	<u>780</u>
0xFE0	SSIPeriphID0	RO	0x0000 0022	SSI 外设标识寄存器 0	<u>781</u>
0xFE4	SSIPeriphID1	RO	0x0000 0000	SSI 外设标识寄存器 1	<u>782</u>
0xFE8	SSIPeriphID2	RO	0x0000 0018	SSI 外设标识寄存器 2	<u>783</u>
0xFEC	SSIPeriphID3	RO	0x0000 0001	SSI 外设标识寄存器 3	<u>784</u>
0xFF0	SSIPCelIID0	RO	0x0000 000D	SSI PrimeCell 标识寄存器 0	<u>785</u>
0xFF4	SSIPCellID1	RO	0x0000 00F0	SSI PrimeCell 标识寄存器 1	<u>786</u>
0xFF8	SSIPCellID2	RO	0x0000 0005	SSI PrimeCell 标识寄存器 2	<u>787</u>
0xFFC	SSIPCelIID3	RO	0x0000 00B1	SSI PrimeCell 标识寄存器 3	<u>788</u>

14.6 寄存器描述

本章的剩余部分按照地址偏移量由小到大的顺序依次详细介绍各寄存器。

寄存器 1: SSI 控制寄存器 0 (SSICR0), 偏移量 0x000

SSICRO 寄存器的位域能控制 SSI 模块的各项功能,例如协议格式、时钟速率、数据帧长度等等。

SSI 控制寄存器 0 (SSICR0)

SSI0 基地址 0x4000 8000 SSI1 基地址 0x4000 9000

偏移量 0x000

_	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
		l	l	l) 1	ı	1 1	伊	留			l	l I	l	l	ı
类型 复位值	RO 0	RO 0	RO 0	RO 0	RO 0	RO 0	RO 0	RO 0	RO 0	RO 0	RO 0	RO 0	RO 0	RO 0	RO 0	RO 0
	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
				SC			1 1		SPH	SPO	FF				I SS	
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
位/位5	或	名	称		类型		复位值		描述							
31:16	6	保	留		RO	(0x0000		软件不行容性, x 留位的值	付寄存器						
15:8		S	CR		R/W		0x00		SSI 串彳	亍时钟 逗	車率					
	此位域用于产生 SSI 核 计算公式为:												送及接收	火 的位は	速率。何	立速率
									BR = S	SSIClk	: / (C	PSDVS	SR * (1 + S	CR))	
									其中 CP 254 之问						,取值	为2~
7		SI	PH		R/W		0		SSI 串彳	亍时钟 村	目位					
									此位仅月	用于飞机	思卡尔:	SPI 格词	式。			
									SPH 控 此位将沿 之前忽略	央定传输	俞过程的	的首位,				
									取值	描述						
									0	数据在	E首个时	钟跳变	· 沿捕捉	<u> </u>		
									1	数据在	三第 2 个	一时钟段	k变沿捕	捉		
6		SI	PO		R/W		0		SSI 串彳	_{于时钟机}	及性					
									取值	描述						
									0	当无数 平	据传输	ì时,S	SICIk 管	管脚为 穩	急定的低	氏 电
									1	当无数 平	女据传输	ì时,S	SICIk 徻	 善	急定的高	5电

位/位域	名称	类型	复位值	描述	
5:4	FRF	R/W	0x0	0x1 TI	述 思卡尔 SPI 格式 同步串行接口帧格式 CROWIRE 帧格式
3:0	DSS	R/W	0x0	取值 0x0-0x2 0x3 0x4 0x5 0x6 0x7 0x8 0x9 0xA 0xB 0xC 0xD	长度选择 描述 保留 4位数据 5位数据 6位数数据 7位数数据 9位数数据 10位数据 11位数数据 11位数数据 12位数据 13位数据 14位数据
				0xE 0xF	15 位数据 16 位数据

寄存器 2: SSI 控制寄存器 1 (SSICR1), 偏移量 0x004

SSICR1 寄存器的位域能控制 SSI 模块的多项功能,主机模式还是从机模式就是由本寄存器 配置的。

SSI 控制寄存器 1 (SSICR1)

SSI0 基地址 0x4000 8000 SSI1 基地址 0x4000 9000

偏移量 0x004

类型 R/W,复位值 0x0000 0000

	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
		ı			! 	ı	l l	1	保留	1		l	I I			
类型 复位值	RO 0	RO 0	RO 0	RO 0	RO 0	RO 0	RO 0	RO 0								
_	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
		l	ı		l I	保留	1		1	I	ı	EOT	SOD	MS	SSE	LBM
类型	RO	RO	RO	R/W	R/W	R/W	R/W	R/W								
复位值	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
位/位	或	名	称		类型		复位值		描述							
31:5		保	留		RO	0:	×0000 0)	软件不容性, 为留位的	对寄存器						
4		E	ОТ		R/W		0		传输结	束						
									取值 0		É FIFO E TXRI		「效数据	不超过	4 个单	元
									1				XRIS F	中断		
3		S	OD		R/W		0		SSI 从							
									此位仅 从设备 同时 这 院 一 以 管 本 机	时, SS I 确保只 统通常将 此类系统	主设备 有一个/ 身多个/ 充中正常	5可向系 从设备1 人设备的 常工作,	统内所 句串行转 句 TXD 应通过	有从设 俞出线」 线连接 t son (备广播 上输出数 在一起。	报文, 数据。 。为了
									取值	描述						
									0	从机模	九不定	许 SS	模块驱	対 SSI	Tx 输出	出
									1	从机模	莫式下禁	≹止 SS	模块驱	図动 SSI	Tx输出	出
2		N	1S		R/W		0		SSI 主/	从选择						
									此位用· (SSE:	于选择: = 0)时			人机模式	尺 ,只有	i当 SS	I 禁用
									取值	描述						
									0	SSI 模	块工作	于主机	模式			

1

SSI 模块工作于从机模式

位/位域	名称	类型	复位值	描述
1	SSE	R/W	0	SSI 同步串行接口使能
				取值 描述
				0 禁用 SSI 模块
				1 使能 SSI 模块
				提示 : 修改任何 SSI 控制寄存器之前,必须先将此标志 位清零。
0	LBM	R/W	0	SSI 环回模式
				取值 描述
				0 进行正常的串口操作
				1 启用环回模式:发送串行移位寄存器的输出端将在芯片内部连接到接收串行移位寄存器的输入端。

寄存器 3: SSI 数据寄存器 (SSIDR), 偏移量 0x008

重要提示: 读此寄存器时务必小心。读操作将改变寄存器内容。

SSIDR 寄存器是一个 16 位宽的寄存器。当读取 SSIDR 寄存器时,将访问接收 FIFO 中由 当前 FIFO 读指针所指向的单元。当 SSI 接收逻辑单元将输入的数据帧移出后,该数据将放入接收 FIFO 中由当前 FIFO 写指针所指向的单元。

当写入 **SSIDR** 寄存器时,数据将放入发送 FIFO 中由**当前 FIFO 写指针**所指向的单元。发送逻辑单元数据每次从发送 FIFO 中挪走 1 个数据,将其加载进发送串行移位寄存器中,随后就会按设置的位速率将数据位逐个输出到 SSITx 管脚上。

若用户写入发送 FIFO 的数据长度不足 16 位,应自行将数据右对齐;发送逻辑单元自动忽略未使用的高位。而在接收时,若收到的数据长度不足 16 位,在接收缓冲中能自动右对齐。

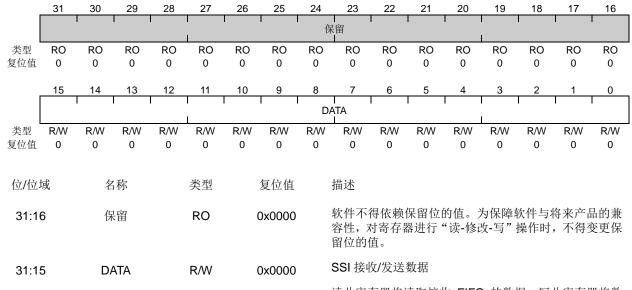
当 SSI 配置为 MICROWIRE 帧格式时,发送数据的默认长度为 8 位(高字节被忽略),接收数据的长度则可由用户编程控制。即使 SSICR1 寄存器的 SSE 位清 0,发送 FIFO 和接收 FIFO 也不会清空,,因此软件可以在使能 SSI 模块之前先填充发送 FIFO。

SSI 数据寄存器 (SSIDR)

SSI0 基地址 0x4000 8000 SSI1 基地址 0x4000 9000

偏移量 0x008

类型 R/W,复位值 0x0000 0000



读此寄存器将读取接收 FIFO 的数据,写此寄存器将数据写入发送 FIFO。

若数据长度不足 16 位,则用户应当自行将数据右对齐, 发送逻辑单元忽略未使用的高位。接收逻辑单元会自动 将收到的数据右对齐。

寄存器 4: SSI 状态寄存器 (SSISR), 偏移量 0x00C

SSISR 寄存器包含若干标志位,用于指示 FIFO 填充状态和 SSI 忙状态。

SSI 状态寄存器(SSISR)

SSI0 基地址 0x4000 8000 SSI1 基地址 0x4000 9000

偏移量 0x00C

_	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
		l	l	ı)]	l	1 1	f	· 保留	ı	l	ļ	! [ı	I .	
类型 复位值	RO 0	RO 0	RO 0	RO 0	RO 0	RO 0	RO 0	RO 0								
	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
		I				保留	1 1		1	I		BSY	RFF	RNE	TNF	TFE
类型 复杂法	RO 0	RO 0	RO 0	RO 0	RO 0	RO 0	RO 1	RO 1								
复位值	U	U	U	U	U	U	U	U	U	U	U	U	U	U	1	1
位/位出	或	名	称		类型		复位值		描述							
31:5		保	留		RO	0>	(0000 O	0	软件不定容性, 方留位的位	对寄存器						
4		В	SY		RO		0		SSI 忙村	标志						
									取值	描述						
									0	SSI 空						
									1	SSI I 空	E在发送	生/接收数	数据帧,	或发送	₹ FIFO	非
3		R	FF		RO		0		SSI 接収	炇 FIFO	満标さ	;				
									取值	描述						
									0		FIFO 未					
									1	接收F	FIFO ⊟	满				
2		R	NE		RO		0		SSI 接収	炇 FIFO	非空标	志				
									取值	描述						
									0		FIFO 空					
									1	接收F	FIFO 排	空				
1		TI	NF		RO		1		SSI 发i	送 FIFO	未满材	志				
									取值	描述						
									0		FIFO ⊟					
									1	接收F	FIFO 未	:满				

位/位域	名称	类型	复位值	描述	
0	TFE	RO	1	SSI 发i	送 FIFO 空标志
				取值	描述
				0	发送 FIFO 非空
				1	发送 FIFO 空

寄存器 5: SSI 时钟预分频寄存器 (SSICPSR), 偏移量 0x010

SSICPSR 寄存器用于指定预分频系数。系统时钟按此系数进行预分频,预分频后的时钟还会进一步分频(分频系数为 1 到 256,即 1+SCR,其中 SCR 是 SSICRO 寄存器的位域)得到 SSIC1k。因此 SSIC1k 频率的计算公式如下:

SSICLK = SysClk / (CPSDVSR * (1 + SCR))

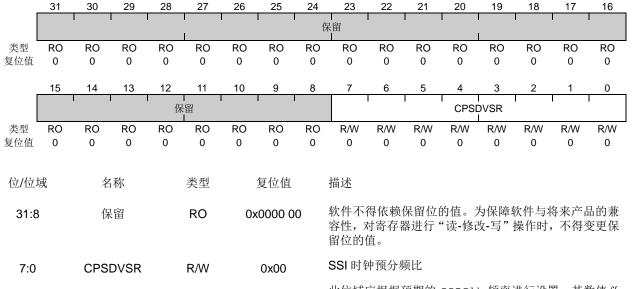
本寄存器必须写入 2 到 254 之间的偶数。最低位是硬编码为 0 的,即使对本寄存器写入奇数值,回读的时候最低位依然为 0。

SSI 时钟预分频寄存器 (SSICPSR)

SSI0 基地址 0x4000 8000 SSI1 基地址 0x4000 9000

偏移量 0x010

类型 R/W,复位值 0x0000 0000



此位域应根据预期的 SSIClk 频率进行设置,其数值必须是 2 到 254 之间的偶数。回读时最低位始终为 0。

寄存器 6: SSI 中断掩码寄存器 (SSIIM), 偏移量 0x014

SSIIM 寄存器是中断掩码寄存器。本寄存器可读可写,复位后所有位清零。

对本寄存器进行读操作,可获取各个中断的当前掩码状态。将某个位清零即解除相应掩码,于是该中断不发送给中断控制器;将某个位置位即置位相应掩码,于是该中断允许发送给中断控制器。

SSI 中断掩码寄存器 (SSIIM)

SSI0 基地址 0x4000 8000 SSI1 基地址 0x4000 9000

偏移量 0x014

Г	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
		1	1		' 			ſ	呆留	'	'	'	[1		
类型 复位值	RO 0	RO 0	RO 0	RO 0	RO 0	RO 0	RO 0	RO 0	RO 0	RO 0	RO 0	RO 0	RO 0	RO 0	RO 0	RO 0
	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
	10	1	1	1					1	T	г <u> </u>		TXIM	RXIM	RTIM	RORIM
类型	RO	RO	RO	RO	RO	RO	RO	RO	RO	RO	RO	RO	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
位/位均	或	名	称		类型		复位值		描述							
31:4		保	留		RO	0x	0000 00	00		得依赖你 对寄存器 值。						
3		T	KIM		R/W		0		SSI 发	送 FIFO	中断掩	码				
									取值	描述						
									0		送送 FIF					
									1	不屏蔽	友发送 F	FIFO 中	断			
2		R)	XIM		R/W		0		SSI 接	收 FIFO	中断推	码				
									取值	描述						
									0		接收 FIF					
									1	小 屏商	技接收 F	FIFO 中	断			
1		R ⁻	ГΙМ		R/W		0		SSI 接	收超时中	中断掩码	马				
									取值	描述						
									0		接收 FIF					
									1	小 屏蔽	反接收 F	FIFO 超	目时中断			
0		RO	RIM		R/W		0		SSI 接	收过载中	中断掩码	马				
									取值	描述						
									0		接收 FIF					
									1	不屏幕	友接收 F	FIFO 过	载中断			

寄存器 7: SSI 原始中断状态寄存器 (SSIRIS), 偏移量 0x018

SSIRIS 寄存器为原始中断状态寄存器。当对本寄存器进行读操作时,返回各个中断掩码前的原始状态。对本寄存器写操作无效。

SSI 原始中断状态寄存器 (SSIRIS)

SSI0 基地址 0x4000 8000 SSI1 基地址 0x4000 9000

偏移量 0x018

-	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
				ı		ı		1	 	ı		ļ	1 1	ı		
类型 复位值	RO 0	RO 0	RO 0	RO 0	RO 0	RO 0	RO 0	RO 0								
	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
							留			I				RXRIS		
类型	RO	RO	RO	RO	RO	RO	RO	RO								
复位值	0	0	0	0	0	0	0	0	0	0	0	0	1	0	0	0
位/位均	或	名	称		类型		复位值		描述							
31:4		保	留		RO	0x(0000 00	00	软件不容性, 为留位的	付寄存器						
3		TX	RIS		RO		1		SSI 发i	羑 FIFO	原始中	断标志				
									取值 0 1	送 FIF	ICR1 客 O 中有	效数据	不超过	立清零, 4 个单	元。	
											1' <u>直</u> 位, .经通过			FIFO 空	二、且取	₹/□
									当发送 非空(1						IOT 清零	厚) 或
2		RX	RIS		RO		0		SSI 接収	友 FIFO	原始中	断标志				
									取值 0 1 当接收 零。		FIFO 中			于 4 个 单元时,		を 位清
1		RT	RIS		RO		0		SSI 接収		原始中断	析标志				
									取值 0	描述 未发生	三中断					
									1		安收超时	t				
									当对 SS 时,本			存器()	SSIICR)的R	ric 位 ¹	写入 1

位/位域	名称	类型	复位值	描述
0	RORRIS	RO	0	SSI 接收溢出原始中断标志
				取值 描述
				0 未发生中断
				1 接收 FIFO 溢出
				当对 SSI 中断清除寄存器 (SSIICR) 的 RORIC 位写入 1 时,本标志位清零。

寄存器 8: SSI 掩码后中断状态寄存器 (SSIMIS), 偏移量 0x01C

SSIMIS 寄存器为掩码后中断状态寄存器。当对本寄存器进行读操作时,返回各个中断经掩码后的状态。对本寄存器写操作无效。

SSI 掩码后中断状态寄存器 (SSIMIS)

SSI0 基地址 0x4000 8000 SSI1 基地址 0x4000 9000

偏移量 0x01C

	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16			
		31 30 29 28 27 26 25 24 23 22 21 20 19 18 17 16 保留																	
类型	RO	RO	RO	RO	RO	RO	RO	RO	RO	RO	RO	RO	RO	RO	RO	RO			
复位值	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0			
ſ	15	14	13	12 I	11			8	7	6 T	5	4	3	2	1	0			
Mr wal							:留							RXMIS					
类型 复位值	RO 0	RO 0	RO 0	RO 0	RO 0	RO 0	RO 0	RO 0	RO 0	RO 0	RO 0	RO 0	RO 0	RO 0	RO 0	RO 0			
位/位生	或	名	i称		类型	复位值			描述										
31:4		保	留		RO	0x(0000 00	00	软件不得依赖保留位的值。为保障软件与将来产品的兼容性,对寄存器进行"读-修改-写"操作时,不得变更保留位的值。										
3		TX	TXMIS RO 0						SSI 发送 FIFO 掩码后中断状态										
									取值	描述									
									0	未发生中断,或此中断被屏蔽									
									1	此中断未被屏蔽,且满足以下条件:									
										发送 FIFO 中有效数据不超过 4 个单元(EOT 位清零);									
											FIFO 空 OT 位置		占后 1 位	立已经通	过串口	发			
									当发送 FIFO 中有效数据超过 4 个单元(EOT 清零)非空(EOT 置位)时,此标志位清零。							零)或			
2		RX	MIS		RO		0		SSI 接收 FIFO 掩码后中断状态										
							-		取值	双值 描述									
									0		E中断,	或此中	断被屏	蔽					
									1		「未被屏 ↓ 个单元		接收 FI	FO 中有	可效数据	环			
									当接收 零。	FIFO F			F 4 个』	单元时,	此标志				
1		RT	MIS		RO		0		SSI 接	收超时拖	龟码后中	野状な	ž						
									取值	描述									
									0	未发生	E中断,	或此中	断被屏	蔽					
									1	此中断	f 未被屏	藏,且	L发生接	收超时					
									当对 SSI 中断清除寄存器(SSIICR)的 RTIC 位写时,本标志位清零。										

位/位域	名称	类型	复位值	描述	
0	RORMIS	RO	0	SSI 接口	收溢出掩码后中断状态
				取值	描述
				0	未发生中断,或此中断被屏蔽
				1	此中断未被屏蔽,且接收 FIFO 溢出

当对 SSI 中断清除寄存器 (SSIICR) 的 RORIC 位写入 1 时,本标志位清零。

寄存器 9: SSI 中断清除寄存器 (SSIICR), 偏移量 0x020

SSIICR 寄存器为中断清除寄存器。当对本寄存器的有效位写 1 时,即会清除相应的中断。对本寄存器写 0 无效。

SSI 中断清除寄存器 (SSIICR)

SSI0 基地址 0x4000 8000 SSI1 基地址 0x4000 9000

偏移量 0x020

类型 W1C,复位值 0x0000 0000

	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
		J		1]]			1	 呆留			l]]	1	1	
类型	RO	RO	RO	RO	RO	RO	RO	RO	RO	RO	RO	RO	RO	RO	RO	RO
复位值	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
_	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
					 		保	留	1			j İ	ļ Ī]	RTIC	RORIC
类型	RO	RO	RO	RO	RO	RO	RO	RO	RO	RO	RO	RO	RO	RO	W1C	W1C
复位值	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
位/位: 31:2			称		类型 RO		复位值 0000 00	00	描述 软件不容性, 对							
									留位的位	直。						
1		R	ГІС		W1C		0		SSI 接収	欠超时 口	中断清隆	Ŷ.				
									对此位 SSIMIS						标志位	立以及
0		RORIC			W1C		0		SSI 接收过载中断清除							
								对此位写 1, SSIRIS 寄存器的 RORRIS 标志位以及 SSIMIS 寄存器的 RORMIS 标志位将清零。								

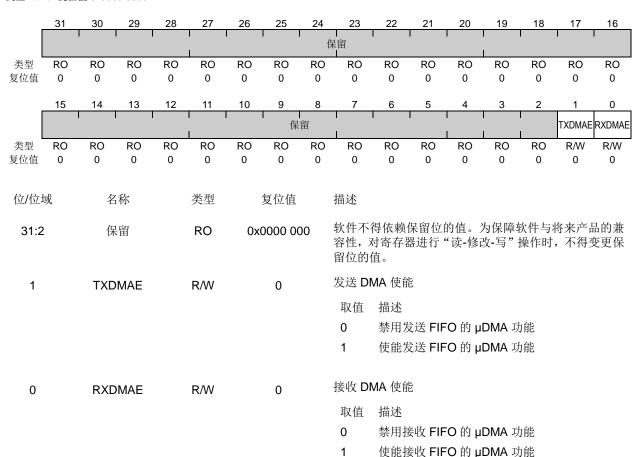
寄存器 10: SSI DMA 控制寄存器 (SSIDMACTL), 偏移量 0x024

SSIDMACTL 寄存器为 µDMA 控制寄存器。

SSI DMA 控制寄存器 (SSIDMACTL)

SSI0 基地址 0x4000 8000 SSI1 基地址 0x4000 9000

偏移量 0x024



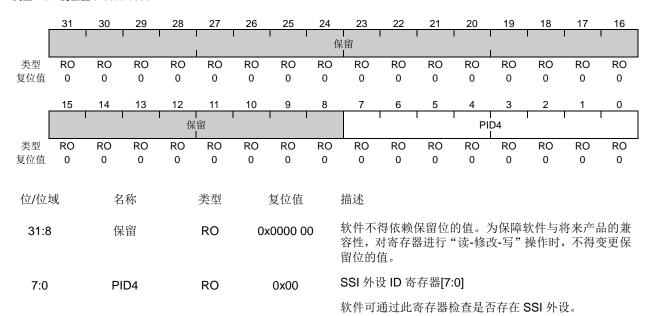
寄存器 11: SSI 外设标识寄存器 4 (SSIPeriphID4), 偏移量 0xFD0

SSIPeriphIDn 寄存器均为硬编码的只读寄存器,寄存器的位域决定复位值。

SSI 外设标识寄存器 4(SSIPeriphID4)

SSI0 基地址 0x4000 8000 SSI1 基地址 0x4000 9000

偏移量 0xFD0



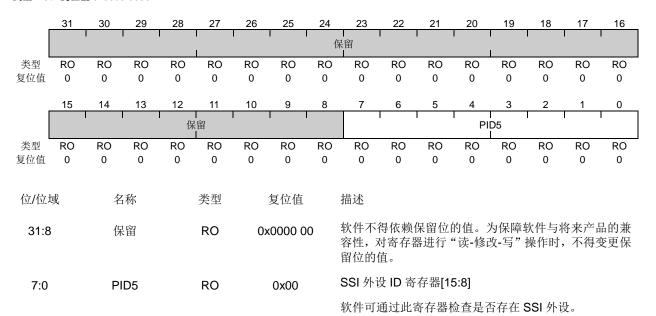
寄存器 12: SSI 外设标识寄存器 5 (SSIPeriphID5), 偏移量 0xFD4

SSIPeriphIDn 寄存器均为硬编码的只读寄存器,寄存器的位域决定复位值。

SSI 外设标识寄存器 5 (SSIPeriphID5)

SSI0 基地址 0x4000 8000 SSI1 基地址 0x4000 9000

偏移量 0xFD4



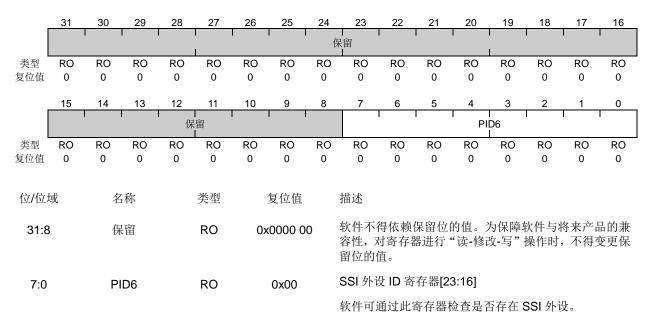
寄存器 13: SSI 外设标识寄存器 6 (SSIPeriphID6), 偏移量 0xFD8

SSIPeriphIDn 寄存器均为硬编码的只读寄存器,寄存器的位域决定复位值。

SSI 外设标识寄存器 6 (SSIPeriphID6)

SSI0 基地址 0x4000 8000 SSI1 基地址 0x4000 9000

偏移量 0xFD8



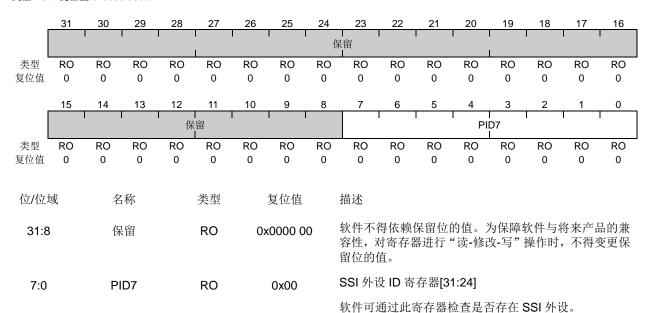
寄存器 14: SSI 外设标识寄存器 7 (SSIPeriphID7),偏移量 0xFDC

SSIPeriphIDn 寄存器均为硬编码的只读寄存器,寄存器的位域决定复位值。

SSI 外设标识寄存器 7 (SSIPeriphID7)

SSI0 基地址 0x4000 8000 SSI1 基地址 0x4000 9000

偏移量 0xFDC



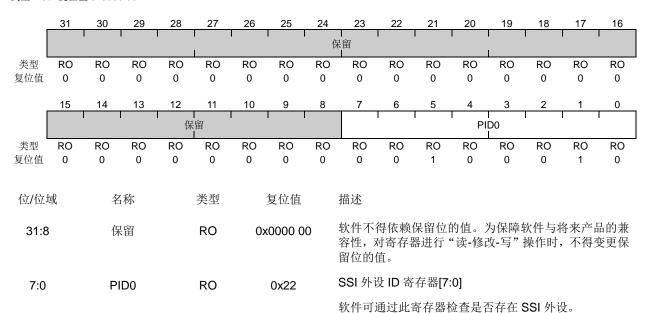
寄存器 15: SSI 外设标识寄存器 0 (SSIPeriphID0), 偏移量 0xFE0

SSIPeriphIDn 寄存器均为硬编码的只读寄存器,寄存器的位域决定复位值。

SSI 外设标识寄存器 0 (SSIPeriphID0)

SSI0 基地址 0x4000 8000 SSI1 基地址 0x4000 9000

偏移量 0xFE0



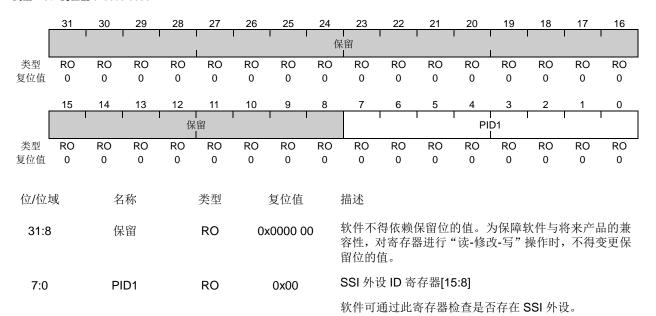
寄存器 16: SSI 外设标识寄存器 1 (SSIPeriphID1), 偏移量 0xFE4

SSIPeriphIDn 寄存器均为硬编码的只读寄存器,寄存器的位域决定复位值。

SSI 外设标识寄存器 1(SSIPeriphID1)

SSI0 基地址 0x4000 8000 SSI1 基地址 0x4000 9000

偏移量 0xFE4



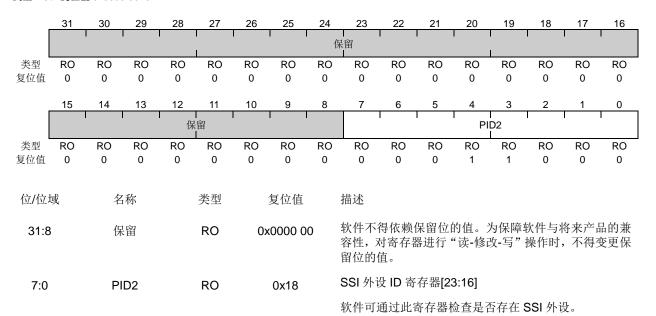
寄存器 17: SSI 外设标识寄存器 2 (SSIPeriphID2), 偏移量 0xFE8

SSIPeriphIDn 寄存器均为硬编码的只读寄存器,寄存器的位域决定复位值。

SSI 外设标识寄存器 2(SSIPeriphID2)

SSI0 基地址 0x4000 8000 SSI1 基地址 0x4000 9000

偏移量 0xFE8



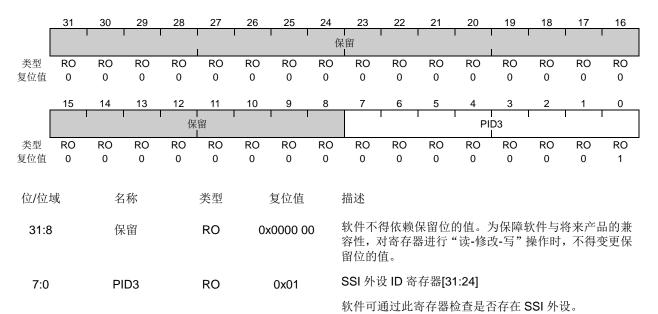
寄存器 18: SSI 外设标识寄存器 3 (SSIPeriphID3),偏移量 0xFEC

SSIPeriphIDn 寄存器均为硬编码的只读寄存器,寄存器的位域决定复位值。

SSI 外设标识寄存器 3(SSIPeriphID3)

SSI0 基地址 0x4000 8000 SSI1 基地址 0x4000 9000

偏移量 0xFEC



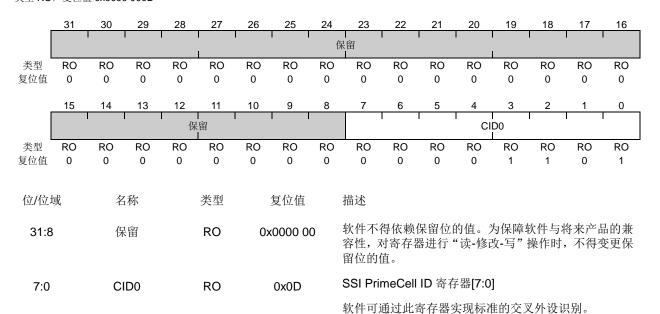
寄存器 19: SSI PrimeCell 标识寄存器 0 (SSIPCellID0), 偏移量 0xFF0

SSIPCellIDn 寄存器均为硬编码的只读寄存器,寄存器的位域决定复位值。

SSI PrimeCell 标识寄存器 0 (SSIPCellID0)

SSI0 基地址 0x4000 8000 SSI1 基地址 0x4000 9000 偏移量 0xFF0

类型 RO,复位值 0x0000 000D



寄存器 20: SSI PrimeCell 标识寄存器 1 (SSIPCellID1), 偏移量 0xFF4

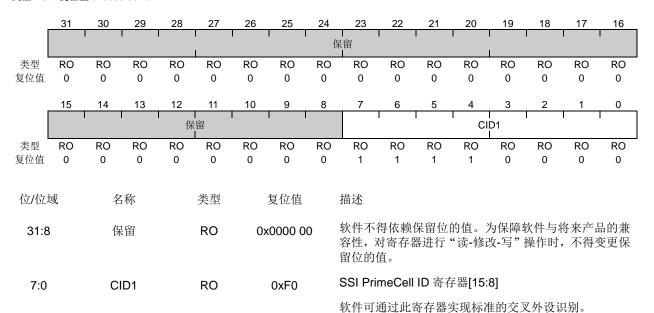
SSIPCellIDn 寄存器均为硬编码的只读寄存器,寄存器的位域决定复位值。

SSI PrimeCell 标识寄存器 1 (SSIPCellID1)

SSI0 基地址 0x4000 8000 SSI1 基地址 0x4000 9000

偏移量 0xFF4

类型 RO,复位值 0x0000 00F0



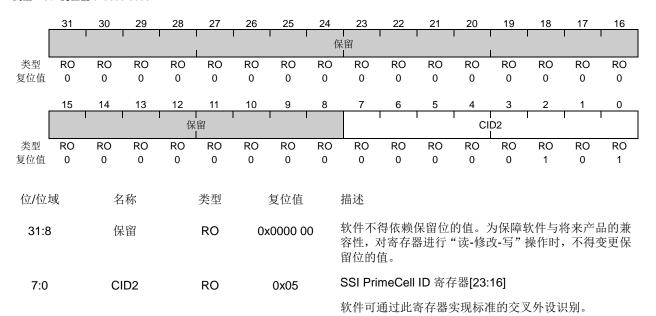
寄存器 21: SSI PrimeCell 标识寄存器 2 (SSIPCellID2), 偏移量 0xFF8

SSIPCellIDn 寄存器均为硬编码的只读寄存器,寄存器的位域决定复位值。

SSI PrimeCell 标识寄存器 2 (SSIPCellID2)

SSI0 基地址 0x4000 8000 SSI1 基地址 0x4000 9000

偏移量 0xFF8



寄存器 22: SSI PrimeCell 标识寄存器 3 (SSIPCellID3), 偏移量 0xFFC

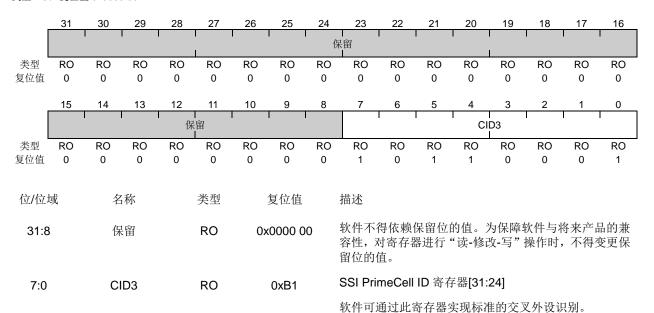
SSIPCellIDn 寄存器均为硬编码的只读寄存器,寄存器的位域决定复位值。

SSI PrimeCell 标识寄存器 3 (SSIPCellID3)

SSI0 基地址 0x4000 8000 SSI1 基地址 0x4000 9000

偏移量 0xFFC

类型 RO,复位值 0x0000 00B1





北京锐鑫同创公司相关信息

技术支持

如果您对文档有所疑问,您可以在办公时间(星期一至星期五上午 8:30~11:50; 下午 1:30~5:30)拨打技术支持电话或 E-mail 联系。

北京锐鑫同创是 TI 第三方合作伙伴,专注于 TI Stellaris M3 产品的市场推广、方案设计和技术服务,同时提供开发板、仿真器、编程器等开发工具,公司以"把握市场脉搏,专注技术创新,提供诚信服务,实现共赢发展!"为核心价值理念,为客户提供实时、高效的技术和服务。

电话: 010-82418301 传真: 010-82418302

Email: support@realsense.com.cn
www.realsense.com.cn
tx.com.cn
tx.com.cn