

单片低成本低能耗 RF 收发芯片

应用

- 2400-2483.5MHz ISM/SRD 波段系统
- 无线游戏控制器
- 无线音频
- 电子消费领域
- 无线键盘鼠标

产品介绍

CC2500 是一种低成本真正单片的 2.4GHz 收发器，为低功耗无线应用而设计。电路设定为 2400-2483.5MHz 的 ISM（工业，科学和医学）和 SRD（短距离设备）频率波段。

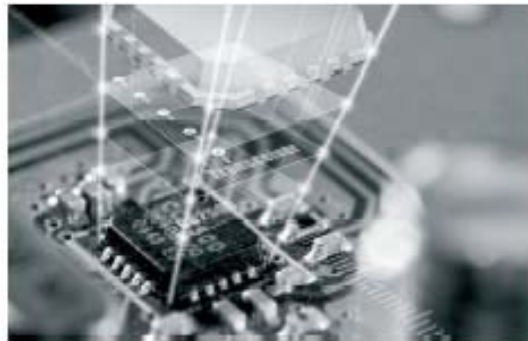
RF 收发器集成了一个数据传输率可达 500kbps 的高度可配置的调制解调器。通过开启集成在调制解调器上的前向误差校正选项，能使性能得到提升。

CC2500 为数据包处理、数据缓冲、突发数据传输、清晰信道评估、连接质量指示和电磁波激发提供广泛的硬件支持。

CC2500 的主要操作参数和 64 位传输/接收

FIFO(先进先出堆栈)可通过 SPI 接口控制。在一个典型系统里，CC2500 和一个微控制器及若干被动元件一起使用。

CC2500 基于 0.18 微米 CMOS 晶体的 Chipcon 的 SmartRF 04 系列。



主要特性

- 体积小 (QLP 4×4mm 封装, 20 脚)
- 真正的单片 2.4GHz RF (射频) 收发器
- 频率范围: 2400-2483.5MHz
- 高灵敏度 (10kbps 下 -98dBm, 1% 数据包误差率)
- 可编程控制的数据传输率, 可达 500kbps
- 较低的电流消耗 (RX 中 15.6mA)
- 可编程控制的输出功率, 可达 +1dBm
- 优秀的接收器选择性和模块化性能
- 极少的外部元件: 芯片内频率合成器, 不需要外部滤波器或 RF 转换
- 可编程控制的基带调制解调器
- 理想的多路操作特性
- 可控的数据包处理硬件
- 快速频率变动合成器带来的合适的频率跳跃系统
- 可选的带交错的前向误差校正
- 单独的 64 字节 RX 和 TX 数据 FIFO
- 高效的 SPI 接口: 所有的寄存器能用一个“突发”转换器控制
- 数字 RSSI 输出
- 与遵照 EN 300 328, EN 300 440 class 2 (欧洲), CFR47 Part 15 (美国), 和 ARIB STD-T66(日本)标准的系统相配
- 自动低功率 RX 拉电路的电磁波激活功能
- 许多强大的数字特征, 使得使用廉价的微控制器就能得到高性能的 RF 系统
- 集成模拟温度传感器
- 自由引导的“绿色”数据包

- | | |
|---|---|
| <ul style="list-style-type: none"> ● 对数据包导向系统的灵活支持：对同步词汇插入的芯片侦测，地址检查，灵活的数据包长度及自动 CRC 处理 ● 可编程信道滤波带宽 ● OOK 和灵活的 ASK 整型支持 ● 2-FSK 和 MSK 支持 ● 自动频率补偿可用于调整频率合成器到接收中间频率 ● 对数据的可选自动白化处理 ● 对现存通信协议的向后兼容的异步透 | <ul style="list-style-type: none"> 明接收/传输模式的支持 ● 可编程的载波感应指示器 ● 可编程前导质量指示器及在随机噪声下改进的针对同步词汇侦测的保护 ● 支持传输前自动清理信道访问 (CCA)，即载波侦听系统 ● 支持每个数据包连接质量指示 |
|---|---|

1 缩写词

资料中用到的缩写词如下：

2-FSK 2 进制频率转换按键

PD 功率降低

ADC 模数转换器

AGC 自动增益调节

AMR 自动仪表读取

ASK 振幅转换按键

CRC 循环冗余检查

ESR 等价串联阻抗

FEC 前向误差校正

FSK 频移键控

IF 中间频率

LNA 低噪声放大器

LQI 链接质量指示器

MCU 微控制器单元

MSK 最小化转换按键

PA 功率放大器

PLL 相同步环路

AFC 自动频率补偿

PQI 前导质量指示器

QPSK 积分相位转换按键

RF 电磁波频率

RSSI 接收信号长度指示器

RX 接收，接收模式

SNR 信噪比

SPI 连续外围接口

TBD 待定义

TX 传输，传输模式

VCO 电压控制振荡器

WOR 电磁波激活，低功率拉电路

XOSC 石英晶体振荡器

XTAL 石英晶体

目录

1 缩写词	2
2 绝对最大等级	5
3 工作条件	5
4 电气规范	6
5 常规特性	7
6 RF 接收环节	7
7 RF 传输环节	8
8 石英晶体振荡器	8
9 低功率 RC 振荡器	9
10 频率合成器特性	9
11 模拟温度传感器	10
12 直流特性	10
13 重启功率	10
14 引脚结构	11
15 电路描述	12
16 应用电路	12
17 结构配置概述	14
18 配置软件	15
19 四线串行配置和数据接口	16
19.1 芯片状态位	16
19.2 寄存器访问	17
19.3 命令滤波	17
19.4 FIFO 访问	17
19.5 PATABLE 访问	17
20 微控制器接口和引脚结构	19
20.1 结构接口	19
20.2 常规控制和状态引脚	19
20.3 可选通信控制特性	20
21 数据率设计	20
22 接收信道滤波带宽	20
23 解调器, 符号同步装置和数据决定	21
23.1 频率便宜补偿	21
23.2 位同步	21
23.3 字节同步	21
24 数据包处理和硬件支持	22
24.1 数据白化	22
24.2 数据包格式化	22
24.2.1 任意长度区域配置	23
24.3 接收模式下的数据包滤波	23
24.4 传输模式下的数据包处理	24
24.5 接收模式下的数据包处理	24
25 调制格式化	24

25.1 频率转换按键	24
25.2 相位转换按键	25
25.3 振幅调制	25
26 已接收信号质量和连接质量信息	25
26.1 前导质量门限 (PQT)	25
26.2 RSSI	25
26.3 载波感应 (CS)	25
26.4 清理信道访问 (CCA)	26
26.5 连接质量指示(LQI)	26
27 交错前向误差校正	26
27.1 前向误差校正 (FEC)	26
27.2 交错	26
28 通信控制	28
28.1 开启顺序功率	28
28.2 晶体控制	29
28.3 电压调节控制	29
28.4 主动模式	29
28.5 电磁波激活(WOR)	30
28.5.1 RC 振荡器和定时	30
28.6 定时	31
28.7 RX 终止定时器	31
29 数据 FIFO	31
30 频率控制	32
31 VCO	33
31.1 VCO 和 PLL 自校准	33
32 电压调节	33
33 输出功率调节	34
34 晶体振荡器	34
35 天线接口	35
36 常规用途/测试输出控制引脚	35
37 异步和同步连续操作	38
37.1 异步操作	38
37.2 同步连续操作	38
38 配置寄存器	38
38.1 配置寄存器详情—休眠状态下带保存值的寄存器	43
38.2 配置寄存器详情—休眠状态下失去控制的寄存器	54
38.3 状态寄存器详情	55
39 数据包描述 (QLP20)	57
39.1 推荐数据包 PCB 设计 (QLP20)	58
39.2 数据包发热工具	58
39.3 焊接信息	58
39.4 盘规格	58
39.5 载波带和轴规范	58

40 分类信息	59
41 总体信息	59
41.1 文件历史	59
41.2 产品状况定义	59
41.3 不予承诺的内容	59
41.4 商标	60
41.5 生命支持政策	60
42 地址信息	61

2 绝对最大等级

任何条件下都不可违反表 1 给出的绝对最大等级。超过一个或多个限制值会对设备造成永久的损坏。

参数	最小值	最大值	单位	条件
供给电压	-0.3	3.6	V	所有供给引脚必须有相同的电压
任一数字脚上的电压	-0.3	VDD+0.3, 最大值 3.6	V	
RF_P,RF_N 和 DCOUPL 上的电压	-0.3	2.0	V	
输入 RF 等级		TBD	dBm	
存储温度范围	-50	150	° C	
焊接回流温度		260	° C	T=10s
ESD		2	kV	所有衬垫（包括 RF）拥有 2kV HBM ESD 保护

表 1 绝对最大等级

3 工作条件

CC2500 的工作条件如表 2 所示。

参数	最小值	最大值	单位	条件
操作温度	-40	85	° C	
操作供给电压	1.8	3.6	V	所有供给引脚必须有相同的电压

表 2 工作条件

4 电气规范

若其他值未给定，则 $T_c = 25^\circ \text{C}$, $V_{DD} = 3.0\text{V}$ 。由 Chipcon's CC2500 EM 参考设计所测得。

参数	最小值	典型值	最大值	单位	条件
电流消耗		8.7		μA	每秒自动 RX 选举, 使用低功率 RC 振荡器, 460Hz 滤波带宽和 250kbps 数据率, PLL 校准每第 4 次唤起时发生。信道有信号时的平均电流在载波感应等级之下。
		35		μA	同上面一样, 但信道有信号时的平均电流在载波感应等级之上, 1.9msRX 工作暂停, 无前导/同步词汇。
		1.4		μA	每 15 秒自动 RX 选举, 使用低功率 RC 振荡器, 460Hz 滤波带宽和 250kbps 数据率, PLL 校准每第 4 次唤起时发生。信道有信号时的平均电流在载波感应等级之下。
		16		μA	同上面一样, 但信道有信号时的平均电流在载波感应等级之上, 14msRX 工作暂停, 无前导/同步词汇。
		1.8		mA	只有数字部分的电压调节器和晶体振荡器工作 (空闲状态)
		7.6		mA	只有频率合成器工作 (从空闲状态之后直到到达 RX 或 TX 状态及频率校正状态)
		15.6		mA	接收模式, 输入接近灵敏度限制 (RX 状态)
		13.3		mA	接收模式, 输入高于灵敏度限制 30dB (RX 状态)
		11.5		mA	发送模式, -12dBm 输出功率 (TX 状态)
		15.4		mA	发送模式, -6dBm 输出功率 (TX 状态)
		21.6		mA	发送模式, 0dBm 输出功率 (TX 状态)
功率降低模式下的电流消耗		180		μA	数字部分的电压调节器开启, 所有其他模块功率降低 (XOFF 状态)
		100		μA	数字部分的电压调节器关闭, 寄存器值保持, XOSC 工作 (休眠状态, MCSM0.OSC_FORCE_ON 固定)
		900		nA	数字部分的电压调节器关闭, 寄存器值保持, 低功率 RC 振荡器工作 (休眠状态, WOR 开启)
		500		nA	数字部分的电压调节器关闭, 寄存器值保持 (休眠状态)

表 3 电气规范

5 常规特性

Parameter	Min	Typ	Max	Unit	Condition/Note
Frequency range	2400		2483.5	MHz	
Data rate	1.2		500	kbps	Modulation formats supported: (Shaped) MSK (differential offset QPSK, up to 500kbps) 2-FSK (up to 250kbps) OOK/ASK (up to 250kbps) Optional Manchester encoding (halves the data rate).

表 4 常规特性

6 RF 接收环节

若其他值未给定，则 $T_c = 25^\circ \text{C}$, $V_{DD} = 3.0\text{V}$ 。由 Chipcon's CC2500 EM 参考设计所测得。

参数	最小值	典型值	最大值	单位	条件/注意
微分输入电阻		200		欧	优化的对 50 欧单端负载及带更高阻抗的 PCB 天线的匹配
接收器灵敏度					500kbps 数据率 (MSK), 1% 数据包误差率, 16 字节数据包长度, 650kHz 数字信道滤波带宽。
					250kbps 数据率 (2-FSK), 1% 数据包误差率, 16 字节数据包长度, 460kHz 数字信道滤波带宽。
					10kbps 数据率 (2-FSK), 1% 数据包误差率, 16 字节数据包长度, 232kHz 数字信道滤波带宽。
饱和度					
数字信道滤波带宽	58		650		用户控制。带宽限制与晶体频率成比例 (假定为 26.0MHz 晶体)
邻近的信道排斥					理想信道, 超过灵敏度限制 3dB 决定于信道空间和数字信道滤波带宽
邻近的信道排斥					理想信道, 超过灵敏度限制 3dB 决定于信道空间和数字信道滤波带宽
假定的信道排斥					理想信道, 超过灵敏度限制 3dB 决定于中间频率 (IF)、信道空间和数字信道滤波带宽。假设当使用低 IF (<100kHz) 时, 信道排斥能通过邻近的信道排斥或交替的信道排斥限制。最优 IF 决定于数据率和由 SmartRF Studio 提供的相关的芯片配置。
1MHz 偏移时的选择性					-80dBm 时的理想信道
2MHz 偏移时的选择性					-80dBm 时的理想信道
5MHz 偏移时的选择性					-80dBm 时的理想信道。与 ETSI EN 300 440 class 2 接收器要求相适应。
10MHz 偏移时的选					-80dBm 时的理想信道。与 ETSI EN 300

选择性					440 class 2接收器要求相适应。
20MHz 偏移时的选择性					-80dBm时的理想信道。与ETSI EN 300 440 class 2接收器要求相适应。
50MHz 偏移时的选择性					-80dBm时的理想信道。与ETSI EN 300 440 class 2接收器要求相适应。
寄生辐射					25MHz – 1GHz 高于 1GHz

表 5 RF 接收环节

7 RF 传输环节

若其他值未给定，则 $T_c = 25^\circ \text{C}$, $V_{DD} = 3.0\text{V}$ 。由 Chipcon's CC2500 EM 参考设计所测得。

参数	最小值	典型值	最大值	单位	条件/注意
微分负载阻抗		200		欧	优化的对 50 欧单端负载及带更高阻抗的 PCB 天线的匹配
输出功率, 最高设置		1		dBm	输出功率可控 通过 Chipcon 参考 RF 匹配网络发送到 50 欧单端负载
输出功率, 最低设置		-30		dBm	输出功率可控 通过 Chipcon 参考 RF 匹配网络发送到 50 欧单端负载
临近信道功率		-26		dBc	1MHz 信道空间 (对载波正负 1MHz) 和 500kbps MSK 时的值
交替信道功率		-45		dBc	1MHz 信道空间 (对载波正负 2MHz) 和 500kbps MSK 时的值
寄生辐射			-36 -54 -47 -41 -30	dBm dBm dBm dBm dBm	25MHz-1GHz 47-74,87.5-118,174-230,470-862MHz 1800 MHz -1900MHz (欧洲的限制波段) 在 2-RF 和 3-RF (美国的限制波段) 否则在 1GHz 之上

表 6 RF 传输参数

8 石英晶体振荡器

若其他值未给定，则 $T_c = 25^\circ \text{C}$, $V_{DD} = 3.0\text{V}$ 。

参数	最小值	典型值	最大值	单位	条件/注意
晶体频率	26	26	28	MHz	
容差		± 40		ppm	这是总容差, 包括 a)初始容差, b)老化和 c)温度依赖 可接受的晶体容差决定于 RF 频率和信道空间/带宽
ESR			100	欧	
C_0			TBD	pF	
C_L	TBD		TBD	pF	
开始时间		300		us	在 Chipcon's CC2500EM 参考设计上测得

表 7 石英晶体振荡器参数

9 低功率 RC 振荡器

典型性能为若其他值未给定，则 $T_c = 25^\circ \text{C}$, $V_{DD} = 3.0\text{V}$ 时。

表中的值为仿真值，在之后的资料版本中会更新。

参数	最小值	典型值	最大值	单位	条件/注意
校准频率	34.6	34.7	37.3	kHz	校准 RC 振荡器频率为 XTAL 频率除以 750
校准之后的频率精度			± 0.2	%	
温度系数			+0.4	% / $^\circ\text{C}$	在校准之后当供给电压改变时的频率漂移
供给电压系数		+3		% / V	在校准之后当供给电压改变时的频率漂移
初始校准时间		2		ms	当 RC 振荡器开启时，尽管晶体振荡器在工作，校准还是在后台持续的进行。
唤起周期	63e-6		64800	秒	可控，决定于 XTAL 频率

表 8 RC 振荡器参数

10 频率合成器特性

若其他值未给定，则 $T_c = 25^\circ \text{C}$, $V_{DD} = 3.0\text{V}$ 。由 Chipcon's CC2500 EM 参考设计所测得。

参数	最小值	典型值	最大值	单位	条件/注意
设定的频率决议	397	$\text{FXOSC}/2^{16}$	427	Hz	26MHz-28MHz 晶体
合成器频率容差		± 40		ppm	由使用的晶体给定。需求精度(包括温度和老化)决定于频率波段和信道带宽/空间
RF 载波相位噪声		-73		dBc/Hz	@从载波 50kHz 偏移
RF 载波相位噪声		-73		dBc/Hz	@从载波 100kHz 偏移
RF 载波相位噪声		-73		dBc/Hz	@从载波 200kHz 偏移
RF 载波相位噪声		-96		dBc/Hz	@从载波 1MHz 偏移
RF 载波相位噪声		-106		dBc/Hz	@从载波 2MHz 偏移
RF 载波相位噪声		-112		dBc/Hz	@从载波 5MHz 偏移
RF 载波相位噪声		-113		dBc/Hz	@从载波 10MHz 偏移
PLL 开启/跳跃时间			80	us	当不运行校准时，从离开空闲状态到到达 FSTXON 或 TX 状态的时间。晶体振荡器运行
PLL RX/TX 和 TX/RX 设定时间			10	us	从 RX 到 TX 的 $1 \times \text{IF}$ 频率步幅的设定时间，反之亦然
PLL 校准时间	0.67	18739 0.72	0.72	XOSC 循环 ms	校准可被手动初始化，或在进入或离开 RX/TX 后自动进行。 最小值/典型值/最大值时间对应于 28/26/26MHz 晶体频率

表 9 频率合成器参数

11 模拟温度传感器

模拟温度传感器的特性列于表 10 中。注意，在 IDLE 状态下使用模拟温度传感器时，有必要对 PTEST 寄存器写入 0XBF 位。

表中的值是仿真结果，在之后的资料版本中会更新。在整个供给电压范围内，最小/最大值是有效的。典型值为 3.0V 供给电压时。

参数	最小值	典型值	最大值	单位	条件/注意
-40° C时的输出电压	0.638	0.648	0.706	V	
0° C时的输出电压	0.733	0.743	0.793	V	
+40° C时的输出电压	0.828	0.840	0.891	V	
+80° C时的输出电压	0.924	0.939	0.992	V	
+120° C时的输出电压	1.022	1.039	1.093	V	
温度系数	2.35	2.45	2.46	mV/° C	从-20° C到+80° C符合
计算温度下的绝对误差	-14	-8	+14	° C	假设对绝对精度的最佳符合：0° C时 0.763V、2.44mV/° C时，从-20° C到+80° C
计算温度下的误差，被校准	-2		+2	° C	室温下在 1-point 校准后，当使用 2.44mV/° C时从-20° C到+80° C
开启之后的迁移时间		TBD		μ s	
开启后的电流消耗增加		0.3		mA	

表 10 模拟温度传感器参数

12 直流特性

CC2500 的直流特性如表 11 所示。若其他值未给定，则 $T_c = 25^\circ \text{C}$ 。

数字输入/输出	最小值	最大值	单位	条件
逻辑“0”输入电压	0	0.7	V	
逻辑“1”输入电压	VDD-0.7	VDD	V	
逻辑“0”输出电压	0	0.5	V	对达到 4mA 的输出电流
逻辑“1”输出电压	VDD-0.3	VDD	V	对达到 4mA 的输出电流
逻辑“0”输入电流	N/A	-1	uA	输入等于 0V
逻辑“1”输入电流	N/A	1	uA	输入等于 VDD

表 11 直流特性

13 重启功率

当电源供应遵守表 12 的要求时，便可保证合适的重启功率。然而，应该假设芯片含有未知的状态，直到在 SPI 接口上传递一个 SRES 滤波为止。任何情况下，在开始工作之后，应该传送一个 SRES 滤波。开始工作之后，参考 28 页 28.1 节关于推荐的开机顺序的说明。

参数	最小值	典型值	最大值	单位	条件/注意
功率上升时间			5	ms	从 0V 直到到达 1.8V
功率关断时间	1			ms	功率关断和功率开启之间的最小时间

表 12 开机重启要求

14 引脚结构

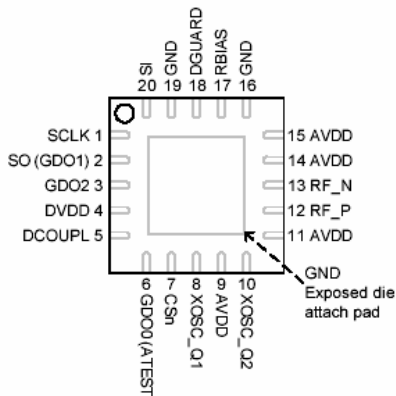


图 1 引脚顶视图

注：表面的硬模连接垫必须连接在硬地面上，因为这是芯片的主接地。

引脚编号	引脚名	引脚类型	描述
1	SCLK	数字输入	连续配置接口，时钟输入
2	SO(GD01)	数字输出	连续配置接口，数据输出 当 CSn 为高时为可选的一般输出脚
3	GDO2	数字输出	一般用途的数字输出脚： <ul style="list-style-type: none"> ● 测试信号 ● FIFO 状态信号 ● 时钟输出，从 XOSC 向下分割 ● 连续输入 TX 数据
4	DVDD	功率（数字）	数字 I/O 和数字中心电压调节器的 1.8V-3.6V 数字功率供给输出
5	DCOUP	功率（数字）	对退耦的 1.6V-2.0V 数字功率供给输出 注意：这个引脚只对 CC2500 使用。不能用来对其他设备提供供给电压
6	GDO0 (ATEST)	数字 I/O	一般用途的数字输出脚： <ul style="list-style-type: none"> ● 测试信号 ● FIFO 状态信号 ● 时钟输出，从 XOSC 向下分割 ● 连续输入 TX 数据 也用作原型/产品测试的模拟测试 I/O
7	CSn	数字输入	连续配置接口，芯片选择
8	XOSC_Q1	模拟 I/O	晶体振荡器脚 1，或外部时钟输入
9	AVDD	功率（模拟）	1.8V-3.6V 模拟功率供给连接
10	XOSC_Q2	模拟 I/O	晶体振荡器脚
11	AVDD	功率（模拟）	1.8V-3.6V 模拟功率供给连接
12	RF_P	RF I/O	接收模式下对 LNA 的正 RF 输入信号 发送模式下对 LNA 的正 RF 输出信号
13	AVDD	RF I/O	接收模式下对 LNA 的负 RF 输入信号

			发送模式下对 LNA 的负 RF 输出信号
14	AVDD	功率 (模拟)	1.8V-3.6V 模拟功率供给连接
15	AVDD	功率 (模拟)	1.8V-3.6V 模拟功率供给连接
16	GND	地(模拟)	模拟接地
17	RBIAS	模拟 I/O	参考电流的外部偏阻器
18	DGUARD	功率 (数字)	对数字噪声隔离的功率供给连接
19	GND	地 (数字)	数字噪声隔离的接地
20	SI	数字输入	连续配置接口, 数据输入

表 13 外接引脚介绍

15 电路描述

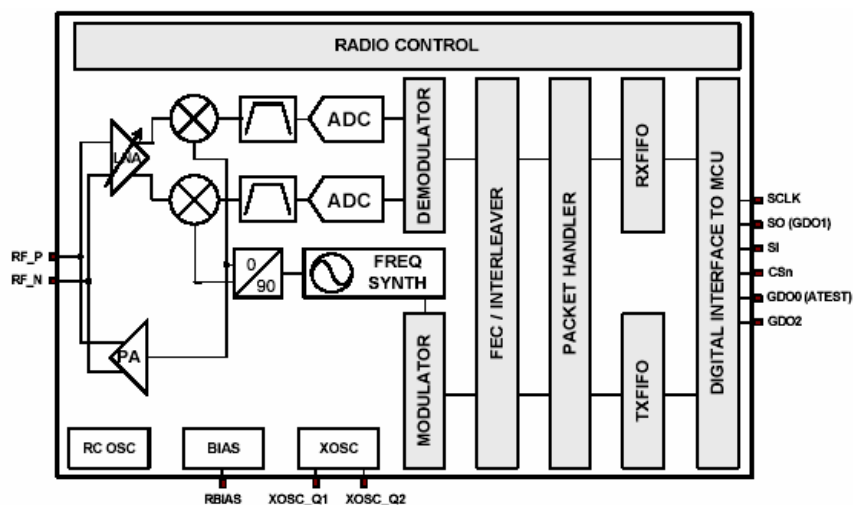


图 2 CC2500 简化框图

CC2500 简化框图如图 2 所示。CC2500 用作一个低 IF 接收器。接收的 RF 信号通过低噪声放大器 (LNA) 放大, 再对中间频率 (IF) 求积分来向下转换。在 IF 下, I/Q 信号通过 ADC 被数字化。自动增益控制 (AGC), 细微频率滤波和解调/数据包同步均数字化地工作。

CC2500 的发送器部分基于 RF 频率的直接合成。频率合成器包含一个完整的芯片 LC VCO, 和一个对接收模式下的向下转换混频器产生 I 和 Q LO 信号的 90 度相移装置。

16 应用电路

使用 CC2500 只需要少量的外部元件。推荐的应用电路如图 3 所示。外部元件由表 14 给出, 典型值由表 15 给出。注意, 图 3 所示的可选的 PCB 天线是初步的, 由以后的

一块晶体将连接在 XOSC_Q1 和 XOSC_Q2 上。晶体振荡器产生合成器的参考频率, 同时为数字部分和 ADC 提供时钟。

一个 4 线 SPI 串联接口被用作配置和数据缓冲通路。

数字基带包括频道配置支持, 数据包处理及数据缓冲。

更改所决定。可选 PCB 的性能将在以后的修订本资料中给出。

偏阻器 R171 用来设置一个精确的偏电流。

平衡转换器和 RF 匹配

C122, C132, L121 和 L131 形成一个平衡转换器，用以将 CC2500 上的微分 RF 端口转

换成单端 RF 信号（C121 和 C131 也在直流模块上）。同一个合适 LC 网络一起，平衡转换器

元件也将阻抗转换以匹配 50 欧的天线（或电缆）。使用 SmartRF Studio 软件可容易地得到 RF 平衡转换器和 LC 网络元件的值。参考值由表 15 给出。

34 节。

能量供给退耦

能量供给必须在靠近供给引脚处恰当地退耦。注意，退耦电容器在应用电路中没有示出。退耦电容器的放置及大小对于达到最优性能是非常重要的。必须严格遵照 Chipcon 公司给出的参考设计。

晶体

晶体振荡器使用一个带 2 个负载电容（C81 和 C101）的外部晶体。详细情况参见 34 页

元件	描述
C51	数字部分的片内电压调节器的 100nF 退耦电容
C81/C01	晶体负载电容，参见 31 页 29 节
C121/C131	RF 平衡转换器 DC 模块电容
C122/C132	RF 平衡转换器/匹配电容
C123/C124	RF LC 滤波/匹配电容
L121/L131	RF 平衡转换器/匹配电感（便宜的多层类型）
L122	RF LC 滤波电感（便宜的多层类型）
R171	内部偏电流参考的 56 千欧电阻
XTAL	26MHz-28MHz 晶体，见 31 页 29 节

表 14 外部元件总揽（不包括供给退耦电容器）

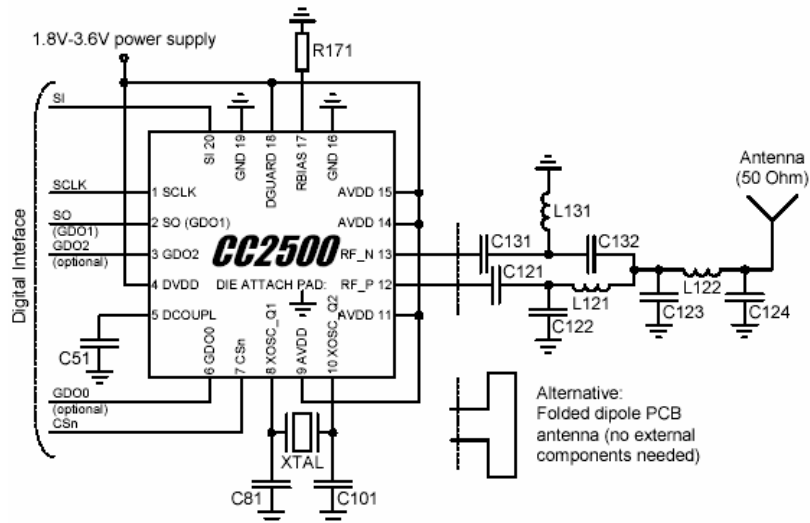


图 3 典型应用和赋值电路（能量供应退耦装置没有给出）

Component	Value
C51	100nF±10%, 0402 X5R
C81	27pF±5%, 0402 NPO
C101	27pF±5%, 0402 NPO
C121	100pF±5%, 0402 NPO
C122	1.0pF±0.25pF, 0402 NPO
C123	1.8pF±0.25pF, 0402 NPO
C124	1.5pF±0.25pF, 0402 NPO
C131	100pF±5%, 0402 NPO
C132	1.0pF±0.25pF, 0402 NPO
L121	1.2nH±0.3nH, 0402 monolithic
L122	1.2nH±0.3nH, 0402 monolithic
L131	1.2nH±0.3nH, 0402 monolithic
R171	56kΩ±1%, 0402
XTAL	26.0MHz surface mount crystal

表 15 应用电路材料清单（由更改决定）

17 结构配置概述

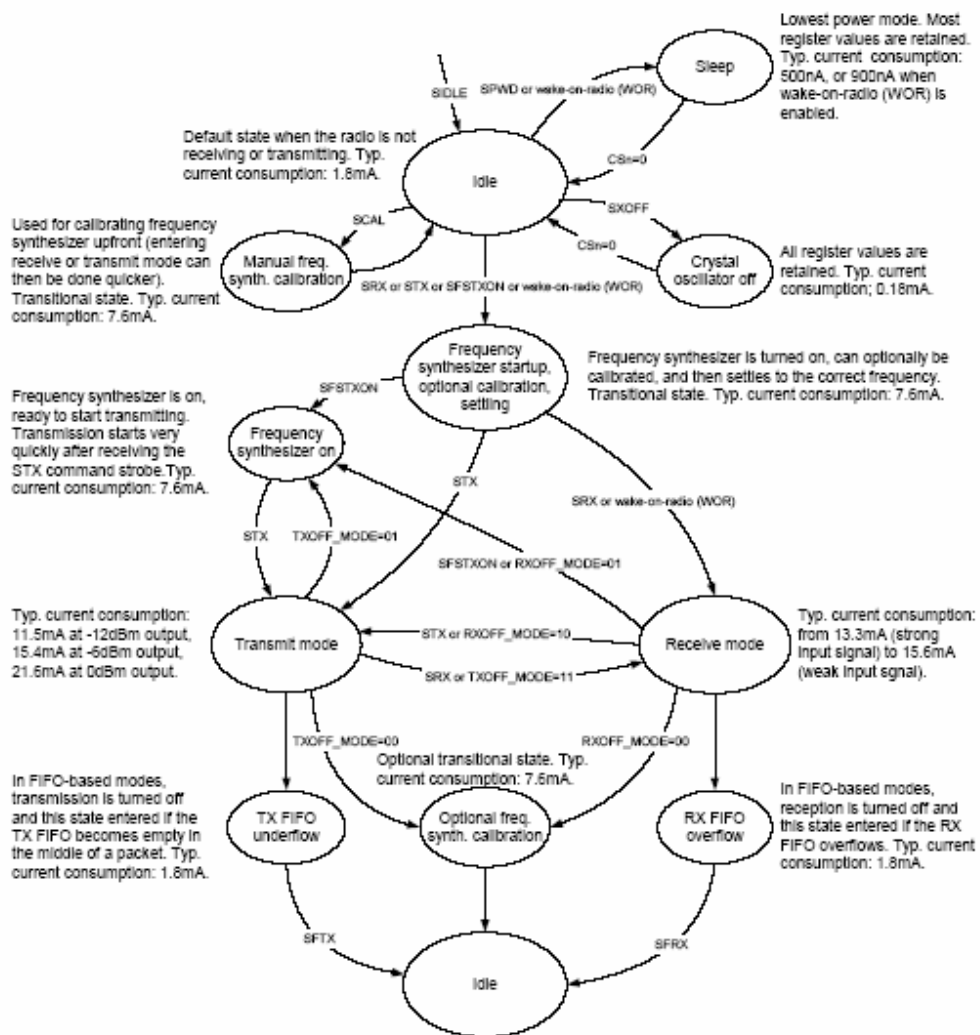
对多种不同的应用，CC2500 能配置达到最优性能。配置通过 SPI 接口完成。关键参数设计如下：

- 功率降低/提升模式
- 晶体振荡器功率降低/提升
- 接收/传输模式
- RF 信道选择
- 数据率
- 调制格式化
- RX 信道滤波器带宽
- RF 输出功率

- 64 位传输 FIFO 数据缓冲
- 数据包通信硬件支持
- 交错前向误差校正
- 数据白化
- 电磁波激活（WOR）

每个配置寄存器的详情参见 38 页 38 节。

图 4 所示为解释主要 CC2500 状态及典型用法和电流消耗的简化状态表。控制 CC2500 状态机的详细信息，和完整的状态表，见 31 页起始的第 29 节。



- Sleep: 最低功率模式。大多数寄存器值被保持。典型电流消耗：500nA,或 900nA 当电磁波唤醒（WOR）开启时
- Idle: 当通信不被接收或传输时为默认值。典型电流消耗：1.8mA
- Manual freq. Synth. Calibration: 用来校准在前面的频率合成器（进入接收或发送模式能更快地运行）。变迁状态典型电流消耗：7.6mA
- 频率合成器开启: 频率合成器是开启的，准备开始发送。在接收 STX 命令滤波之后，发送很快就开始。典型电流消耗：7.6mA

图 4 简化状态表及典型用法和电流消耗

18 配置软件

CC2500 可通过SmartRF Studio软件配置，从<http://www.chipcon.com>上可下载到。强烈推荐使用SmartRF Studio软件用以得到最优寄存器设定和评测性能及功能。CC2500 的SmartRF Studio用户接口如图 5 所示。

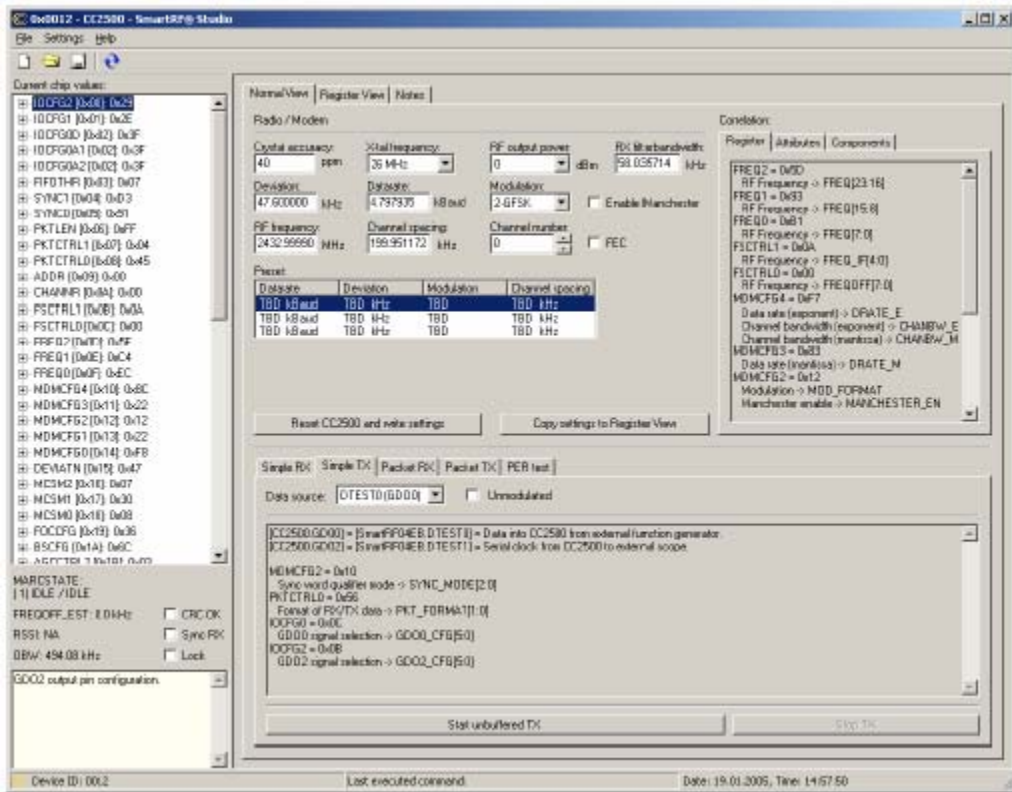


图 5 SmartRF Studio 用户接口

19 四线串行配置和数据接口

CC2500 通过 4 线 SPI 兼容接口 (SI, SO, SCLK 和 CSn) 配置。这个接口同时用作写和读缓存数据。SPI 接口上所有的地址和数据转换被最先在重要的位上处理。

SPI 接口上所有的处理都同一个包含一个读/写位，一个突发访问位和一个 6 位地址的头字节一起作用。

在地址和数据转换期间，CSn 脚 (芯片选择，低电平有效) 必须保持为低电平。如果在过程中 CSn 变为高电平，则转换取消。

当 CSn 变低，在开始转换头字节之前，MCU 必须等待，直到 SO 脚变低。这表明电压调制器已经稳定，晶体正在运作中。除非芯片处在 SLEEP 或 XOFF 状态，SO 脚在 CSn 变低之后总会立即变低。

19.1 芯片状态位

当头字节在 SPI 接口上被写入时，芯片状态字节在 SO 脚上被 CC2550 写入。状态字节包含关键状态信号，对 MCU 是有用的。第一位 s7，是 CHIP_RDYn 信号。在 SCLK 的在第一个正边缘之前，这个信号必须变低。CHIP_RDYn 信号表明晶体正处于工作中，调节数字供给电压是稳定的。

6, 5 和 4 位由状态值组成。这个值反映了芯片的状态。当使 XOSC 空闲并使数字中心的能量开启，所有其他模块处于功率降低状态。只有芯片处于此状态时，频率和信道配置才能被更新。

当芯片处于接收模式时，RX 状态是活动的。同样地，当芯片处于传输模式时，TX 状态是活动的。状态字节中的后四位 (3: 0) 包含 FIFO_BYTES_AVAILABLE。为了进行读操作，这个区域包含可从 RX FIFO 读取的字节数。为了进行写操作，这个区域包含可

写入 TX FIFO 的字节数。当 FIFO_BYTES_AVAILABLE=15, 15 或者更多的字节是可用/自由的。

19.2 寄存器访问

CC2500 配置寄存器位于 SPI 地址从 0x00 到 0x2F 之间。40-41 页表 26 列出了所有的配置寄存器。每个寄存器的详细描述位于 44 页 38.1 节。所有的配置寄存器均能读和写。读/写位控制寄存器是读或者写。当对寄存器写时，每当一个待写入的数据字节传输到 SI 脚时，状态字节将被送至 SO 脚。

通过在地址头设置突发位，连续地址的寄存器能高效地被访问。这个地址在内部计数器内设置起始地址。每增加一个新的字节（每 8 个时钟脉冲），计数器值增加 1。突发访问，不管是读访问还是写访问，必须通过设置 CSn 为高来终止。

对 0x30-0x3D 间的地址来说，突发位用以在状态寄存器和命令滤波之间选择（如下）。状态寄存器只读。突发读取对状态寄存器是不可取的，故它们每次只能被读一个。

19.3 命令滤波

命令滤波可被视为 CC2500 的单字节指令。通过命令滤波寄存器的选址，内部序列被启动。这些命令用来关闭晶体振荡器，开启传输模式和电磁波激活等。14 个命令滤波如 39 页表 25 所示。

命令滤波寄存器的访问和一个寄存器的写操作一样，但没有数据被传输。就是说，只有 R/W 位（置为 0），突发访问（置为 0）和六个地址位（0x30 和 0x3D 之间）被写。一个命令滤波可能在任何其他 SPI 访问之后，而不需要将 CSn 拉至高电平。命令滤波立即被执行，当 CSn 高时 SPWD 和 SXOFF 滤波是例外。

19.4 FIFO 访问

64 字节 TX FIFO 和 64 字节 RX FIFO 通过 0x3F 被访问。当读/写位为 0 时，TX FIFO 被访问，当读/写位为 1 时，RX FIFO 被访问。

TX FIFO 是只写的，而 RX FIFO 是只读的。

突发位用来决定 FIFO 访问是单字节还是突发访问。单字节访问方式期望地址的突发位为 0 及 1 数据字节。在数据字节之后等待一个新的地址，因此，CSn 继续保持低。突发访问方式允许一地址字节，然后是连续的数据字节，直到通过设置 CSn 为高来关断访问。

如下头字节访问 FIFO:

- 0x3F :单字节访问 TX FIFO
- 0x7F :突发访问 TX FIFO
- 0xBF :单字节访问 RX FIFO
- 0xFF :突发访问 RX FIFO

当对 TX FIFO 写时，状态字节（见 19.1 节）对每个 SO 脚上的新数据字节是输出量，如图 6 所示。这个状态位能用来侦测对 TX FIFO 写数据时的下溢。注意，状态字节包含在写入字节到 TX FIFO 的过程前空闲的字节数。当最后一个适合 TX FIFO 的字节被传送至 SI 脚后，被 SO 脚接收的状态位会表明在 TX FIFO 中只有一个字节是空闲的。

传输 FIFO 可能会通过发布一个 SFTX 命令滤波而被淹没。相似地，一个 SFRX 命令滤波会淹没接收 FIFO。当进入休眠状态时，两个 FIFO 都被清空。

19.5 PATABLE 访问

0x3E 地址用来访问 PATABLE。PATABLE 用来选择 PA 能量控制设置。在接收此地址之后，SPI 等待至少 8 个字节。通过控制 PATABLE，能实现可控的 PA 能量上升和下降，减少的带宽的 ASK 调制整型也如此。输出功率调节详情参加 34 页 33 节。

PATABLE 是一个 8 字节表，定义了 PA 控制

设置，为 8 个 PA 功率值（由 FRENDO.PA_POWER 的 3 个位的值所选择）的每一个所使用。这个表从最低位（0）到最高位（7）可读和写，一此一位。一个索引计数器用来控制对这个表的访问。每读出或写入表中的一个字节，计数器就加 1。当 CSn 为高时，计数值置为最小值。当达到最大值时，计数器由零重新开始计数。

对 PATABLE 的访问是单字节或者突发访问，由突发位决定。当使用突发访问时，索引计数器的值增加；达到 7 时重新从 0 开始。

读/写位控制访问是写访问 (R/W=0) 或者读访问 (R/W=1)。

如果一字节被写入 PATABLE，且这个值将要被读出，那么，为了设置索引计数器的值重为 0，CSn 必须在读访问之前置为高。

注意，当 PATABLE 进入休眠状态时，所存储的内容会丢失，特别是第一个字节（索引为 0）。

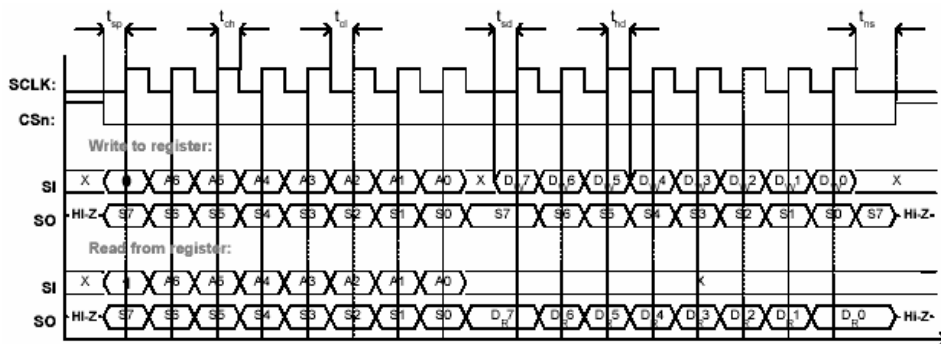


图 6 配置寄存器写和读操作

参数	描述	最小值	最大值
FSClk	SCLK 频率	0	10MHz
tsp,pd	CSn 低到 SCLK 的正边缘，功率降低模式下	TBDus	
tsp	CSn 低到 SCLK 的正边缘，活动模式下	TBDns	
tch	时钟高	50ns	
tcl	时钟低	50ns	
trise	时钟上升时间		TBDns
tfall	时钟下降时间		TBDns
tsd	向 SCLK 的正边缘建立数据	TBDns	
thd	在 SCLK 的正边缘之后保持数据	TBDns	
tns	SCLK 到 CSn 高时的负边缘	TBDns	

表 16 SPI 接口定时要求

比特	名称	描述																											
7	CHIP_RDYn	保持高，直到功率和晶体已稳定。当使用 SPI 接口时应始终为低。																											
6:4	STATE[2:0]	表明当前主状态机模式 <table border="1" style="margin-left: 20px;"> <thead> <tr> <th>值</th> <th>状态</th> <th>描述</th> </tr> </thead> <tbody> <tr> <td>000</td> <td>空闲</td> <td>空闲状态</td> </tr> <tr> <td>001</td> <td>RX</td> <td>接收模式</td> </tr> <tr> <td>010</td> <td>TX</td> <td>发送模式</td> </tr> <tr> <td>011</td> <td>FSTXON</td> <td>快速 TX 准备</td> </tr> <tr> <td>100</td> <td>校准</td> <td>频率合成器校准正运行</td> </tr> <tr> <td>101</td> <td>迁移</td> <td>PLL 正迁移</td> </tr> <tr> <td>110</td> <td>RXFIFO_OVERFLOW</td> <td>RX FIFO 已经溢出。读出任何有用数据，然后用 SFRX 冲洗 FIFO。</td> </tr> <tr> <td>111</td> <td>TXFIFO_OVERFLOW</td> <td>TX FIFO 已经下溢。同 SFTX 应答</td> </tr> </tbody> </table>	值	状态	描述	000	空闲	空闲状态	001	RX	接收模式	010	TX	发送模式	011	FSTXON	快速 TX 准备	100	校准	频率合成器校准正运行	101	迁移	PLL 正迁移	110	RXFIFO_OVERFLOW	RX FIFO 已经溢出。读出任何有用数据，然后用 SFRX 冲洗 FIFO。	111	TXFIFO_OVERFLOW	TX FIFO 已经下溢。同 SFTX 应答
值	状态	描述																											
000	空闲	空闲状态																											
001	RX	接收模式																											
010	TX	发送模式																											
011	FSTXON	快速 TX 准备																											
100	校准	频率合成器校准正运行																											
101	迁移	PLL 正迁移																											
110	RXFIFO_OVERFLOW	RX FIFO 已经溢出。读出任何有用数据，然后用 SFRX 冲洗 FIFO。																											
111	TXFIFO_OVERFLOW	TX FIFO 已经下溢。同 SFTX 应答																											
3:0	FIFO_BYTES_AVAILABLE[3:0]	TX FIFO 中的自由比特数。若 FIFO_BYTES_AVAILABLE=15，它表明有 15 或更多个比特是可用/自由的。																											

表 17 状态字节概述

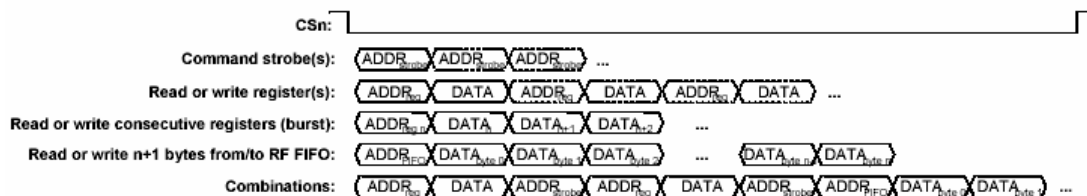


图 7 寄存器访问类型

20 微控制器接口和引脚结构

在一个典型系统里，CC2500 的接口显示为一个微控制器。这个微控制器必须能：

- 控制 CC2500 的不同模式
- 写入缓冲数据
- 通过 4 线 SPI 总线配置接口 (SI,SO,SCLK 和 CSn) 读回状态信息。

20.1 结构接口

微控制器为 SPI 配置接口 (SI,SO,SCLK 和 CSn) 使用 4 个 I/O 引脚。对 SPI 的描述在 16 页 0 节。

20.2 常规控制和状态引脚

CC2500 有二个专用的配置引脚和一个共享引脚，能输出对控制软件有用的内部状态信息。这些引脚能用来对 MCU 产生中断。可编程控制的信号详情在 39 页 36 节。专用引脚名为 GDO0 和 GDO1。共享引脚为 SPI 接口上的 SO 脚。GDO1/SO 的默认设置为 3 状态输出。通过选择任意其他的控制选项，GDO1/SO 脚将成为一般引脚。当 CSn 为低时，此引脚的功能如一般 SO 脚。

在同步和异步连续模式下，处于传输模式时 GDO0 脚被用作连续 TX 数据输入脚。

GDO0 脚也能用作集成于芯片的模拟温度传感器。通过使用外部 ADC 测量 GDO0 脚上的电压，能计算出温度。温度传感器的规范在 10 页 11 节。

当频率合成器开启时（如 MANCAL, FSTXON 和 TX 状态），温度传感器输出通常是可用的。在空闲状态使用模拟温度传感器时必须对 PTEST 寄存器写入 0xBF。在离开空闲状态时，PTEST 寄存器必须被存储为其默认值（0x7F）。

20.3 可选通信控制特性

通过重复使用 SPI 接口上的 SI, SCLK 和 CSn，CC2500 含有一个可选的控制电磁波方式。这个特性使通信的主要状态有一个简单的 3 脚控制：休眠，空闲，RX 和 TX。控制 MCSM0.PIN_CTRL_EN 配置位，可开启这一可选功能。

21 数据率设计

传输时数据率被使用，或接收时数据率被期望，由 MDMCFG3.DRATE_M 和 MDMCFG4.DRATE_E 配置寄存器控制。数据率由下式算得。如下式所示，控制的数据率由晶体频率决定。

$$R_{DATA} = \frac{(256 + DRATE_M) \cdot 2^{DRATE_E}}{2^{28}} \cdot f_{XOSC}$$

下面的方法能用来找到对应于给定数据率的合适的值：

22 接收信道滤波带宽

为了满足不同信道宽度要求，使接收器信道滤波装置可编程控制。MDMCFG4.CHANBW_E 和 MDMCFG4.CHANBW_M 配置寄存器控制接收器信道滤波带宽。接收器信道滤波带宽与晶体振荡器频率有关。下式给出了寄存器社火子和信道滤波带宽之间的关系：

当 CSn 为高，SI 和 SCLK 设置为图 18 中的理想状态时，状态变化的命令被发出，如下所示。当 CSn 变低，SI 和 SCLK 的状态被闭锁，根据引脚配置一个命令滤波在内部产生。只能用这种功能改变状态。这意味着，例如，如果 SI 和 SCLK 设置为 RX 且 CSn 固定，则 RX 不会被重新启动。当 CSn 为低，SI 和 SCLK 为一般 SPI 功能。

CSn	SCLK	SI	Function
1	X	X	Chip unaffected by SCLK/SI
↓	0	0	Generates SPWD strobe
↓	0	1	Generates STX strobe
↓	1	0	Generates SIDLE strobe
↓	1	1	Generates SRX strobe
0	SPI mode	SPI mode	SPI mode (wakes up into IDLE if in SLEEP/XOFF)

表 18 可选引脚控制译码

所有引脚控制命令滤波被立即执行，除 SPWD 滤波外。SPWD 滤波一直延迟到 CSn 变高为止。

$$DRATE_E = \left\lceil \log_2 \left(\frac{R_{DATA} \cdot 2^{20}}{f_{XOSC}} \right) \right\rceil$$

$$DRATE_M = \frac{R_{DATA} \cdot 2^{28}}{f_{XOSC} \cdot 2^{DRATE_E}} - 256$$

若 DRATE_M 靠近其最近的寄存器而且接近 256，则增加 DRATE_E，使 DRATE_M 为 0。

$$BW_{channel} = \frac{f_{XOSC}}{8 \cdot (4 + CHANBW_M) \cdot 2^{CHANBW_E}}$$

CC2500 支持 54-63kHz 到 600-700kHz 之间的信道滤波带宽。然而，在 300kHz 之上，灵敏度和模块化性能会稍微降低。

为得到最高性能，信道滤波带宽应该选择

为：信号带宽最多占 80% 信道滤波带宽。取决于晶体精确度的信道中心容差也应该从信号带宽中减去。如下例子作出了诠释：

设置信道滤波带宽为 600kHz，信号应该处于 600kHz 的 80% 之内，即 480kHz。假设发

送装置和接收装置均为频率为 2.44GHz，正负 20ppm 频率波动，总的频率波动为 2.44GHz 的正负 40ppm，即正负 98kHz。如果整个发送信号带宽将在 480 kHz 内被接收，那么发送信号带宽应该为 480kHz-298kHz 的最大值，即 284kHz。

23 解调器，符号同步装置和数据决定

CC2500 包含一个高级和高度可配置的解调器。信道滤波和频率偏移补偿以数字方式工作。为产生 RSSI 等级(更多信息见 26.2 节)，信道中的信号等级被评估。为得到增强的性能，数据滤波也包含其中。

23.1 频率便宜补偿

使用 FSK 或 MSK 调制器时，通过评估接收数据的中心区，在某种限制内解调器将对发送器和接收器频率间产生的便宜进行补偿。这个值在 FREQEST 状态寄存器中可得到。

通过发布 SAFC 命令滤波，测量得到的偏移、FREQEST.FREQOFF_EST 能自动地用来调制在频率合成器中控制的频率偏移。这将会增加对 FSCTRL0.FREQOFF 中值的电流 RX 频率偏移估计。FSCTRL0.FREQOFF 中的值用来调制合成器频率。因此，当使用 SAFC 命令滤波时，频率偏移将在 RX 和 TX 中得到补偿。

为了避免对不通过 RF 信道中的有效信号进行测量的频率偏移进行的补偿，当在 RX 中发布 SAFC 滤波和侦测到一个同步词汇时 FREQEST.FREQOFF_EST 被复制到一个内部寄存器中。如果 SAFC 在 RX 中发布，在离开 RX 后这个内部值被加到 FSCTRL0.FREQOFF 上。不在 RX 中发布 SAFC 将会立即把这个内部值加到 FSCTRL0.FREQOFF 上。因此，SAFC 命令滤波应该在当前接收到一个数据包，或在 RX 状态之外时发布。

注意，ASK 或 OOK 调制不支持频率偏移补偿。

23.2 位同步

位同步运算法则从到来的符号中提取时钟。此法则要求期望数据率如 20 页 21 节中描述的那样进行配置。为调整到来的符号率的错误，再次同步持续地执行。

23.3 字节同步

通过一个持续的同步词汇搜索来完成字节同步。同步词汇是一个 16 或 32 位可配置区域，在数据包起始时在发送模式下由调制器自动插入。解调器用这个区域来搜寻比特流的边界。同步词汇也起到系统标识符的作用，因为只有带正确的预定义同步词汇的数据包才能被接收。同步词汇探测器和用户配置的 16 位同步词汇相关联。此相关门限可设置为 15/16 比特匹配或 16/16 比特匹配。使用如下的前导质量指示器机制和/或载波感应条件，同步词汇能更进一步被限定。同步词汇由 SYNC1 和 SYNC0 配置。

为了减少错误侦测同步词汇的可能性，一种叫做前导质量指示 (PQI) 的机制用来限定同步词汇。一个被侦测的同步词汇若想被接收，则其必须超过前导质量的门限值。更多信息参见 25 页 26.1 节。

24 数据包处理和硬件支持

CC2500 提供有为数据包导向的通信协议内

置的硬件支持。

在传输模式下，数据包处理器将添加如下元素在存储在 TX FIFO 内的数据包中：

- 可控制数量的前导字节
- 一个二字节同步词汇。能被复制以生成一个四字节同步词汇

- 可选的，用 PN9 序列写入数据
- 可选的，前向误差编码和插入数据
- 可选地，在数据区域内计算和加入 CRC 求和

在接收模式下，数据包处理支持将对数据包进行解析。

- 前导侦测
- 同步词汇侦测

- 可选一字节地址检测
- 可选计算和检测 CRC
- 可选地，用 RSSI 值，连接质量指示器和 CRC 状态附加 2 个状态字节

推荐设定为 4 字节前导和 2 字节同步词汇。注意，控制数据包处理特性的寄存器区域必须只能在 CC2500 处于空闲状态时被更改。

从通信观点来看，无线数据传输的理想情况是随机和直流随意的。在占用的波段之上，这个结果在最光滑的功率分配之内。这也给出了接收一致操作条件（无数据依赖）下的调节回路。

24.1 数据白化

现实中的数据常含有很长序列的 0 和 1。在传输数据之前将其白化，在接收器里进行反白化，可提高性能。使用 CC2500，通过设置 PKTCTRL0.WHITE_DATA=1，可自动完成这一过程。所有的数据，除前导和同步词汇外，在传输前将同一个 9 位伪随机的随意序列（PN9）进行异或运算。在接收端，数据被同一伪随机的随意序列异或。这样，白化被反运算，在接收端能得到原始数据。

前导形式是一个交互的 0、1 序列（01010101...）。前导的最小长度是可编程控制的。当启用 TX 时，调制器开始传送前导。当控制数目的前导字节被传送完毕，调制器开始发送同步词汇，然后传送来自 TX FIFO 的可利用的数据。若 TX FIFO 为空，调制器将继续传送前导字节，直到第一个字节被写入 TX FIFO。调制器将随后传送同步词汇和数据字节

任何操作均建议设置 PKTCTRL0.WHITE_DATA=1，除与其他系统兼容的需要之外。

前导字节的长度由 MDMCFG1.NU_PREAMBLE 值控制。

24.2 数据包格式化

数据包的格式化能被配置，它包含如下项目：

- 前导
- 同步词汇
- 长度字节或恒定可控的数据包长度
- 可选的地址字节
- 有效载荷
- 可选的 2 字节 CRC

同步词汇是设置于 SYNC1 和 SYNC0 寄存器中的 2 字节值。同步词汇提供传入数据包的字节同步。一个一字节同步词汇能通过设置前导形式的 SYNC1 值来仿效。通过使用 MDMCFG2.SYNC_MODE=3 或 7 亦可能仿效一个 32 位同步词汇。此同步词汇将随后被重复 2 次。

CC2500 支持恒定长度数据包协议和可变长度协议。最大数据包长度为 255 字节。恒定数据包长度模式由设置 PKTCTRL0.LENGTH_CONFIG=0 来选择。

理想的数据包长度由 PKTLEN 寄存器设置。数据包长度定义为有效载荷数据，不包括长下，PKTLEN 寄存器用来设置 RX 中允许的最大数据包长度。任何长度字节值大于 PKTLEN 的接收数据包将被丢弃。

注意最小数据包长度支持（不包括可选长度字节和 CRC）为一字节的有效载荷数据。

PKTCTRL0.LENGTH_CONFIG=2时，数据包长度设置为无限大，直到手动关断，传输和接收才停止。这种无限模式能在数据包被传输或接收时中止。如下节所述，这可用来支持不同长度配置的数据包格式化，而不只是CC2500本来支持的长度。

24.2.1 任意长度区域配置

在接收和传输时，固定长度区域可再次被控制。这使得为可变长度数据包拥有不同的长度区域配置成为可能。在接收开始时，数据包长度设定为一个大的值。MCU 读出足够的字节来解释数据包中的长度区域。然后，PKTLEN 值根据这个值来设定。当数据包处理装置中的字节计数器等于 PKTLEN 寄存器时，便到达了数据包的末端。因此，在内部计数器到达数据包长度值之前，MCU 必

须能对正确长度编程控制。通过利用无限数据包长度选项，任意数据包长度都可用。在数据包之初，无限模式必须是可用的。当数据包中剩下不足 256 字节时，MCU 将 PKTLEN 寄存器设置为 $\text{mod}(\text{length}, 256)$ ，使无限数据包长度不可用，且启用固定长度数据包。当内部字节计数器到达 PKTLEN 值，则数据传输或接收终止。自动 CRC 搜索路径 / 检查可用（通过设置 PKTCTRL0.CRC_EN 为 1）。

例如，当一个454字节数据包将被传输时，MCU完成如下步骤：

- 置PKTCTRL0.LENGTH_CONFIG=2 (10).
- 预设PKTLEN寄存器为 $\text{mod}(454, 256)=198$
- 传输至少198字节，例如填充64字节TX FIFO四次（256字节被传输）。
- 置PKTCTRL0.LENGTH_CONFIG=0 (00).

当数据包寄存器到达198时，传输终止。总共 $256 + 198 = 454$ 字节被传送。

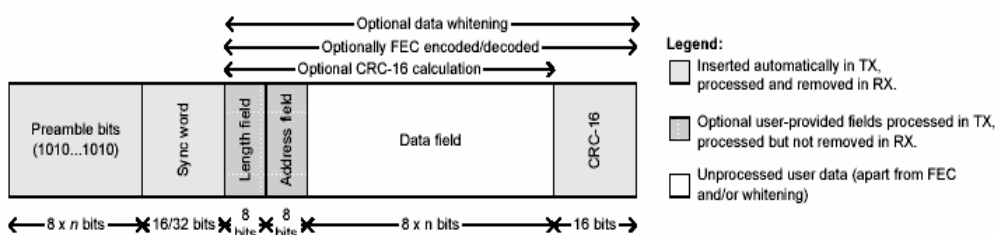


图8 数据包格式化

24.3 接收模式下的数据包滤波

CC2500 支持 2 种不同的数据包滤波标准：地址滤波和最大长度滤波。置 PKTCTRL1.ADR_CHK 大于 0 将开启数据包地址滤波。数据包处理机制将数据包的目的地址字节同 ADDR 寄存器中已设定的节点地址及 0x00 广播地址（PKTCTRL1.ADR_CHK=10 时）或同时

0x00 和 0xFF 广播地址（PKTCTRL1.ADR_CHK=11 时）相比较。如果接收地址同有效地址匹配，则数据包被接收且被写入 RX FIFO。若地址匹配失败，则数据包被丢弃。

可变数据包长度模式下，PKTLEN.PACKET_LENGTH 寄存器的值用

来设置最大允许数据包长度。若接收长度字

节值比这个值大，则数据包被丢弃。

这 2 种情况下，在丢弃当前数据包后接收模式会重新开启（与 MCSM1.RXOFF_MODE 中的设置无关）。

24.4 传输模式下的数据包处理

将被传送的有效载荷必须写入 TX FIFO。当可变数据包长度可得时，第一个待写入的字节必须是长度字节。长度字节的值等于数据包（包括可选地址字节）的有效载荷。如果固定数据包的长度可得，则第一个写入 TX FIFO 的字节被解释为目的地址，若此功能在接收端可用的话。

调制器会先送入控制数目的前导字节。如果 TX FIFO 中的数据可用，调制器会发送 2 字节（或 4 字节）同步词汇，接着是 TX FIFO 中的有效载荷。若 CRC 可用，则计算所有拉入 TX FIFO 中数据的检验和。然后在有效载荷数据末端，这个结果被以 2 个额外字节发送。若白化可用，则长度字节，有效载荷数据合 2 个 CRC 字节将被白化。这一步在可选 FEC/交错器阶段完成。设置 PKTCTRL0.WHITE_DATA=1，则白化可用。

若 FEC/交错器可用，则长度字节，有效载荷数据合 2 个 CRC 字节将被交错器混杂。在被调制之前，FEC 被编码。

24.5 接收模式下的数据包处理

在接收模式下，解调器和数据包处理装置将会搜寻有效的前导和同步词汇。找到后，解调器就得到了位和字节同步，然后开始接收第一个有效载荷字节。

若 FEC/交错器开启，则 FEC 译码器将开始对第一个有效载荷字节进行译码。交错装置将在任何其他处理数据的过程之前对比特进行反交错运算。

如果白化开启，则这个阶段数据将被反白化。

若可变数据包长度开启，则第一个字节为长度字节。数据包处理装置把这个值作为数据包长度存储，且接收长度字节数目的字节。如果固定数据包长度开启，则数据包处理装置会接收程序控制数目的字节。

然后，数据包处理装置随意地检查地址，地址匹配时才继续进行接收。若自动 CRC 检查开启，则数据包处理装置计算 CRC，并将它同附加 CRC 检验和相匹配。

在有效载荷末端，数据包处理装置将随意写入 2 个包含 CRC 状态，连接质量指示和 RSSI 值的额外数据包状态字节。

25 调制格式化

CC2550 支持振幅，频率合相移调制格式。理想调制格式在 MDMCFG2.MOD_FORMAT 寄存器中设置。

可选地，数据流可被调制器加以曼彻斯特编码和被解调器译码。设置 MDMCFG2.MANCHESTER_EN=1，则此选项可用。当使用 FEC/交错器选项时，曼彻斯特编码不能同时被支持。曼彻斯特编码可同 2-ary 调制格式（2-FSK,ASK/OOK 和

MSK）一起使用。

25.1 频率转换按键

频率背离由 DEVIATN 寄存器中的 DEVIATION_M 和 DEVIATION_E 值控制。这个值是指数/尾数形式，合成的背离由下式给出：

$$f_{dev} = \frac{f_{osc}}{2^{17}} \cdot (8 + DEVIATION_M) \cdot 2^{DEVIATION_E}$$

符号编码由表 19 所示。

格式	符号	译码
2FSK	'0'	-背离
	'1'	+背离

表 19 FSK 调制符号编码

25.2 相位转换按键

使用 MSK 时，整个传输（前导，同步词汇和有效载荷）将被 MSK 调制。

相移在持续转换时间内完成。这意味着，180 度转换的变换率时 90 度转换的 2 倍。用来改变相位的符号期的片断能被 DEVIATN.DEVIATION_M 设置更改。这等于改变符号的形状。

25.3 振幅调制

CC2500 支持 2 种不同的振幅调制方式：开通—关断键（OOK）和振幅移位键（ASK）。OOK 调制简单地开通或关断 PA，相应地调制得到 1 和 0。当使用 ASK 时，调制深度（1 和 0 之间的区别）可程序控制，功率下滑也能被整形。这会产生更多的带宽限制输出频谱。

26 已接收信号质量和连接质量信息

CC2500 有若干限定值，可以增加在搜寻有效同步词汇开始前必须满足的要求。

26.1 前导质量门限（PQT）

前导质量门限（PQT）同步词汇限定增加了如下要求，即接收同步词汇必须先于质量在设定门限之上的前导。

前导质量门限的另一个应用是作为可选 RX 终止定时器的限定。见 31 页 28.7 节。

前导质量评估装置在每次接收到的比特与前一个比特不同时将内部计数器加 1，在每次接收到的比特与最后一个比特相同时将内部计数器加 4。在 0 和 31 时计数器饱和。门限由 PKTCTRL1.PQT 寄存器区域配置。此计数器的一个 4.PQT 门限用来检验同步词汇侦测。设置此值为 0，则同步词汇的前导质量限定不可用。

一个“前导质量到达”标记能在 GDO 的一个引脚和状态寄存器位 PKTSTATUS.PQT_REACHED 上观测到。当接收信号超过 PQT 时发布这个标记。

26.2 RSSI

RSSI 值是对当前信道中信号等级的评估。此值是基于 RX 链中的当前增益设定和信道

中的测得信号等级。

在 RX 模式下，RSSI 值能从 RSSI 状态寄存器中连续地读取，知道解调器侦测到一个同步词汇止（同步词汇侦测可用时）。在这点上，RSSI 读取值被冻结，知道下一次芯片进入 RX 状态。RSSI 值单位 dB。

如果 PKTCTRL1.APPEND_STATUS 启用，在数据包的前 8 个字节期间的一个快照自动被加在每个接收数据包的尾端。

26.3 载波感应（CS）

载波感应标记用作一个同步词汇限定及用在 CCA 上。基于 2 个能分保调整的条件，CS 标记可被设置：

- CS 在 RSSI 高于控制绝对门限时被声明，在 RSSI 低于同一门限（带滞后）时取消声明
- CS 在 RSSI 从一个 RSSI 实例到另一个实例增加了控制数目的 dB 数时被声明，在 RSSI 降低同样数目 dB 时被取消声明。这个设置不依赖于绝对信号等级，因此在时变噪声的环境下对侦测信号是十分有用的。

载波感应（CS）能用作一个同步词汇限定，且这个限定要求信号等级高于能允许同步

词汇搜索进行的门限。这个信号同样能在一个 GDO 引脚和状态寄存器位 PKTSTATUS.CS 上观测到。

载波感应的其它作用包括 TX-if-CCA 功能（见 26 页 26.4 节）和可选快速 RX 终止（31 页 28.7 节）。

26.4 清理信道访问 (CCA)

清理信道访问用来指示当前信号是空闲还是忙。当前 CCA 状态在任一 GDO 脚上均可见。

在决定 CCA 时, MCSM1.CCA_MODE 选择使用模式。

在 CC2500 处于 RX 状态, 当 STX 或 SFSTXON 命令滤波被给出时, 若清理信道要求满足, 则只可进入 TX 状态。否则芯片将保持在 RX 状态。若 CCA, 则这个特性叫

做 TX。

4 个 CCA 要求可被控制:

- 始终 (CCA 不可用, 始终在 TX)
- 若 RSSI 在门限之下
- 除非当前接收数据包
- 上述二者 (RSSI 低于门限和非当前接收数据包)

26.5 连接质量指示(LQI)

连接质量指示是接收信号的当前质量的一个公制。若 PKTCTRL1.APPEND_STATUS 启用, 则这个值自动附加在接收数据包的末端。这个值也可从 LQI 状态寄存器上读取。LQI 由跟随同步词汇的 64 个符号 (头 8 数据包字节为 2-ary 调制, 头 16 数据包字节为 4-ary 调制) 计算得来。LQI 最好用作连接质量的一个相对的度量, 因为这个值决定于调制格式。

27 交错前向误差校正

27.1 前向误差校正 (FEC)

CC2500 有内置的前向误差校正功能 (FEC), 能同接收端的 CC2500 一起工作。开启这一功能需设置 MDMCFG1.FEC_EN 为 1。FEC 用于数据部分和 CRC 词汇, 用来减少在灵敏极限操作时产生的总的比特误差率。冗余被加在传输数据上, 这样在有些比特出现错误时接收端能存储原始数据。

FEC 的使用允许在较低的 SNR 时有正确的接收。这样扩大了通讯范围。可选择地, 对于给定的 SNR, 使用 FEC 减少了比特误差率 (BER)。由于数据包误差率 (PER) 与 BER 相关:

$$PER = 1 - (1 - BER)^{packet_length}$$

较低的 BER 能用来允许更长的数据包, 或者对给定长度有更高的数据包百分率以成功地传输。最后, 在现实的 ISM 通信环境, 暂态和时变的现象将造成间歇的误差, 即使在相对好的接收条件下。FEC 会记录这

些错误, 同编码数据的交错结合, 甚至能相对地改正错误的接收的长周期 (突发错误)。

CC2500 采用的 FEC 方案是编码, 由 k 个输入比特和 m 个最近的输入比特, 形成一个能在每个编码状态 (m 比特窗口) 之间承受若干比特错误的编码流。

编码器是一个强制长度 m=4 的 1/2 比率编码。编码器对一个输入比特进行编码, 产生 2 个输出比特; 因此, 有效数据率被减半。

27.2 交错

由于冲突和时变信号影响, 通过真实通信信道接收的数据会经常经受突发误差。为了增加误差生成的成倍比特的健壮性, 在 FEC 可用时, 可采用 FEC。反交错之后, 接收流中误差的持续范围将会成为单一误差分开传播。

CC2500 使用矩阵交错, 解释于图 9。芯片

交错和反交错缓冲为 4×4 矩阵。发送器中，数据比特被写入矩阵的行，将被传输的比特顺序在矩阵的列中读取而且满足 1/2 编码率。相反，在 CC2500 接收端，接收符号写入矩阵的列，流经解码器的数据从矩阵的行中被读取。

使用 FEC 和交错时，无线传输的数据的数量必须是交错缓冲器大小（2 字节）的倍数。而且，需要至少一个额外的字节来终止。因

此，数据包控制硬件在数据包后面插入一或二个额外字节。这样，待交错的数据的总长度是偶数。注意这些额外的字节对用户是不可见的，因为在接收到的数据包进入 RX FIFO 之前它们就被清除了。

由于 FEC 和交错器的作用，待交错的数据必须至少 2 字节。因此，当 FEC/交错起作用时，无 CRC 的一字节固定长度的数据包不被支持。

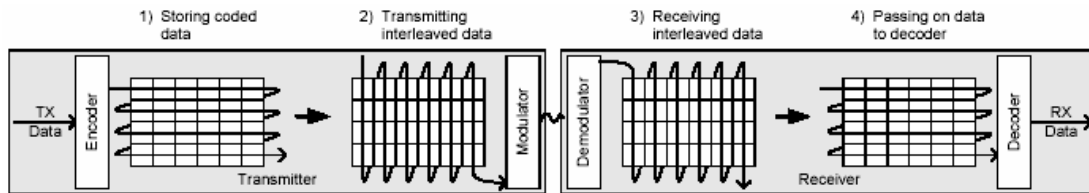


图 9 矩阵交错的基本原则

28 通信控制

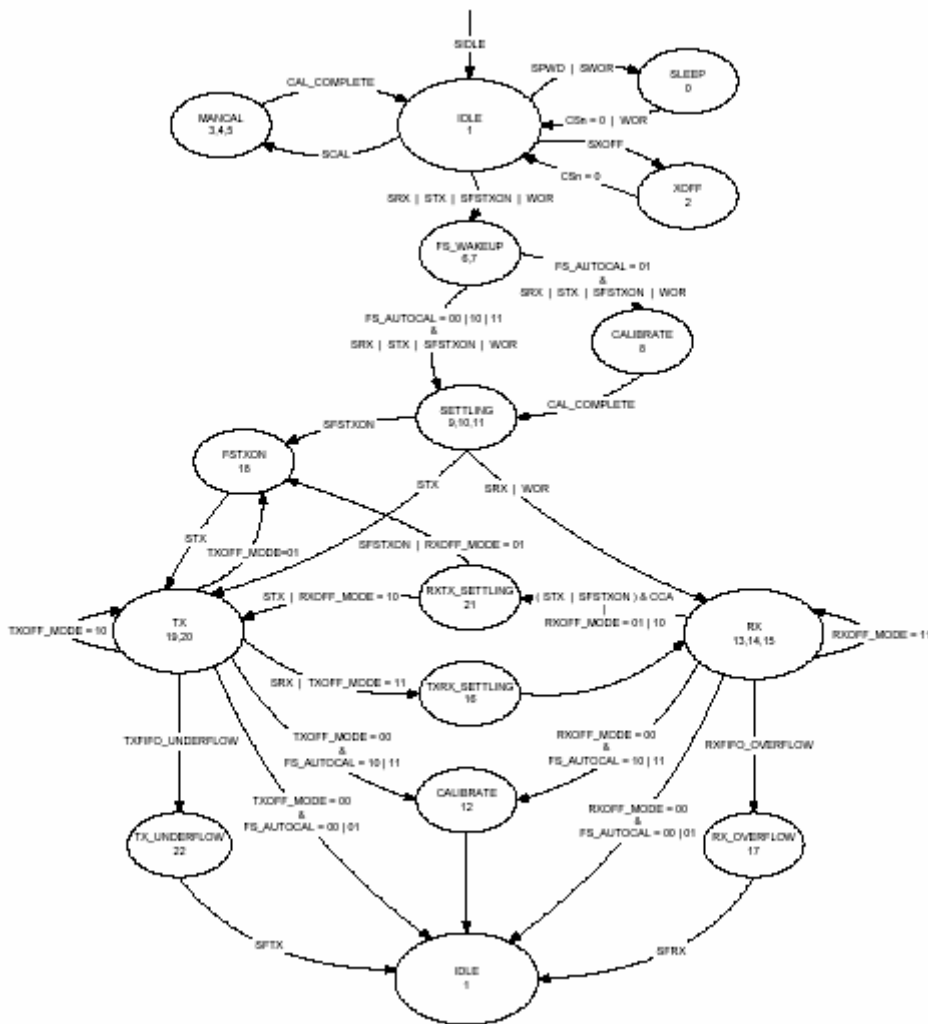


图 10 通信控制状态表

CC2500 有一个内置的状态机，用来在不同的操作状态（模式）之间切换。状态的变化要么通过命令滤波，要么通过内部事件如 TX FIFO 下溢等。

一个简化的状态表，同典型用法和现有消耗一起，在 15 图 4 给出。完整的通信控制状态表示于图 10 中。数量参考在 MARCSTATE 状态寄存器中可读的状态数目。这个功能主要用在测试上面。

28.1 开启顺序功率

当能量供应开启时，系统必须重启。必须遵照如下 2 个序列中的一个：自动开机重启或手动重启。

CHIP_RDYn 可在 SO 脚被观测。参见 19.1 节关于 CHIP_RDYn 的详细说明。

一个开机重启电路包含在 CC2500 中。为使开机重启正常工作，必须遵守 13 节中叙述的最小要求。当 CHIP_RDYn 变低时，内部功率增加序列完成。在 CSn 变低之后，

CC2500 上的其他重启可能性为 SRES 命令滤波。通过发布这个滤波，所有内部寄存器和状态被设置为默认、空闲状态。功率增加序列如下（见图 11）：

- 置 SCLK=1 and SI=0，为避免引脚控制模式下潜在的问题（见 20 页 20.3 节）

- 滤波 CSn 低/高
- 保持 CSn 为高至少 40μs
- 将 CSn 拉为低，等待 SO 变低 (CHIP_RDYn).
- 发布 SRES 滤波
- 当 SO 再次变低时，重启完成，芯片处于空闲状态

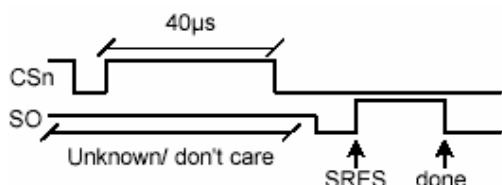


图 11 使用 SRES 的功率增加

在能量开启甚至使用能量开启重启后，建议在 SPI 接口上总是发送 SRES 命令滤波。

28.2 晶体控制

若 MCSM0.XOSC_FORCE_ON 已设定，则晶体振荡器 (XOSC) 要么自动控制要么总是开启。

在自动模式下，若 SXOFF 或 SPWD 命令滤波被发布，则 XOSC 将被关断；然后状态机分别进入 XOFF 或休眠状态。这在任一状态下都可实现。当 CSn 被释放 (变高) 时，XOSC 将被关断。CSn 变低后 XOSC 将自动开启。然后状态机变为空闲状态。在使用 SPI 接口上之前，SPI 接口上的 SO 脚必须置 0；如 16 页 0 节所述。

若 XOSC 被强迫开启，则晶体将总是保持开启，即使处于休眠状态。

晶体振荡器开始时间决定于晶体 ESR 和负载电容器。晶体振荡器的电气特性在 8 页 8 节。

28.3 电压调节控制

数字中心的电压调制器被通信控制器控制。当芯片进入休眠状态，电流消耗最低时，调制器失效。当 SPWD 命令滤波被送入 SPI 接口，CSn 被释放后产生以上作用。此时芯

片处于休眠状态。再次设置 CSn 低会开启调制器和晶体振荡器，且让芯片进入空闲状态。

当电磁波激活开启时，WOR 模块将控制电压调节器，如 28.5 节所述。

28.4 主动模式

CC2500 有 2 个主动模式：接收和发送。通过使用 SRX 和 STX 命令滤波，或由通信自动激活，这些模式可被 MCU 直接开启。

频率合成器必须被有规则地校准。CC2500 有一个手动校准选项 (使用 SCAL 滤波)，和 3 个自动校准选项，由 MCSM0.FS_AUTOCAL 设定：

- 由空闲变为 RX 或 TX (或 FSTXON) 时校准
- 由 RX 或 TX 到空闲时校准
- 由 RX 或 TX 到空闲时每 4 次校准一次，校准发生的次数为恒定的 XOSC 循环次数。(时间选择见表 20)

当 RX 可用时，芯片将继续保持接收状态，直到到达 RX 终止定时 (见 28.7 节) 或目前的数据包被顺利传输。在其中之一事件之后，通信控制装置会改变，由 MCSM1.RXOFF_MODE 设置决定。可能的结果为：

- 空闲
- FSTXON：频率合成器开启，在 TX 频率时准备完毕。用 STX 开启 TX。
- TX：开始发送前导
- RX：开始搜索新数据包

相似地，当 TX 开启时，芯片将保持 TX 状态，直到当前数据包已被成功地发送。然后状态会改变，由 MCSM1.TXOFF_MODE 设置决定。可能的目的地址如同对 RX 一样。

通过使用命令滤波，MCU 能手动地从 RX 状态变到 TX 状态。若通信控制装置当前处在发送状态且 SRX 滤波正在使用，则当前

传输将被终止，且将会向 RX 转换。

若当 STX 或 SFSTXON 命令滤波被使用时，通信控制装置处于 RX 状态，则“若清理信道，则进行 TX”功能被使用。若信道不清，则芯片将仍处于 RX 中。MCSM1.CCA_MODE 设置控制清理信道估计的条件。见 26 页 26.4 节。

SIDLE 命令滤波总能用强制通信控制装置进入空闲状态。

28.5 电磁波激活(WOR)

可选的电磁波激活(WOR)功能使 CC2500 能够周期地从深度休眠状态激活，从而不需要 MCU 的作用即能侦测到来的数据包。

WOR 启用的情况下，在 SWOR 命令滤波被送到 SPI 接口之后，当 CSn 被释放后 CC2500 会进入休眠状态。在 WOR 滤波使用之前 RC 振荡器必须启用，因为它时 WOR 定时器的时钟源。在定时器终止后，芯片上的定时器将使 CC2500 再次进入空闲状态。经过一段 RX 中的可控时间，芯片返回休眠状态，除非由数据包被接收。时间暂停如何工作，参见 28.7 节。

CC2500 能设定为：通过 GDO 引脚，在数据包到来之后发信号给 MCU。若有数据包被接收，则在接收数据包的末端 MCS1.RXOFF_MODE 将决定其行为。MCU 读取数据包后，会使用 SWOR 滤波使芯片返回休眠状态。在休眠状态下 FIFO 将会丢失存在其中的内容。

WOR 定时器有 2 个事件，事件 0 和事件 1。休眠状态，WOR 开启条件下，触发事件 0 将会扭转数字调节器且开启晶体振荡器。事件 1 在事件 0 之后等待一个可控的时间后发生。

2 个连续的事件 0 之间间隔的时间由一个尾数值控制。这个尾数值由

WOREVT1.EVENT0 和 WOREVT0.EVENT0，及一个由 WORCTRL.WOR_RES 设定的指数值给出。等式如下：

$$t_{Event0} = \frac{750}{f_{XOSC}} \cdot EVENT0 \cdot 2^{5 \cdot WOR_RES}$$

事件 1 的工作暂停由 WORCTRL.EVENT1 设定。图 12 给出了事件 0 和事件 1 的工作暂停之间的时间关系。

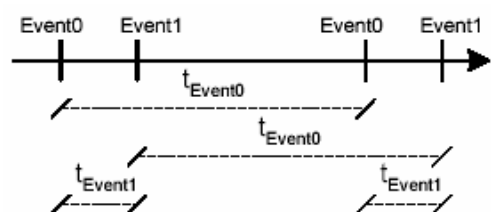


图 12 事件 0 和事件 1 之间的关系

WOR 功能有 2 种控制模式，由 PKTCTRL1.WOR_AUTOSYNC 位选择。当此值置为 0，通信在事件 0 时被唤起，在事件 1 时开启 RX。这保证 RX 在精确的时间开启。当 PKTCTRL1.WOR_AUTOSYNC 置为 1，在事件 0 唤起芯片之后，当芯片准备好便立即进入 RX 模式。当一个同步词汇被侦测到后，WOR 定时器会重置为设定的事件 1 的值。这个定时器将与接收数据包同步。通过设置事件 0 为数据包间距之间、事件 1 为一个足够唤起芯片和接收同步词汇的大值，定时器将会与到达数据包保持自同步。

28.5.1 RC 振荡器和定时

用来实现 WOR 功能的低功率 RC 振荡器的频率随温度和供给电压而变。为了保持频率尽量精确，RC 振荡器将在可能的所有时间被计算，即在 XOSC 工作和芯片不处于休眠状态时。当开启功率和 XOSC，被 WOR 定时器使用的时钟是一个分割 XOSC 时钟。当芯片变为休眠状态时，RC 振荡器将使用最后一个有效校准结果。RC 振荡器的频率被锁为主晶体频率，由 750 分割。

Description	XOSC periods	26MHz crystal
Idle to RX, no calibration	2298	88.4µs
Idle to RX, with calibration	~21037	809µs
Idle to TX/FSTXON, no calibration	2298	88.4µs
Idle to TX/FSTXON, with calibration	~21037	809µs
TX to RX switch	560	21.5µs
RX to TX switch	250	9.6µs
RX or TX to IDLE, no calibration	2	0.1µs
RX or TX to IDLE, with calibration	~18739	721µs
Manual calibration	~18739	721µs

表 20 状态转换定时

28.6 定时

通信控制器控制 CC2500 的大多数定时，如合成器校准和 PLL 锁和 RT/TX 转向时间。从空闲到 TX 的定时是恒定的，由自动校准设置决定。RX/TX 和 TX/RX 转向时间是恒定的。校准时间恒定为 18739 时钟周期。表 20 示出了关键状态转换的晶体时钟周期。

功率开启时间和 XOSC 开始时间是可变的，但在表 7 所限定的值之内。

28.7 RX 终止定时器

CC2500 有一个可选的在一段可控时间之后自动终止 RX 的功能。这个功能的主要作用为电磁波激活 (WOR)，但也可能对其他应用有效。终止定时器在开启解调器之后起作用。工作暂停由 MCSM2.RX_TIME 设置。当定时器终止时，通信控制器会检查保持 RX 的条件；若条件不符合，RX 会终止。在工作暂停之后，会持续地检查条件。

可控条件为：

- MCSM2.RX_TIME_QUAL=0：若找到同步词汇，则连续接收
- MCSM2.RX_TIME_QUAL=1：若找到同步词汇或前导质量在门限 (PQT) 之上，则连续接收

若已知在开启接收器之前传输已经开始，则 MCSM2.RX_TIME_RSSI 功能可用。若第一个有效的载波感应采样表明无载波 (RSSI 低于门限)，则通信控制器将终止 RX。关于载波感应的内容见 25 页 26.3 节。

对 ASK/OOK 调制而言，在 8 个符号周期之后载波感应的缺少被认为是有效的。因此，当在符号“1”之间的距离位 8 或更少时，在 ASK/OOK 模式下 MCSM2.RX_TIME_RSSI 功能可用。

若当 MCSM2.RX_TIME_RSSI 功能使用时，由于无载波感应导致 RX 终止，或者当使用 MCSM2.RX_TIME 工作暂停功能时无同步词汇，则芯片会回到空闲状态。然而，当 RX 结束时 MCS1.RXOFF_MODE 设定决定了之后的状态。注意在电磁波激活(WOR)模式下，在后一种情况下，WOR 状态被清理。这意味着芯片不会再次自动返回休眠状态，即使例如数据包中的地址区域不匹配。建议当使用 WOR 模式时，在同步词汇侦测时总是唤起微控制器。这可通过在可控 GDO 输出脚之一上选择输出信号 6 (见 36-37 页表 24)，且控制微控制器在这个 GDO 脚的一个触发沿中断下唤起。

29 数据 FIFO

CC2500 有 2 个 64 字节 FIFO，一个用来接收数据，另一个用来发送数据。SPI 接口用

来读 RX FIFO 和写 TX FIFO。SPI FIFO 访问见 19.4 节。FIFO 控制器能侦测 RX FIFO

中的上溢和 TX FIFO 中的下溢。

当写 TX FIFO 时，MCU 负责控制 TX FIFO 不产生溢出。这不会被 CC2500 侦测到。

同样地，当读 RX FIFO 时 MCU 必须避免读 RX FIFO 经过其空值，因为这会导致一个 CC2500 无法侦测到的错误。

当传送 SPI 地址时，SO 脚可用的芯片状态字节包含 RX FIFO 的填充等级，若这个地址为读操作且 TX FIFO 的填充等级为写操作。见 16 页 19.1 包含更多相关信息。

RX FIFO 和 TX FIFO 中的字节数也能分别从状态寄存器 RXBYTES.NUM_RXBYTES 和 TXBYTES.NUM_TXBYTES 中读出来。

4 位 FIFOTH.R.FIFO_THR 设置用来控制 FIFO 门限值。表 21 列出了 16 FIFO_THR 设置和相应的 RX 和 TX FIFO 门限。门限值在 RX FIFO 和 TX FIFO 相反的方向上被编码。在门限值达到时，这给上溢和下溢以相等的边缘。

当 FIFO 中的字节数等于或大于程控门限时，会声明一个标记。这个标记用来产生 FIFO 状态信号，从 GDO 脚上可以看到（见 35 页 36 节）。

图 14 示出了当门限标记 FIFO_THR=13 时，RX FIFO 和 TX FIFO 中的字节数。图 13 表示每个 FIFO 在门限值之上被填满时的标记，其下是排空时对应的标记。

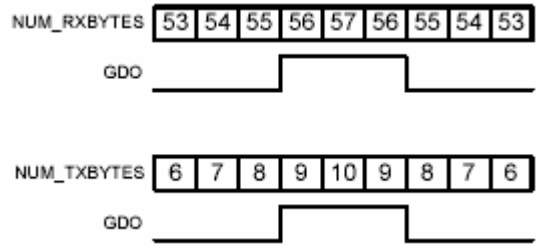


图 13 FIFO_THR=13 和在 FIFO 中的字节数

FIFO_THR	Bytes in TX FIFO	Bytes in RX FIFO
0 (0000)	61	4
1 (0001)	57	8
2 (0010)	53	12
3 (0011)	49	16
4 (0100)	45	20
5 (0101)	41	24
6 (0110)	37	28
7 (0111)	33	32
8 (1000)	29	36
9 (1001)	25	40
10 (1010)	21	44
11 (1011)	17	48
12 (1100)	13	52
13 (1101)	9	56
14 (1110)	5	60
15 (1111)	1	64

表 21 FIFO_THR 设置和对应的 FIFO 门限

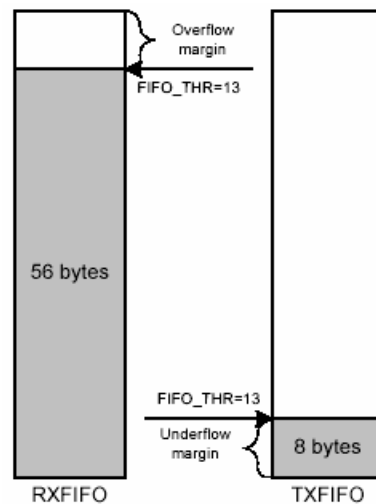


图 14 在门限时的 FIFO 示例

30 频率控制

CC2500 的频率控制用来最小化一个信道导向系统需要的设计。为了建立一个带信道数目的系统，理想信道空间由

MDMCFG0.CHANSPC_M 和 MDMCFG1.CHANSPC_E 寄存器设定。信道空间寄存器分保为尾数和指数。

基频率和起始频率由位于 `FREQ2`, `FREQ1` 和 `FREQ0` 寄存器的 24 位频率词汇设定。这个词汇典型地设定为将要使用的最低信道频率的中心。

$$f_{carrier} = \frac{f_{XOSC}}{2^{16}} \cdot (FREQ + CHAN \cdot (256 + CHANSPC_M \cdot 2^{CHANSPC_E-2}))$$

选定的 IF 频率由 `FSCTRL1.FREQ_IF` 寄存器控制。IF 频率为：

$$f_{IF} = \frac{f_{XOSC}}{2^{10}} \cdot FREQ_IF$$

注意，SmartRF Studio 软件自动地计算基于信道间隔和信道滤波带宽的

理想信道数目由 8 位信道数目寄存器 `CHANNR.CHAN` 设定。寄存器 `CHANNR.CHAN` 为信道偏移的倍数。合成载波频率为：

`FSCTRL1.FREQ_IF` 寄存器设置的最优值。

当频率合成器运行时，如果任何频率设定寄存器被更改，则合成器会给出一个不理想的响应。所以，只有当通信处于空闲状态时频率设定才能被改变。

31 VCO

VCO 完全集成于芯片上。

31.1 VCO 和 PLL 自校准

随着温度和供给电压的改变，VCO 的特性和理想操作频率也会随之而改变。为了保证可靠的操作，CC2500 包含了频率合成器自校准电路。校准必须规则地运行，且必须在开启功率之后和使用新的频率（或信道）之前运行。完善 PLL 校准的 XOSC 环节数目如 19 页表 17 所示。

校准可以自动或手动启动。合成器可以在每

次开启或者关断之后自动校准。由 `MCSM0.FS_AUTOCAL` 寄存器设置。手动模式情况下，处于空闲模式时当 `SCAL` 命令滤波开启后，校准启动。默认设置为每次频率合成器开启时校准启动。

注意，校准值在休眠模式下无法维持。所以，当芯片在休眠状态下唤醒后，校准仍然有效（除非供给电压或温度显著地改变了）。

32 电压调节

CC2500 包含几个内置线形电压调制器，提供低压模块所需的供给电压。此电压调制器对用户不可见，但在多个模块的积分部分可观察到。然而用户必须保证表 1 和表 13 中的绝对最大比率和要求的引脚电压不被超过。数字中心的电压调制器需要一个外部退耦电容器。

设置 `CSn` 脚为低会开启数字中心的电压调制器和晶体振荡器。`SPI` 接口上的 `SO` 脚在使用连续接口（起始时间为 `TBD`）后必须变

低

在最初功率提升时，MCU 必须设置 `CSn` 为低，且释放重启命令滤波 `SRES`。

如果程序控制芯片进入功率降低模式，（`SPWD` 滤波发布），在 `CSn` 变高后功率会被关断。当 `CSn` 变低后功率和晶体振荡器会再次被开启。

电压调制器输出应该只用来驱动 CC2500。

33 输出功率调节

来自设备的 RF 输出功率等级有两个可编程等级, 如图 15 所示。首先, 专用的 PATABLE 寄存器能保持 8 个用户选择输出功率设定。然后, 3 位 FREND0.PA_POWER 值选择 PATABLE 使用入口。这个两级功能在传输的开始和结束时提供灵活的 PA 功率线性上升或下降, 及 ASK 调制整形。在每种情况下, PATABLE 中从序号 0 到 FREND0.PA_POWER 值的所有 PA 功率设定值都会用到。

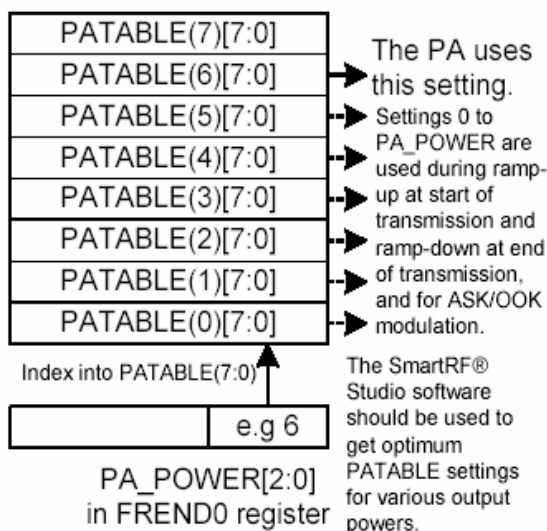


图 15 PA_POWER 和 PATABLE

通过设置 FREND0.PA_POWER 为 0, 然后设定 PATABLE 中的理想输出功率为序号 0, 功率线性变化在数据包开启和结束阶段可以被关断。

表 22 包含变化输出等级和频率波段的推荐 PATABLE 设置。PATABLE 控制详情见 17 页 19.5 节。

使用 ASK 调制, 8 个功率设置用来整形。调制器包含一个计数器, 当传输一个 1 时加 1, 传输一个 0 时减 1。计数器计数频率为符号

率的 8 倍。计数器分别在 FREND0.PA_POWER 和 0 时饱和。这个计数值用来作在功率表中查找的索引。因此, 为了利用整个表, 当 ASK 活动时, FREND0.PA_POWER 须为 7。ASK 信号的整形决定于 PATABLE 的配置。

Output power [dBm]	Setting	Current consumption, typ. [mA]
(-55 or less)	0x00	8.9
-30	0x44	10.1
-28	0x41	10.0
-26	0x4C	11.7
-24	0x53	11.1
-22	0x83	10.9
-20	0x46	10.5
-18	0x4A	11.7
-16	0x86	11.0
-14	0x66	12.9
-12	0xC6	11.5
-10	0x69	14.1
-8	0x99	13.6
-6	0x7F	15.4
-4	0xAA	16.7
-2	0xBF	18.5
0	0xFB	21.6
1	0xFF	21.9

表 22 变化输出功率等级的最优 PATABLE 设置 (面向改变)

34 晶体振荡器

在 26MHz-28MHz 频率范围的晶体必须连接在 XOSC_Q1 和 XOSC_Q2 脚之间。振荡器

为在晶体的平行模式操作而设计。另外, 晶体负载电容 (C81 和 C101) 是必须的。负

载电容值由总负载点容量 C_L 决定，由晶体指定。在指定频率下，为使晶体振荡，晶体两端的总负载电容值应该等于 C_L 。

$$C_L = \frac{1}{\frac{1}{C_{51}} + \frac{1}{C_{71}}} + C_{parasitic}$$

寄生电容由引脚输入电容和 PCB 漂移电容所组成。总寄生电容典型值为 2.5pF。

晶体振荡器的电路如图 16 所示。对不同 C_L 的典型元件值见表 23

晶体振荡器是振幅调节的。这意味着，要用一个高电流来开启振荡。当建立振荡后，电

流减少到仅需维持 0.4Vpp 信号摆动的大小。这保证了快速的启动和驱动等级到最小。为了保证可靠的启动，晶体的 ESR 必须在规范之内（见 8 页 8 节）。

为了达到某些应用要求的频率精度，必须详细说明初始公差，温度漂移，老化和负载牵引。通过在 SmartRF Studio 中指定总的期望频率精度，再利用数据率和频率背离，软件可以计算总带宽，并同选择接收器信道滤波带宽相比较。软件能报告任一矛盾，如果需要的话，推荐更精确的晶体。

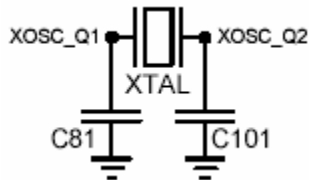


图 16 晶体振荡器电路

Component	$C_L = 10\text{pF}$	$C_L = 13\text{pF}$	$C_L = 16\text{pF}$
C81	15pF	22pF	27pF
C101	15pF	22pF	27pF

表 23 晶体振荡器元件值

35 天线接口

CC2500 的平衡 RF 输入和输出共享 2 个公共引脚，应用于印制电路板上的简单、低价匹配和平衡转换器网络。CC2500 前端的接收和发送转换用一个专用的芯片功能来控制，从而不需要外部 RX/TX 转换。

少量的被动外部元件同内部 RX/TX 转换/终止电路一起，能保证 RX 和 TX 模式下的匹

配。

虽然 CC2500 有平衡 FR 输入/输出，但芯片也可以连在带少量外部低价电容和电感的单端天线上。

36 常规用途/测试输出控制引脚

3 个数字输出引脚 GDO0 和 GDO1 和 GDO2 为常规控制脚。它们的功能分别由 IOCFG0.

GDO0_CFG 、 IOCFG1.GDO1_CFG 和 IOCFG2.GDO3_CFG 控制。表 24 示出了能

加在 GDO 脚上的不同信号。这些信号能用作 MCU 的中断。GDO1 和在 SPI 接口上的 SO 脚是同一脚，因此这个脚上控制的输出在 CSn 高时才有效。GDO1 的默认值为 3 状态，当 SPI 接口和其它设备一起使用时这是有效的。

GDO0 的默认值为 125kHz-146kHz 时钟输出 (XOSC 频率除以 192)。当 XOSC 在重启

功率下开启后，使用一个晶体，它就能用来为系统中的 MCU 计时。当 MCU 工作时，通过 IOCFG0.GDO0_CFG，它能改变时钟频率。不会造成时钟波形干扰。

对 IOCFG0.GDO0_CFG 寄存器写入值 128 (0x80h)，芯片内模拟温度传感器启用。然后，GDO0 上的电压与温度成比例。温度传感器规范见 10 页 11 节。

GDO0_CFG[5:0] GDO1_CFG[5:0] GDO2_CFG[5:0]	描述
0(0x00)	与 RX FIFO 关联：当 RX FIFO 在 RXFIFO_THR 上被填充时声明。当 RX FIFO 在 RXFIFO_THR 之下时被反声明
1(0x01)	与 RX FIFO 关联：当 RX FIFO 在 RXFIFO_THR 上被填充或到达数据包末端时声明。当 RX FIFO 空时被反声明
2(0x02)	与 TX FIFO 关联：当 TX FIFO 在 TXFIFO_THR 上被填充时声明。当 TX FIFO 在 TXFIFO_THR 之下时被反声明
3(0x03)	与 TX FIFO 关联：当 TX FIFO 满时声明。当 TX FIFO 在 TXFIFO_THR 之下为空时被反声明
4(0x04)	当 RX FIFO 已溢出时声明。当 FIFO 被淹没时被反声明
5(0x05)	当 TX FIFO 已下溢时声明。当 FIFO 被淹没时被反声明
6(0x06)	当同步词汇被送出/收到时声明，在数据包末端时反声明。对 RX，当可选地址检测失败或 RX FIFO 溢出时，引脚被反声明。若 TX FIFO 下溢，这个引脚将同样被反声明
7(0x07)	当一个数据包被 OK CRC 收到时声明。当第一个字节从 RX FIFO 中读取时反声明
8(0x08)	前导质量达到。当 PQI 高于控制 PQT 值时声明
9(0x09)	清理信道评估。当 RSSI 等级低于门限时为高（决定于当前 CCA_MODE 设置）
10(0x0A)	锁定检测器输出
11(0x0B)	连续时钟。与同步连续模式下的数据同步。 数据在下降沿建立，在 SERIAL_CLK 上升沿被读取。
12(0x0C)	连续同步数据输出。同步连续模式时使用。在 SERIAL_CLK 上升沿 MCU 必须读 DO。 数据在下降沿由 CC2500 建立
13(0x0D)	连续透明数据输出。同步连续模式时使用。
14(0x0E)	载波感应。当 RSSI 等级低于门限时为高
15(0x0F)	CRC OK。上一个 CRC 对比匹配。当进入/重启 RX 模式时清理。
16(0x10)	保留—测试用
17(0x11)	保留—测试用
18(0x12)	保留—测试用
19(0x13)	保留—测试用
20(0x14)	保留—测试用
21(0x15)	保留—测试用
22(0x16)	RX_HARD_DATA[1]。能同RX_SYMBOL_TICK一起使用在交替连续RX输出上。

23(0x17)	RX_HARD_DATA[1]。能同RX_SYMBOL_TICK一起使用在交替连续RX输出上。
24(0x18)	保留—测试用
25(0x19)	保留—测试用
26(0x1A)	保留—测试用
27(0x1B)	1 时 PA_PD.PA 开启，0 时功率降低。能用来控制外部 PA 或 RX/TX 开关
28(0x1C)	1 时 LNA_PD.LNA 开启，0 时功率降低。能用来控制外部 LNA 或 RX/TX 开关
29(0x1D)	RX_SYMBOL_TICK。能同RX_HARD_DATA一起使用在交替连续RX输出上。
30(0x1E)	保留—测试用
31(0x1F)	保留—测试用
32(0x20)	保留—测试用
33(0x21)	保留—测试用
34(0x22)	保留—测试用
35(0x23)	保留—测试用
36(0x24)	保留—测试用
37(0x25)	保留—测试用
38(0x26)	保留—测试用
39(0x27)	保留—测试用
40(0x28)	保留—测试用
41(0x29)	CHIP_RDY
42(0x2A)	保留—测试用
43(0x2B)	XOSC_STABLE
44(0x2C)	保留—测试用
45(0x2D)	GDO0_Z_EN_N。当这个输出为 0 时，GDO0 配置为输入（为连续 TX 数据）
46(0x2E)	高阻抗（3-状态）
47(0x2F)	HW 到 0（HW1 同_INV 信号一起完成）
48(0x30)	CLK_XOSC/1
49(0x31)	CLK_XOSC/1.5
50(0x32)	CLK_XOSC/2
51(0x33)	CLK_XOSC/3
52(0x34)	CLK_XOSC/4
53(0x35)	CLK_XOSC/6
54(0x36)	CLK_XOSC/8
55(0x37)	CLK_XOSC/12
56(0x38)	CLK_XOSC/16
57(0x39)	CLK_XOSC/24
58(0x3A)	CLK_XOSC/32
59(0x3B)	CLK_XOSC/48
60(0x3C)	CLK_XOSC/64
61(0x3D)	CLK_XOSC/96
62(0x3E)	CLK_XOSC/128
63(0x3F)	CLK_XOSC/192

表 24 GDO 信号选择

37 异步和同步连续操作

若干操作特性和模式已经包括在 CC2500 中，以提供对先前芯片产品和其他已有 RF 通信系统的向后兼容性。对于新系统，建议使用内置数据包处理特性，因为它们能提供更多健壮的通信，显著地卸下了微控制器和简化了软件发展。

37.1 异步操作

对于使用其他芯片产品的异步数据转换的系统的向后兼容，异步转换已经包含在 CC2500 中。当异步转换可用时，包含于 CC2500 中的 MCU 的若干支持机制会停用，如数据包处理硬件，FIFO 缓冲等等。异步转换模式不允许数据白化，交错和 FEC 的使用。

只有 2-FSK 和 ASK/OOK 支持异步转换。

置 PKTCTRL0.PKT_FORMAT 为 3 开启异步透明（连续）模式。

在 TX，GDO0 脚用作数据输入（TX 数据）。数据输出可以是 GDO0、GDO1 或 GDO2。

MCU 必须通过 STX、SRX 和 SIDLE 滤波控制发送和接收的起始和终止。

CC2500 调制器对异步输入的等级进行采

样，速率是控制数据率的 8 倍。异步数据流的定时要求为，比特周期的误差必须小于控制数据率的 1/8。

37.2 同步连续操作

在同步连续操作下，数据在 2 线连续接口中传输。CC2500 提供一个时钟，用来设置在数据输入线上的新的数据或数据输出线上的采样数据。数据输入（TX 数据）为 GDO0 脚。当 TX 可用时，这个脚将作为一个输入自动被配置。数据输出脚可以是任一个 GDO 脚；由 IOCFG0.GDO0_CFG、IOCFG1.GDO1_CFG 和 IOCFG2.GDO2_CFG 区域设定。

前导和同步词汇插入/侦测可能处于活动状态或者相反，由同步模式决定，通过 MDMCFG3.SYNC_MODE 设定。若前导和同步词汇不可用，所有其他数据包处理功能和 FEC 应该也不可用。MCU 必须在软件中处理前导和同步词汇插入。如果前导和同步词汇插入开启，则所有数据包处理功能和 FEC 可用。CC2500 会插入和侦测前导和同步词汇，MCU 将只提供数据有效载荷。这等效于推荐的 FIFO 操作模式。

38 配置寄存器

CC2500 的配置通过程序控制 8 位寄存器完成。基于选择的系统参数的配置数据大多能容易地通过 SmartRF Studio 软件得到。寄存器的完整描述在下表中给出。在芯片重启之后，所有的寄存器置默认值，如表中所示。

表 25 中，列有 14 个命令滤波寄存器。访问这些寄存器将会发起内部状态或模式的改

通过 8 位寄存器可以访问 TXFIFO。对 TX FIFO 只能进行写操作，对 RX FIFO 只能进

变。有 30 个一般的 8 位配置寄存器，列于表 23。其中许多寄存器仅供测试用，对 CC2500 的一般操作不应该对它们进行写操作。

列于表 27 的，还有 12 个状态寄存器。这些只读寄存器包含关于 CC2500 的状态信息。

行读操作。

在地址转换和对寄存器或 TX FIFO 进行写

时，会返回一个状态字节。如 19 页表 17 所示。

通过在左边加入基地址，在顶端加入突发和读/写位的方式给出。注意在 0x2F 之上和之下，突发位对于基地址有不同的意义。

表 28 概述了 SPI 地址空间。供使用的地址

地址	滤波名	描述
0x30	SRES	重启芯片
0x31	SFSTXON	开启和校准频率合成器（若 MCSM0.FS_AUTOCAL=1）
0x32	SXOFF	关闭晶体振荡器
0x33	SCAL	校准频率合成器并关断（开启快速启动）
0x34	SRX	启用 RX。若上一状态为空闲且 MCSM0.FS_AUTOCAL=1 则首先运行校准。
0x35	STX	空闲状态：启用 TX。若 MCSM0.FS_AUTOCAL=1 首先运行校准。若在 RX 状态且 CCA 启用：若信道为空则进入 TX
0x36	SIDLE	离开 RX/TX,关断频率合成器并离开电磁波激活模式若可用
0x37	SAFC	运行 23.1 节列出的频率合成器的 AFC 调节
0x38	SWOR	运行 28.5 节描述的自动 RX 选举序列（电磁波激活）
0x39	SPWD	当 CSn 为高时进入功率降低模式。
0x3A	SFRX	冲洗 RX FIFO 缓冲
0x3B	SFTX	冲洗 TX FIFO 缓冲
0x3C	SWORRST	重新设置真实时间时钟
0x3D	SNOP	无操作。可能用来为更简单的软件将滤波命令变为 2 字节。

表 25 命令滤波

地址	寄存器	描述	保存在休眠状态中	页数
0x00	IOCFG2	GDO2 输出脚配置	Yes	43
0x01	IOCFG1	GDO1 输出脚配置	Yes	43
0x02	IOCFG0	GDO0 输出脚配置	Yes	43
0x03	FIFOTHR	RX FIFO 和 TX FIFO 门限	Yes	43
0x04	SYNC1	同步词汇, 高字节	Yes	44
0x05	SYNC0	同步词汇, 低字节	Yes	44
0x06	PKTLEN	数据包长度	Yes	44
0x07	PKTCTRL1	数据包自动控制	Yes	44
0x08	PKTCTRL0	数据包自动控制	Yes	45
0x09	ADDR	设备地址	Yes	45
0x0A	CHANNR	信道数	Yes	45
0x0B	FSCTRL1	频率合成器控制	Yes	45
0x0C	FSCTRL0	频率合成器控制	Yes	46
0x0D	FREQ2	频率控制词汇, 高字节	Yes	46
0x0E	FREQ1	频率控制词汇, 中间字节	Yes	46
0x0F	FREQ0	频率控制词汇, 低字节	Yes	46
0x10	MDMCFG4	调制器配置	Yes	46
0x11	MDMCFG3	调制器配置	Yes	47
0x12	MDMCFG2	调制器配置	Yes	47
0x13	MDMCFG1	调制器配置	Yes	48
0x14	MDMCFG0	调制器配置	Yes	48
0x15	DEVIATN	调制器背离设置	Yes	48
0x16	MCSM2	主通信控制状态机配置	Yes	49
0x17	MCSM1	主通信控制状态机配置	Yes	50
0x18	MCSM0	主通信控制状态机配置	Yes	50
0x19	FOCCFG	频率偏移补偿配置	Yes	51
0x1A	BSCFG	位同步配置	Yes	51
0x1B	AGCTRL2	AGC 控制	Yes	51
0x1C	AGCTRL1	AGC 控制	Yes	51
0x1D	AGCTRL0	AGC 控制	Yes	51
0x1E	WOREVT1	高字节时间 0 暂停	Yes	52
0x1F	WOREVT0	低字节时间 0 暂停	Yes	52
0x20	WORCTRL	电磁波激活控制	Yes	52
0x21	FREND1	前末端 RX 配置	Yes	53
0x22	FREND0	前末端 TX 配置	Yes	53
0x23	FSCAL3	频率合成器校准	Yes	53
0x24	FSCAL2	频率合成器校准	Yes	53
0x25	FSCAL1	频率合成器校准	Yes	53
0x26	FSCAL0	频率合成器校准	Yes	54
0x27	RCCTRL1	RC 振荡器配置	Yes	54
0x28	RCCTRL0	RC 振荡器配置	Yes	54

0x29	FSTEST	频率合成器校准控制	No	54
0x2A	PTEST	产品测试	No	54
0x2B	AGCTEST	AGC 测试	No	54
0x2C	TEST2	不同的测试设置	No	55
0x2D	TEST1	不同的测试设置	No	55
0x2E	TEST0	不同的测试设置	No	55

表 26 配置寄存器概述

地址	寄存器	描述	页数
0x30 (0xF0)	PARTNUM	CC2550 的组成部分数目	55
0x31 (0xF1)	VERSION	当前版本数	55
0x32 (0xF2)	FREQEST	频率偏移估计	55
0x33 (0xF3)	LQI	连接质量的解调器估计	55
0x34 (0xF4)	RSSI	接收信号强度指示	56
0x35 (0xF5)	MARCSTATE	控制状态机状态	56
0x36 (0xF6)	WORTIME1	WOR 计时器高字节	56
0x37 (0xF7)	WORTIME0	WOR 计时器低字节	56
0x38 (0xF8)	PKTSTATUS	当前 GDOx 状态和数据包状态	56
0x39 (0xF9)	VCO_VC_DAC	PLL 校准模块的当前设定	56
0x3A (0xFA)	TXBYTES	TX FIFO 中的下溢和比特数	56
0x3B (0xFB)	RXBYTES	RX FIFO 中的下溢和比特数	56

表 27 状态寄存器概述

	Write		Read		
	Single byte	Burst	Single byte	Burst	
	+0x00	+0x40	+0x80	+0xC0	
0x00					R/W configuration registers, burst access possible
0x01					
0x02					
0x03					
0x04					
0x05					
0x06					
0x07					
0x08					
0x09					
0x0A					
0x0B					
0x0C					
0x0D					
0x0E					
0x0F					
0x10					
0x11					
0x12					
0x13					
0x14					
0x15					
0x16					
0x17					
0x18					
0x19					
0x1A					
0x1B					
0x1C					
0x1D					
0x1E					
0x1F					
0x20					
0x21					
0x22					
0x23					
0x24					
0x25					
0x26					
0x27					
0x28					
0x29					
0x2A					
0x2B					
0x2C					
0x2D					
0x2E					
0x2F					
0x30	SRES		SRES	PARTNUM	Command Strobes, Status registers (read only) and multi byte registers
0x31	SFSTXON		SFSTXON	VERSION	
0x32	SXOFF		SXOFF	FREQUEST	
0x33	SCAL		SCAL	LQI	
0x34	SRX		SRX	RSSI	
0x35	STX		STX	MARCSTATE	
0x36	SIDLE		SIDLE	WORTIME1	
0x37	SAFC		SAFC	WORTIME0	
0x38	SWOR		SWOR	PKTSTATUS	
0x39	SPWD		SPWD	VCO_VC_DAC	
0x3A	SFRX		SFRX	TXBYTES	
0x3B	SFTX		SFTX	RXBYTES	
0x3C	SWORRST		SWORRST		
0x3D	SNOP		SNOP		
0x3E	PATABLE	PATABLE	PATABLE	PATABLE	
0x3F	TX FIFO	TX FIFO	RX FIFO	RX FIFO	

表 28 SPI 地址空间

38.1 配置寄存器详情—休眠状态下带保存值的寄存器

0x00: IOCFG2-GDO2 输出引脚配置

位	场名	复原	R/W	描述
7	保留		R0	
6	GDO2_INV	0	R/W	将输出反向，例如选择活动的低/高
5:0	GDO2_CFG[5:0]	41 (0x29)	R/W	默认值为 CHIP_RDY (见 40-41 页表 24)

0x01: IOCFG1-GDO1 输出引脚配置

位	场名	复原	R/W	描述
7	GDO_DS	0	R/W	在 GDO 脚上置高(1)或低(0)输出驱动力
7	GDO1_INV	0	R/W	将输出反向，例如选择活动的低/高
5:0	GDO1_CFG[5:0]	46 (0x2E)	R/W	默认值为 3-状态 (见 40-41 页表 24)

0x02: IOCFG0-GDO0 输出引脚配置

位	场名	复原	R/W	描述
7	TEMP_SENSOR_ENABLE	0	R/W	启用模拟温度传感器。使用温度传感器时在所有其他寄存器中写入 0。
6	GDO0_INV	0	R/W	将输出反向，例如选择活动的低/高
5:0	GDO0_CFG[5:0]	63 (0x3F)	R/W	默认值为 CLK_XOSC/192(见 40-41 页表 24)

0x03: FIFOTHR-RX FIFO 和 TX FIFO 门限

位	场名	复原	R/W	描述																																																			
7:3	Reserved	0	R/W	为以后可能的扩展的兼容性写入 0																																																			
3:0	FIFO_THR[3:0]	7 (0111)	R/W	<p>设定 TX FIFO 的门限。当 FIFO 中的比特数等于或大于门限值时，门限被超过。</p> <table border="1" data-bbox="715 1301 1353 2011"> <thead> <tr> <th>设置</th> <th>TX FIFO 中的字节数</th> <th>TX FIFO 中的字节数</th> </tr> </thead> <tbody> <tr><td>0 (0000)</td><td>61</td><td>4</td></tr> <tr><td>1 (0001)</td><td>57</td><td>8</td></tr> <tr><td>2 (0010)</td><td>53</td><td>12</td></tr> <tr><td>3 (0011)</td><td>49</td><td>16</td></tr> <tr><td>4 (0100)</td><td>45</td><td>20</td></tr> <tr><td>5 (0101)</td><td>41</td><td>24</td></tr> <tr><td>6 (0110)</td><td>37</td><td>28</td></tr> <tr><td>7 (0111)</td><td>33</td><td>32</td></tr> <tr><td>8 (1000)</td><td>29</td><td>36</td></tr> <tr><td>9 (1001)</td><td>25</td><td>40</td></tr> <tr><td>10 (1010)</td><td>21</td><td>44</td></tr> <tr><td>11 (1011)</td><td>17</td><td>48</td></tr> <tr><td>12 (1100)</td><td>13</td><td>52</td></tr> <tr><td>13 (1101)</td><td>9</td><td>56</td></tr> <tr><td>14 (1110)</td><td>5</td><td>60</td></tr> <tr><td>15 (1111)</td><td>1</td><td>64</td></tr> </tbody> </table>	设置	TX FIFO 中的字节数	TX FIFO 中的字节数	0 (0000)	61	4	1 (0001)	57	8	2 (0010)	53	12	3 (0011)	49	16	4 (0100)	45	20	5 (0101)	41	24	6 (0110)	37	28	7 (0111)	33	32	8 (1000)	29	36	9 (1001)	25	40	10 (1010)	21	44	11 (1011)	17	48	12 (1100)	13	52	13 (1101)	9	56	14 (1110)	5	60	15 (1111)	1	64
设置	TX FIFO 中的字节数	TX FIFO 中的字节数																																																					
0 (0000)	61	4																																																					
1 (0001)	57	8																																																					
2 (0010)	53	12																																																					
3 (0011)	49	16																																																					
4 (0100)	45	20																																																					
5 (0101)	41	24																																																					
6 (0110)	37	28																																																					
7 (0111)	33	32																																																					
8 (1000)	29	36																																																					
9 (1001)	25	40																																																					
10 (1010)	21	44																																																					
11 (1011)	17	48																																																					
12 (1100)	13	52																																																					
13 (1101)	9	56																																																					
14 (1110)	5	60																																																					
15 (1111)	1	64																																																					

0x04: SYNC1-Sync 词汇, 高字节

位	场名	复原	R/W	描述
7:0	SYNC[15:8]	211 (0xD3)	R/W	16-位同步词汇的 8MSB

0x05: SYNC0-Sync 词汇, 低字节

位	场名	复原	R/W	描述
7:0	SYNC[7:0]	145 (0x91)	R/W	16-位同步词汇的 8LSB

0x06: PKTLEN-数据包长度

位	场名	复原	R/W	描述
7:0	PACKET_LENGTH	255 (0xFF)	R/W	当固定长度数据包启用时表明数据包的长度。若使用可变长度数据包, 这个值表示允许的最大长度数据包。

0x07: PKTCTRL1-数据包自动控制

位	场名	复原	R/W	描述										
7:5	PQT[2:0]	0 (000)	R/W	前导质量评估器门限。这个前导质量评估器在每次接收到的比特与上一个不同时将内部计数器加一, 在每次接收到的比特与上一个相同时将内部计数器减 4。此计数器在 0 和 31 时饱和。 这个计数器的 4-PQT 的一个门限用来控制同步词汇侦测。当 PQT=0 时一个同步词汇总能被接受。										
4	WOR_AUTOSYNC	0	R/W	电磁波激活模式下的接收数据包的自动同步计时器。启用此计时器, 则在一个同步词汇被侦测到时能自动重置 WOR 计时器。										
3	Reserved	0	R/W	为将来的扩展的兼容性写入 0										
2	APPEND_STATUS	1	R/W	当开启时, 2 个状态字节将附加在数据包的有效载荷上。状态字节包含 RSSI 和 LQI 值, 及 CRC OK 标记。										
1:0	ADR_CHK[1:0]	0 (000)	R/W	控制接收包的地址检查配置 <table border="1" style="width: 100%; border-collapse: collapse;"> <thead> <tr> <th>设置</th> <th>地址检查配置</th> </tr> </thead> <tbody> <tr> <td>0 (00)</td> <td>无地址检查</td> </tr> <tr> <td>1 (01)</td> <td>地址检查, 无广播</td> </tr> <tr> <td>2 (10)</td> <td>地址检查, 0 (0x00) 广播</td> </tr> <tr> <td>3 (11)</td> <td>地址检查, 0 (0x00) 和 255 (0xFF) 广播</td> </tr> </tbody> </table>	设置	地址检查配置	0 (00)	无地址检查	1 (01)	地址检查, 无广播	2 (10)	地址检查, 0 (0x00) 广播	3 (11)	地址检查, 0 (0x00) 和 255 (0xFF) 广播
设置	地址检查配置													
0 (00)	无地址检查													
1 (01)	地址检查, 无广播													
2 (10)	地址检查, 0 (0x00) 广播													
3 (11)	地址检查, 0 (0x00) 和 255 (0xFF) 广播													

0x08: PKTCTRL0-数据包自动控制

位	场名	复原	R/W	描述										
7	Reserved		R0											
6	WHITE_DATA	1	R/W	打开/关闭数据白化 0: 白化关闭 1: 白化开启										
5:4	PKT_FORMAT[1:0]	0 (00)	R/W	RX 和 TX 数据的格式 <table border="1" style="width: 100%; border-collapse: collapse;"> <thead> <tr> <th>设置</th> <th>数据包格式</th> </tr> </thead> <tbody> <tr> <td>0 (00)</td> <td>正常模式, 使用 TX FIFO</td> </tr> <tr> <td>1 (01)</td> <td>连续同步模式, 为向后兼容性使用</td> </tr> <tr> <td>2 (10)</td> <td>随机 TX 模式, 使用 PN9 发生器发送随机数据。测试用。</td> </tr> <tr> <td>3 (11)</td> <td>异步透明模式。GDO0 上的数据进入和任一 GDO 脚上的数据输出</td> </tr> </tbody> </table>	设置	数据包格式	0 (00)	正常模式, 使用 TX FIFO	1 (01)	连续同步模式, 为向后兼容性使用	2 (10)	随机 TX 模式, 使用 PN9 发生器发送随机数据。测试用。	3 (11)	异步透明模式。GDO0 上的数据进入和任一 GDO 脚上的数据输出
设置	数据包格式													
0 (00)	正常模式, 使用 TX FIFO													
1 (01)	连续同步模式, 为向后兼容性使用													
2 (10)	随机 TX 模式, 使用 PN9 发生器发送随机数据。测试用。													
3 (11)	异步透明模式。GDO0 上的数据进入和任一 GDO 脚上的数据输出													
3	CC2400_EN	0	R/W	开启 CC2400 支持。使用同 CC2400 相同的 CRC 执行。										
2	CRC_EN	1	R/W	1: CRC 校准开启 0: CRC 关闭										
1:0	LENGTH_CONFIG[1:0]	1 (01)	R/W	配置数据包长度 <table border="1" style="width: 100%; border-collapse: collapse;"> <thead> <tr> <th>设置</th> <th>数据包长度配置</th> </tr> </thead> <tbody> <tr> <td>0 (00)</td> <td>固定长度数据包, 在 PKTLEN 寄存器中配置长度</td> </tr> <tr> <td>1 (01)</td> <td>可变长度数据包, 通过同步词汇后的第一个位配置数据包长度</td> </tr> <tr> <td>2 (10)</td> <td>启用无限长度数据包</td> </tr> <tr> <td>3 (11)</td> <td>保留</td> </tr> </tbody> </table>	设置	数据包长度配置	0 (00)	固定长度数据包, 在 PKTLEN 寄存器中配置长度	1 (01)	可变长度数据包, 通过同步词汇后的第一个位配置数据包长度	2 (10)	启用无限长度数据包	3 (11)	保留
设置	数据包长度配置													
0 (00)	固定长度数据包, 在 PKTLEN 寄存器中配置长度													
1 (01)	可变长度数据包, 通过同步词汇后的第一个位配置数据包长度													
2 (10)	启用无限长度数据包													
3 (11)	保留													

0x09: ADDR-设备地址

位	场名	复原	R/W	描述
7:0	DEVICE_ADDR[7:0]	0 (0x00)	R/W	数据包过滤时使用的地址。可选广播地址为 0 (0x00) 和 255 (0xFF)

0x0A: CHANNR-信道数

位	场名	复原	R/W	描述
7:0	CHAN[7:0]	0 (0x00)	R/W	8 位无符号信道数, 被信道空间设置相乘, 再添加到基频率上

0x0B: FSCTRL1-频率合成器控制

位	场名	复原	R/W	描述
7:5	保留		R0	
4:0	FREQ_IF[4:0]	10 (0x0A)	R/W	RX 中使用的理想 IF 频率。从 RX 中的 FS 基频率中减去, 控制解调器的数字合成混频器。 $f_{IF} = \frac{f_{XOSC}}{2^{10}} \cdot FREQ_IF$ 由默认值给出的 IF 频率为 254kHz, 假定晶体为 26.0MHz。

0x0C: FSCTRL0-频率合成器控制

位	场名	复原	R/W	描述
7:0	FREQOFF[7:0]	0 (0x00)	R/W	在被 FS.(2-补足)使用前加到基频率上的频率偏移结果为 $F_{XTAL}/2^{14}$ (1.5kHz-1.7kHz), 范围为 $\pm 186\text{kHz}$ 到 $\pm 217\text{kHz}$, 由XTAL频率决定。 SAFC滤波命令和自动AFC机制把当前FREQEST值加到FREQOFF上

0x0D: FREQ2-频率控制词汇, 高字节

位	场名	复原	R/W	描述															
7:6	FREQ[23:22]	1 (01)	R	FREQ[23:22]总是二进制 01 (FREQ2 寄存器在 26MHz-28MHz 晶体下的范围为 85 到 95)															
5:0	FREQ[21:16]	30 (0x1E)	R/W	FREQ[23:0]为 $F_{XOSC}/(2$ 的 16 次方)增量下频率合成器的基频率 $f_{carrier} = \frac{f_{XOSC}}{2^{16}} \cdot FREQ[23:0]$ 由默认频率词汇给定的基频率为 2464MHz, 假定晶体为 26.0MHz。在默认信道空间设置下, 如下 FREQ2 值和信道数可被使用: <table border="1" style="margin-left: 20px;"> <thead> <tr> <th>FREQ2</th> <th>基频率</th> <th>频率范围 (CHAN 数)</th> </tr> </thead> <tbody> <tr> <td>91 (0x5B)</td> <td>2386MHz</td> <td>2400.2MHz-2437MHz (71-255)</td> </tr> <tr> <td>92 (0x5C)</td> <td>2412MHz</td> <td>2412MHz-2463MHz (0-255)</td> </tr> <tr> <td>93 (0x5D)</td> <td>2438MHz</td> <td>2431MHz-2483.4MHz (0-227)</td> </tr> <tr> <td>94 (0x5E)</td> <td>2464MHz</td> <td>2464MHz-2483.4MHz (0-97)</td> </tr> </tbody> </table>	FREQ2	基频率	频率范围 (CHAN 数)	91 (0x5B)	2386MHz	2400.2MHz-2437MHz (71-255)	92 (0x5C)	2412MHz	2412MHz-2463MHz (0-255)	93 (0x5D)	2438MHz	2431MHz-2483.4MHz (0-227)	94 (0x5E)	2464MHz	2464MHz-2483.4MHz (0-97)
FREQ2	基频率	频率范围 (CHAN 数)																	
91 (0x5B)	2386MHz	2400.2MHz-2437MHz (71-255)																	
92 (0x5C)	2412MHz	2412MHz-2463MHz (0-255)																	
93 (0x5D)	2438MHz	2431MHz-2483.4MHz (0-227)																	
94 (0x5E)	2464MHz	2464MHz-2483.4MHz (0-97)																	

0x0E: FREQ1-频率控制词汇, 中间字节

位	场名	复原	R/W	描述
7: 0	FREQ[15:8]	196 (0Xc4)	R/W	Ref.FREQ2 寄存器

0x0F: FREQ0-频率控制词汇, 低字节

位	场名	复原	R/W	描述
7: 0	FREQ[15:8]	196 (0Xc4)	R/W	Ref.FREQ2 寄存器

0x10: MDMCFG4-调制解调器配置

位	场名	复原	R/W	描述
7:6	CHANBW_E[1:0]	2 (10)	R/W	
5:4	CHANBW_M[1:0]	0 (00)	R/W	设置 delta-sigma ADC 输入流的批量比率因此而来的信道带宽。 $BW_{channel} = \frac{f_{XOSC}}{8 \cdot (4 + CHANBW_M) \cdot 2^{CHANBW_E}}$ 注意 CHIANBW_E=0 和 CHIANBW_M=0 的合并不被支持。默认值给出的信道滤波带宽为 203kHz, 假定晶体为 26.0MHz。
3:0	DRATE_E[3:0]	12 (1100)	R/W	用户指定符号率的指数。

0x11: MDMCFG3-调制解调器配置

位	场名	复原	R/W	描述
7: 0	DRATE_M[7:0]	34 (0x22)	R/W	<p>用户指定符号率的尾数。符号率用一个 9 位尾数和 4 位指数的无符号浮点数配置。第九位是一个隐藏的 ‘1’。推导出的数据率为：</p> $R_{DATA} = \frac{(256 + DRATE_M) \cdot 2^{DRATE_E}}{2^{28}} \cdot f_{XOSC}$ <p>由默认值给定的数据率为 115.051kbps（最接近的设置为 115.2kbps），假定晶体为 26.0MHz。</p>

0x12: MDMCFG2-调制解调器配置

位	场名	复原	R/W	描述																		
7	保留		R0																			
6:4	MOD_FORMAT[2:0]	1 (001)	R/W	<p>通信信号的调制格式</p> <table border="1" style="width: 100%;"> <thead> <tr> <th>设置</th> <th>调制格式</th> </tr> </thead> <tbody> <tr> <td> </td> <td> </td> </tr> </tbody> </table>	设置	调制格式																
设置	调制格式																					
3	MANCHESTER_EN	0	R/W	启用曼切斯特编码/译码																		
2:0	SYNC_MODE[2:0]	2 (010)	R/W	<p>联合同步词汇限定模式。</p> <p>值 0 (000) 和 4 (100) 关闭 TX 时的同步词汇发送和 RX 时的同步词汇侦测。</p> <p>值 1 (001), 2 (001), 5 (101) 和 6 (110) 开启 TX 时的 16 位同步词汇发送和 RX 时的 16 位同步词汇侦测。RX 时当使用 1 (001) 或 5 (101) 时只有 16 位中的 15 位需要匹配。值 3 (011) 和 7 (111) 开启 TX 时的重复同步词汇发送和 RX 时的 32 位同步词汇侦测（只有 32 位中的 30 位需要匹配）：</p> <table border="1" style="width: 100%;"> <thead> <tr> <th>设置</th> <th>同步词汇限定模式</th> </tr> </thead> <tbody> <tr> <td>0 (000)</td> <td>无前导/同步词汇</td> </tr> <tr> <td>1 (001)</td> <td>15/16 同步词汇位被侦测</td> </tr> <tr> <td>2 (010)</td> <td>16/16 同步词汇位被侦测</td> </tr> <tr> <td>3 (011)</td> <td>30/32 同步词汇位被侦测</td> </tr> <tr> <td>4 (100)</td> <td>门限之上无前导/同步，载波感应</td> </tr> <tr> <td>5 (101)</td> <td>15/16+门限之上的载波感应</td> </tr> <tr> <td>6 (110)</td> <td>16/16+门限之上的载波感应</td> </tr> <tr> <td>7 (111)</td> <td>30/32+门限之上的载波感应</td> </tr> </tbody> </table>	设置	同步词汇限定模式	0 (000)	无前导/同步词汇	1 (001)	15/16 同步词汇位被侦测	2 (010)	16/16 同步词汇位被侦测	3 (011)	30/32 同步词汇位被侦测	4 (100)	门限之上无前导/同步，载波感应	5 (101)	15/16+门限之上的载波感应	6 (110)	16/16+门限之上的载波感应	7 (111)	30/32+门限之上的载波感应
设置	同步词汇限定模式																					
0 (000)	无前导/同步词汇																					
1 (001)	15/16 同步词汇位被侦测																					
2 (010)	16/16 同步词汇位被侦测																					
3 (011)	30/32 同步词汇位被侦测																					
4 (100)	门限之上无前导/同步，载波感应																					
5 (101)	15/16+门限之上的载波感应																					
6 (110)	16/16+门限之上的载波感应																					
7 (111)	30/32+门限之上的载波感应																					

0x13: MDMCFG1-调制解调器配置

位	场名	复原	R/W	描述				
7	FEC_EN	0	R/W	为数据包载荷开启带交错的前向误差校正 (FEC)				
3:4	NUM_PREAMBLE[2:0]		R/W	设置前导位的最小数目被发送 <table border="1" style="margin-left: 20px;"> <tr> <td>设置</td> <td>前导位的数目</td> </tr> <tr> <td> </td> <td> </td> </tr> </table>	设置	前导位的数目		
设置	前导位的数目							
3:2	保留		R0					
1:0	CHANSPC_E[1:0]	2 (10)	R/W	信道空间的 2 位指数				

0x14: MDMCFG0-调制解调器配置

位	场名	复原	R/W	描述
7:0	CHANSPC_M[7:0]	248 (0xF8)	R/W	信道空间的 8 位尾数 (假定初始 1)。信道空间被 CHAN 的信道数相乘, 再添加到基频率上。它是无符号的, 格式为: $\Delta f_{CHANNEL} = \frac{f_{XOSC}}{2^{18}} \cdot (256 + CHANSPC_M) \cdot 2^{CHANSPC_E} \cdot CHAN$ 由默认值给定的信道空间为 199.951kHz (200kHz 的最接近的设置), 假定晶体频率为 26.0MHz。

0x15: DEVIATN-调制解调器背离设置

位	场名	复原	R/W	描述
7	保留		R0	
6:4	DEVIATION_E[2:0]	4 (100)	R/W	背离指数
3	保留		R0	
2:0	DEVIATION_M[2:0]	7(111)	R/W	当 MSK 调制启用时: 设置相位转换所使用的符号周期的片断。 当 FSK 调制启用时: 背离指数, 解释为一个其 MSB 为 1 的 4 位的值。FSK 背离为: $f_{dev} = \frac{f_{XOSC}}{2^{17}} \cdot (8 + DEVIATION_M) \cdot 2^{DEVIATION_E}$ 默认值给定为±47.607kHz 背离, 假定晶体频率为 26.0MHz。

0x16 : MCSM2-主通信控制状态机配置

位	场名	复原	R/W	描述																											
7:5	保留		R0	保留																											
4	RX_TIME_RSSI	0	R/W	基于 RSSI 测量（载波感应）的直接 RX 终止。对 ASK/OOK 调制，若在前 8 个符号周期内无载波感应则 RX 时间超出。																											
3	RX_TIME_QUAL	0	R/W	当RX_TIME终止，若当RX_TIME_QUAL=0时发现同步词汇，或当RX_TIME_QUAL=1时发现同步词汇或PQI被设置，则芯片检测，																											
2:0	RX_TIME[2:0]	7 (111)	R/W	<p>RX 下同步词汇搜索的工作暂停。工作暂停同可控事件 0 工作暂停相关，意味着责任周期能在电磁波激活（WOR）模式下设定。</p> <table border="1"> <thead> <tr> <th>设定</th> <th>RX 工作暂停</th> <th>责任周期, WOR</th> </tr> </thead> <tbody> <tr> <td>0 (000)</td> <td>$T_{EVENT0} / 2_{(3+WOR_RES)}$</td> <td>12.5% / 2_{WOR_RES}</td> </tr> <tr> <td>1 (001)</td> <td>$T_{EVENT0} / 2_{(4+WOR_RES)}$</td> <td>6.25% / 2_{WOR_RES}</td> </tr> <tr> <td>2 (010)</td> <td>$T_{EVENT0} / 2_{(5+WOR_RES)}$</td> <td>3.125% / 2_{WOR_RES}</td> </tr> <tr> <td>3 (011)</td> <td>$T_{EVENT0} / 2_{(6+WOR_RES)}$</td> <td>1.563% / 2_{WOR_RES}</td> </tr> <tr> <td>4 (100)</td> <td>$T_{EVENT0} / 2_{(7+WOR_RES)}$</td> <td>0.781% / 2_{WOR_RES}</td> </tr> <tr> <td>5 (101)</td> <td>$T_{EVENT0} / 2_{(8+WOR_RES)}$</td> <td>0.391% / 2_{WOR_RES}</td> </tr> <tr> <td>6 (110)</td> <td>$T_{EVENT0} / 2_{(9+WOR_RES)}$</td> <td>0.195% / 2_{WOR_RES}</td> </tr> <tr> <td>7 (111)</td> <td>直到数据包尾部</td> <td>N/A (无工作暂停)</td> </tr> </tbody> </table> <p>为了使用 0-6 设定，注意 RC 振荡器必须开启，因为工作暂停计算 RC 振荡器周期。</p> <p>WOR 模式不需要开启。</p> <p>工作暂停计数器结果被限制：RX_TIME=0 时工作暂停计数由事件 0 的 13MSB 给出，RX_TIME=6 时减少到事件 0 的 7MSB。</p>	设定	RX 工作暂停	责任周期, WOR	0 (000)	$T_{EVENT0} / 2_{(3+WOR_RES)}$	12.5% / 2_{WOR_RES}	1 (001)	$T_{EVENT0} / 2_{(4+WOR_RES)}$	6.25% / 2_{WOR_RES}	2 (010)	$T_{EVENT0} / 2_{(5+WOR_RES)}$	3.125% / 2_{WOR_RES}	3 (011)	$T_{EVENT0} / 2_{(6+WOR_RES)}$	1.563% / 2_{WOR_RES}	4 (100)	$T_{EVENT0} / 2_{(7+WOR_RES)}$	0.781% / 2_{WOR_RES}	5 (101)	$T_{EVENT0} / 2_{(8+WOR_RES)}$	0.391% / 2_{WOR_RES}	6 (110)	$T_{EVENT0} / 2_{(9+WOR_RES)}$	0.195% / 2_{WOR_RES}	7 (111)	直到数据包尾部	N/A (无工作暂停)
设定	RX 工作暂停	责任周期, WOR																													
0 (000)	$T_{EVENT0} / 2_{(3+WOR_RES)}$	12.5% / 2_{WOR_RES}																													
1 (001)	$T_{EVENT0} / 2_{(4+WOR_RES)}$	6.25% / 2_{WOR_RES}																													
2 (010)	$T_{EVENT0} / 2_{(5+WOR_RES)}$	3.125% / 2_{WOR_RES}																													
3 (011)	$T_{EVENT0} / 2_{(6+WOR_RES)}$	1.563% / 2_{WOR_RES}																													
4 (100)	$T_{EVENT0} / 2_{(7+WOR_RES)}$	0.781% / 2_{WOR_RES}																													
5 (101)	$T_{EVENT0} / 2_{(8+WOR_RES)}$	0.391% / 2_{WOR_RES}																													
6 (110)	$T_{EVENT0} / 2_{(9+WOR_RES)}$	0.195% / 2_{WOR_RES}																													
7 (111)	直到数据包尾部	N/A (无工作暂停)																													

0x17: MCSM1-主通信控制状态机配置

位	场名	复原	R/W	描述										
7:6	保留		R0											
5:4	CCA_MODE[1:0]	3 (11)	R/W	<p>选择 CCA_MODE; 在 CCA 信号中反映</p> <table border="1"> <thead> <tr> <th>设定</th> <th>清理信道指示</th> </tr> </thead> <tbody> <tr> <td>0 (00)</td> <td>总是</td> </tr> <tr> <td>1 (01)</td> <td>若 RSSI 在门限之下</td> </tr> <tr> <td>2 (10)</td> <td>除非当前接收一个数据包</td> </tr> <tr> <td>3 (11)</td> <td>若 RSSI 在门限之下除非当前接收一个数据包</td> </tr> </tbody> </table>	设定	清理信道指示	0 (00)	总是	1 (01)	若 RSSI 在门限之下	2 (10)	除非当前接收一个数据包	3 (11)	若 RSSI 在门限之下除非当前接收一个数据包
设定	清理信道指示													
0 (00)	总是													
1 (01)	若 RSSI 在门限之下													
2 (10)	除非当前接收一个数据包													
3 (11)	若 RSSI 在门限之下除非当前接收一个数据包													
3:2	RXOFF_MODE[1:0]	0 (00)	R/W	<p>选择在数据包被接收后该发生何事</p> <table border="1"> <thead> <tr> <th>设定</th> <th>完成数据包接收后的下一状态</th> </tr> </thead> <tbody> <tr> <td>0 (00)</td> <td>空闲</td> </tr> <tr> <td>1 (01)</td> <td>FSTXON</td> </tr> <tr> <td>2 (10)</td> <td>TX</td> </tr> <tr> <td>3 (11)</td> <td>保持在RX</td> </tr> </tbody> </table>	设定	完成数据包接收后的下一状态	0 (00)	空闲	1 (01)	FSTXON	2 (10)	TX	3 (11)	保持在RX
设定	完成数据包接收后的下一状态													
0 (00)	空闲													
1 (01)	FSTXON													
2 (10)	TX													
3 (11)	保持在RX													
1:0	TXOFF_MODE[1:0]	0 (00)	R/W	<p>选择当数据包已送到(TX)后应该发生的事</p> <table border="1"> <thead> <tr> <th>设置</th> <th>完成数据包发送后的下一个</th> </tr> </thead> <tbody> <tr> <td>0 (00)</td> <td>空闲</td> </tr> <tr> <td>1 (01)</td> <td>FSTXON</td> </tr> <tr> <td>2 (10)</td> <td>保持在 TX (开始发送前导)</td> </tr> <tr> <td>3 (11)</td> <td>RX</td> </tr> </tbody> </table>	设置	完成数据包发送后的下一个	0 (00)	空闲	1 (01)	FSTXON	2 (10)	保持在 TX (开始发送前导)	3 (11)	RX
设置	完成数据包发送后的下一个													
0 (00)	空闲													
1 (01)	FSTXON													
2 (10)	保持在 TX (开始发送前导)													
3 (11)	RX													

0x18: MCSM0-主通信控制状态机配置

位	场名	复原	R/W	描述										
7:6	保留		R0											
5:4	FS_AUTOCAL[1:0]	0 (00)	R/W	<p>当进入 TX 或 RX 或回到空闲状态后自动进行校准</p> <table border="1"> <thead> <tr> <th>设置</th> <th>何时执行自动校准</th> </tr> </thead> <tbody> <tr> <td>0 (00)</td> <td>从不 (使用 SCAL 滤波手动校准)</td> </tr> <tr> <td>1 (01)</td> <td>当从空闲到 RX 或 TX (或 FSTXON)</td> </tr> <tr> <td>2 (10)</td> <td>当从 RX 或 TX 返回空闲时</td> </tr> <tr> <td>3 (11)</td> <td>每第四次当从 RX 或 TX 返回空闲时</td> </tr> </tbody> </table> <p>在有些自动电磁波激活应用下, 使用设置 3 (11) 能显著地减少电流消耗。</p>	设置	何时执行自动校准	0 (00)	从不 (使用 SCAL 滤波手动校准)	1 (01)	当从空闲到 RX 或 TX (或 FSTXON)	2 (10)	当从 RX 或 TX 返回空闲时	3 (11)	每第四次当从 RX 或 TX 返回空闲时
设置	何时执行自动校准													
0 (00)	从不 (使用 SCAL 滤波手动校准)													
1 (01)	当从空闲到 RX 或 TX (或 FSTXON)													
2 (10)	当从 RX 或 TX 返回空闲时													
3 (11)	每第四次当从 RX 或 TX 返回空闲时													

3:2	PO_TIMEOUT	2 (10)	R/W	<p>设置次数，6 位纹波计数器必须在 CHP_RDY_N 变低前终止。在功率降低期间当 XOSC 启用时，0 (00) 外的其他值大多数时有用的。</p> <table border="1"> <thead> <tr> <th>设置</th> <th>终止次数</th> <th>XOSC 开始后的工作暂停</th> </tr> </thead> <tbody> <tr> <td>0 (00)</td> <td>1</td> <td>大约 2.3μs – 2.7μs</td> </tr> <tr> <td>1 (01)</td> <td>16</td> <td>大约 37μs – 43μs</td> </tr> <tr> <td>2 (10)</td> <td>64</td> <td>大约 146μs – 171μs</td> </tr> <tr> <td>3 (11)</td> <td>256</td> <td>大约 585μs – 683μs</td> </tr> </tbody> </table> <p>精确的暂停取决于晶体频率。</p>	设置	终止次数	XOSC 开始后的工作暂停	0 (00)	1	大约 2.3μs – 2.7μs	1 (01)	16	大约 37μs – 43μs	2 (10)	64	大约 146μs – 171μs	3 (11)	256	大约 585μs – 683μs
设置	终止次数	XOSC 开始后的工作暂停																	
0 (00)	1	大约 2.3μs – 2.7μs																	
1 (01)	16	大约 37μs – 43μs																	
2 (10)	64	大约 146μs – 171μs																	
3 (11)	256	大约 585μs – 683μs																	
1	PIN_CTRL_EN	0	R/W	启用引脚通信控制选项															
0	XOSC_FORCE_ON	0	R/W	强制 XOSC 保持在休眠状态															

0x19: FOCCFG-频率便宜补偿配置

位	场名	复原	R/W	描述
7:6	保留		R0	
5:0	FOCCFG[5:0]	54 (0x36)	R/W	频率偏移补偿配置。这个寄存器使用的值由 SmartRF Studio 软件给出。

0x1A: BSCFG-位同步配置

位	场名	复原	R/W	描述
7:0	BSCFG[7:0]	108 (0x6C)	R/W	位同步配置。这个寄存器使用的值由 SmartRF Studio 软件给出。

0x1B: AGCCTRL2-AGC 控制

位	场名	复原	R/W	描述
7:0	AGCCTRL2[7:0]	3 (0x03)	R/W	AGC 控制寄存器。这个寄存器使用的值由 SmartRF Studio 软件给出。

0x1C: AGCCTRL1-AGC 控制

位	场名	复原	R/W	描述
7	保留		R0	
6:0	AGCCTRL1[6:0]	64 (0x40)	R/W	AGC 控制寄存器。这个寄存器使用的值由 SmartRF Studio 软件给出。

0x1D: AGCCTRL0-AGC 控制

位	场名	复原	R/W	描述
7:0	EVENT0[15:8]	135 (0x87)	R/W	AGC 控制寄存器。这个寄存器使用的值由 SmartRF Studio 软件给出。

0x1E: WOREVT1-高字节事件 0 工作暂停

位	场名	复原	R/W	描述
7:0	EVENT0[15:8]	135 (0x87)	R/W	事件 0 工作暂停寄存器的高字节 $t_{Event0} = \frac{750}{f_{XOSC}} \cdot EVENT0 \cdot 2^{5-WOR_RES}$

0x1F: WOREVT0-高字节事件 0 工作暂停

位	场名	复原	R/W	描述
7:0	EVENT0[7:0]	107 (0x6B)	R/W	事件 0 工作暂停寄存器的低字节 默认事件 0 的值给出的工作暂停为 1.0s，假定晶体为 26.0MHz

0x20: WORCTRL-电磁波激活控制

位	场名	复原	R/W	描述																											
7	RC_PD	1	R/W	RC 振荡器的功率降低信号。当写入 0 时，自动初始校准会执行。																											
6:4	EVENT1[2:0]	7 (111)	R/W	寄存器模块的工作暂停设定。解码至事件 1 工作暂停。RC 振荡器模块时钟频率等于 $F_{XOSC}/750$ ，即 32khz-37khz，决定于晶体频率。下表列出了事件 1 工作暂停前事件 0 后的时钟周期数。 <table border="1" style="margin-left: 20px;"> <thead> <tr> <th>设定</th> <th>WOR_AUTOSYNC=0</th> <th>WOR_AUTOSYNC=1</th> </tr> </thead> <tbody> <tr><td>0 (000)</td><td>4 (0.107ms – 0.125ms)</td><td>16 (0.429ms – 0.5ms)</td></tr> <tr><td>1 (001)</td><td>6 (0.161ms – 0.188ms)</td><td>24 (0.643ms – 0.75ms)</td></tr> <tr><td>2 (010)</td><td>8 (0.214ms – 0.25ms)</td><td>32 (0.857ms – 1ms)</td></tr> <tr><td>3 (011)</td><td>12 (0.321ms – 0.375ms)</td><td>48 (1.286ms – 1.5ms)</td></tr> <tr><td>4 (100)</td><td>16 (0.429ms – 0.5ms)</td><td>64 (1.7ms – 2ms)</td></tr> <tr><td>5 (101)</td><td>24 (0.643ms – 0.75ms)</td><td>96 (2.6ms – 3ms)</td></tr> <tr><td>6 (110)</td><td>32 (0.857ms – 1ms)</td><td>128 (3.4ms – 4ms)</td></tr> <tr><td>7 (111)</td><td>48 (1.286ms – 1.5ms)</td><td>192 (5.1ms – 6ms)</td></tr> </tbody> </table>	设定	WOR_AUTOSYNC=0	WOR_AUTOSYNC=1	0 (000)	4 (0.107ms – 0.125ms)	16 (0.429ms – 0.5ms)	1 (001)	6 (0.161ms – 0.188ms)	24 (0.643ms – 0.75ms)	2 (010)	8 (0.214ms – 0.25ms)	32 (0.857ms – 1ms)	3 (011)	12 (0.321ms – 0.375ms)	48 (1.286ms – 1.5ms)	4 (100)	16 (0.429ms – 0.5ms)	64 (1.7ms – 2ms)	5 (101)	24 (0.643ms – 0.75ms)	96 (2.6ms – 3ms)	6 (110)	32 (0.857ms – 1ms)	128 (3.4ms – 4ms)	7 (111)	48 (1.286ms – 1.5ms)	192 (5.1ms – 6ms)
设定	WOR_AUTOSYNC=0	WOR_AUTOSYNC=1																													
0 (000)	4 (0.107ms – 0.125ms)	16 (0.429ms – 0.5ms)																													
1 (001)	6 (0.161ms – 0.188ms)	24 (0.643ms – 0.75ms)																													
2 (010)	8 (0.214ms – 0.25ms)	32 (0.857ms – 1ms)																													
3 (011)	12 (0.321ms – 0.375ms)	48 (1.286ms – 1.5ms)																													
4 (100)	16 (0.429ms – 0.5ms)	64 (1.7ms – 2ms)																													
5 (101)	24 (0.643ms – 0.75ms)	96 (2.6ms – 3ms)																													
6 (110)	32 (0.857ms – 1ms)	128 (3.4ms – 4ms)																													
7 (111)	48 (1.286ms – 1.5ms)	192 (5.1ms – 6ms)																													
3	RC_CAL	1	R/W	开启 (1) 或关闭 (0) RC 振荡器校准。 只包括在调试/测试目的中。																											
2	Reserved		R0																												
1:0	WOR_RES	0 (00)	R/W	控制事件 0 结果和 WOR 模块的最大工作暂停： <table border="1" style="margin-left: 20px;"> <thead> <tr> <th>设定</th> <th>结果 (1LSB)</th> <th>最大工作暂停</th> </tr> </thead> <tbody> <tr><td>0 (00)</td><td>1 周期 (27μs – 31μs)</td><td>1.8 – 2.0秒</td></tr> <tr><td>1 (01)</td><td>25周期(0.86ms – 1.0ms)</td><td>56 – 66秒</td></tr> <tr><td>2 (10)</td><td>210周期 (27ms – 32ms)</td><td>30 – 35分钟</td></tr> <tr><td>3 (11)</td><td>215周期(0.88s – 1.0s)</td><td>16 – 18小时</td></tr> </tbody> </table> <p>调整结果不影响 WOR 事件读出寄存器 WORTIME1/WORTIME0 的结果。</p>	设定	结果 (1LSB)	最大工作暂停	0 (00)	1 周期 (27μs – 31μs)	1.8 – 2.0秒	1 (01)	25周期(0.86ms – 1.0ms)	56 – 66秒	2 (10)	210周期 (27ms – 32ms)	30 – 35分钟	3 (11)	215周期(0.88s – 1.0s)	16 – 18小时												
设定	结果 (1LSB)	最大工作暂停																													
0 (00)	1 周期 (27μs – 31μs)	1.8 – 2.0秒																													
1 (01)	25周期(0.86ms – 1.0ms)	56 – 66秒																													
2 (10)	210周期 (27ms – 32ms)	30 – 35分钟																													
3 (11)	215周期(0.88s – 1.0s)	16 – 18小时																													

0x21: FRENDD1-前端 RX 配置

位	场名	复原	R/W	描述
7:0	FRENDD1[7:0]	166 (0xA6)	R/W	前端 RX 配置。这个寄存器使用的值由 SmartRF Studio 软件

0x22: FRENDD0-前端 TX 配置

位	场名	复原	R/W	描述
7:6	保留			
5:4	LODIV_BUF_CURRENT_TX[1:0]	1 (01)	R/W	调整当前 TX LO 缓冲（输入到 PA）。这个寄存器使用的值由 SmartRF Studio 软件
3	保留			
2:0	PA_POWER[2:0]	0 (000)	R/W	选择 PA 功率设定。这个值是 PATABLE 的一个索引。PATABLE 能被多达 8 个不同的 PA 设置来控制。在 ASK 模式下，当发送 ‘1’ 时选择 PATABLE 索引使用。当发送 ‘0’ 时使用 PATABLE 索引 0。从索引 ‘0’ 到 PA_POWER 值的 PATABLE 设置能用在 ASK TX 整形和任何 TX 调制格式下发送的开始/结束时的功率上升/下降上。

0x23: FSCAL3-频率合成器校准

位	场名	复原	R/W	描述
7:0	FSCAL3[7:0]	169 (0xA9)	R/W	频率合成器校准配置和结果寄存器。在校准前待写入此寄存器的值由 SmartRF Studio 软件给出。 每个跳跃不带校准的快速频率跳动能通过在每个频率前的校准和保存因此而产生的 FSCAL3, FSCAL2 和 FSCAL1 寄存器值来完成。在每个频率跳动之间，校准可通过写入下一个 RF 频率对应的 FSCAL3, FSCAL2 和 FSCAL1 寄存器值来代替。

0x24: FSCAL2-频率合成器校准

位	场名	复原	R/W	描述
7:6	保留		R0	
5:0	FSCAL2[5:0]	10 (0x0A)	R/W	频率合成器校准配置和结果寄存器。 每个跳跃的不带校准的快速频率跳动能通过在每个频率前的校准和保存因此而产生的 FSCAL3, FSCAL2 和 FSCAL1 寄存器值来完成。在每个频率跳动之间，校准可通过写入下一个 RF 频率对应的 FSCAL3, FSCAL2 和 FSCAL1 寄存器值来代替。

0x25: FSCAL1-频率合成器校准

位	场名	复原	R/W	描述
---	----	----	-----	----

7:6	Reserved		R0	
5:0	FSCAL1[5:0]	32 (0x20)	R/W	频率合成器校准配置和结果寄存器。 每个跳跃的不带校准的快速频率跳动能通过在每个频率前的校准和保存因此而产生的 FSCAL3, FSCAL2 和 FSCAL1 寄存器值来完成。在每个频率跳动之间, 校准可通过写入下一个 RF 频率对应的 FSCAL3, FSCAL2 和 FSCAL1 寄存器值来代替。

0x26: FSCAL0-频率合成器校准

位	场名	复原	R/W	描述
7	保留		R0	
4:0	FSCAL0[6:0]	13 (0x0D)	R/W	频率合成器校准控制。在校准前待写入此寄存器的值由 SmartRF Studio 软件给出。

0x27: FSCAL0-频率合成器校准

位	场名	复原	R/W	描述
7	保留		R0	
4:0	FSCAL0[6:0]	13 (0x0D)	R/W	RC 晶体振荡器。不对这个寄存器写值。

0x28: RCCTRL0-RC 振荡器配置

位	场名	复原	R/W	描述
7:6	保留	0	R0	
5:0	RCCTRL0[5:0]	0		RC 晶体振荡器。不对这个寄存器写值。

38.2 配置寄存器详情—休眠状态下失去控制的寄存器

0x29: FSTEST-频率合成器校准控制

位	场名	复原	R/W	描述
7:0	FSTEST[7:0]	87 (0x57)	R/W	测试用。不需要写此寄存器

0x2A: PTEST-产品测试

位	场名	复原	R/W	描述
7	PTEST[7:0]	127 (0x7F)	R/W	对此寄存器写入 0xBF 可在空闲状态下使片内温度传感器可用。在离开空闲状态前默认值 0x7F 必须被写回。 此寄存器其他的功能供测试用。

0x2B: AGCTEST-AGC 测试

位	场名	复原	R/W	描述
7:0	AGCTEST[7:0]	63 (0x3F)	R/W	测试用。不需要写此寄存器

0x2C: TEST2-可变测试设置

位	场名	复原	R/W	描述
7:0	TEST2[7:0]	152 (0x98)	R/W	测试用。不需要写此寄存器

0x2D: TEST1-可变测试设置

位	场名	复原	R/W	描述
7:0	TEST1[7:0]	49 (0x31)	R/W	测试用。不需要写此寄存器

0x2E: TEST0-可变测试设置

位	场名	复原	R/W	描述
7:0	TEST0[7:0]	11 (0x0B)	R/W	测试用。不需要写此寄存器

38.3 状态寄存器详情

0x30 (0xF0): PARTNUM-芯片 ID

位	场名	复原	R/W	描述
7:0	PARTNUM[7:0]	128 (0x80)	R	芯片部分数

0x31 (0xF1): VERSION-芯片 ID

位	场名	复原	R/W	描述
7:0	VERSION[7:0]	1 (0x01)	R	芯片版本号

0x32 (0xF2): FREQEST-解调器的频率偏移估计

位	场名	复原	R/W	描述
7:0	FREQOFF_EST		R	载波的估计频率偏移（2的补足）。结果为FXTAL/214（1.5kHz-1.7kHz）；范围为±186kHz 到 ±217kHz，决定于XTAL频率。 频率偏移补偿只支持FSK和MSK调制。当使用ASK或OOK调制时这个寄存器会读入0。

0x33 (0xF3): LQI-连接质量的解调器估计

位	场名	复原	R/W	描述
7	CRC OK		R	最后一个 CRC 对照匹配。当进入/重启 RX 模式时清理。
6:0	LQI_EST[6:0]		R	连接质量指示器评估一个接收信号能被解调的难易程度。跟随同步词汇，在 64 个符号之上计算（2-ary 调制为头 8 数据包字节，4-ary 调制为头 16 数据包字节）

0x34 (0xF4): RSSI-接收信号强度指示

位	场名	复原	R/W	描述
7:0	RSSI		R	接收信号强度指示器

0x35 (0xF5): MARCSTATE-主通信控制状态机状态

位	场名	复原	R/W	描述						
7:5	保留		R0							
4:0	MARC_STATE[4:0]		R	主通信控制 FSM 状态						
				<table border="1"> <thead> <tr> <th>值</th> <th>状态名</th> <th>状态 (31 页, 图 10)</th> </tr> </thead> <tbody> <tr> <td> </td> <td> </td> <td> </td> </tr> </tbody> </table>	值	状态名	状态 (31 页, 图 10)			
值	状态名	状态 (31 页, 图 10)								

0x36 (0xF6): WORTIME1-WOR 时间的高字节

位	场名	复原	R/W	描述
7:0	TIME[15:8]		R	WOR 模块计时器值的高字节

0x37 (0xF7): WORTIME0-WOR 时间的低字节

位	场名	复原	R/W	描述
7:0	TIME[7:0]		R	WOR 模块计时器值的低字节

0x38 (0xF8): PKTSTATUS-当前 GDOx 状态和数据包状态

位	场名	复原	R/W	描述
7	CRC_OK		R	最后一个 CRC 对照匹配。当进入/重启 RX 模式时清理。
8	CS		R	载波感应
5	PQT_REACHED		R	达到前导质量
4	CCA		R	清理信道评估
3	SFD		R	发现同步词汇
2	GDO2		R	GDO2 脚的当前值
1	GDO1		R	GDO1 脚的当前值
0	GDO0		R	GDO0 脚的当前值

0x39 (0xF9): VCO_VC_DAC-PLL 校准模块当前设置

位	场名	复原	R/W	描述
7:0	VCO_VC_DAC[7:0]		R	仅供测试用的状态寄存器

0x3A (0xFA): TXBYTES-下溢和字节数

位	场名	复原	R/W	描述
7	TXFIFO_UNDERFLOW		R	
6:0	NUM_TXBYTES		R	TX FIFO 中的字节数

0x3B (0xFB): TXBYTES-上溢和字节数

位	场名	复原	R/W	描述
7	RXFIFO_OVERFLOW		R	
6:0	NUM_RXBYTES		R	TX FIFO 中的字节数

39 数据包描述 (QLP20)

所有维数单位均为毫米，角度单位为度。注意：CC2500 只在 RoHS 自由引导数据包下可用。

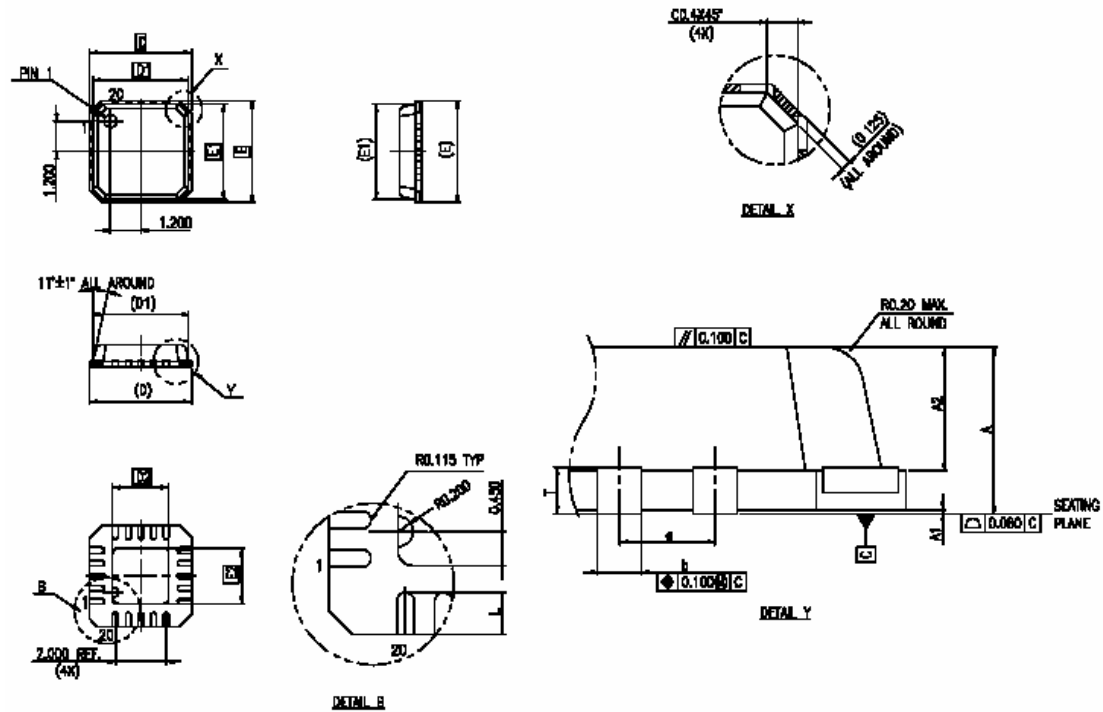


图 17 数据包维数图

Package type		A	A1	A2	D	D1	D2	E	E1	E2	L	T	b	e
QLP 20 (4x4)	Min	0.75	0.005	0.55	3.90	3.65		3.90	3.65		0.45	0.190	0.18	
	Typ.	0.85	0.025	0.65	4.00	3.75	2.40	4.00	3.75	2.40	0.55		0.23	0.50
	Max	0.95	0.045	0.75	4.10	3.85		4.10	3.85		0.65	0.245	0.30	

表 29 数据包维数

39.1 推荐数据包 PCB 设计 (QLP20)

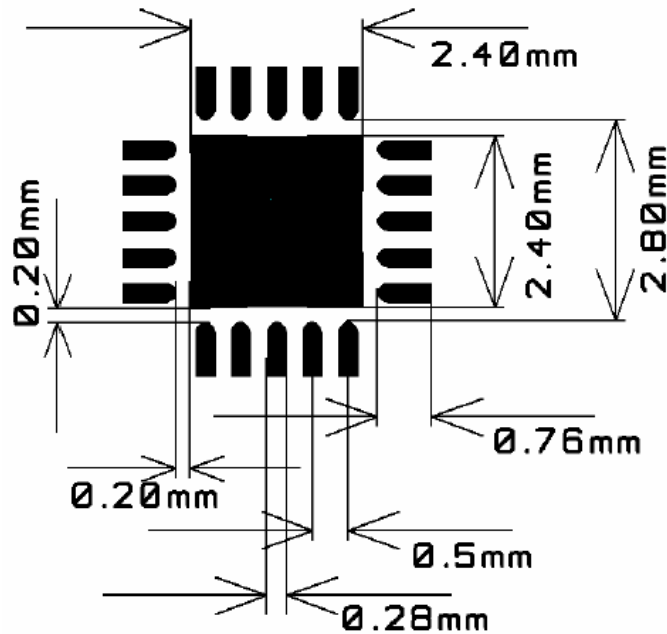


图 18 推荐 PCB 设计, QLP20 封装

注: 上面只是图解, 而不是实际比例。有 5 个待决定的千分之一寸直径的通过孔, 分布在包之下的接地垫里。参见 CC2500EM 参考设计。

39.2 数据包发热工具

热阻抗	
空气速率[m/s]	0
Rth.j-a[K/W]	TBD

表 30 QLP20 封装的热特性

39.3 焊接信息

必须遵照 IPC/JEDEC J-STD-020C 的自由引导回流。

39.4 盘规格

CC2500 能装在标准 QLP4×4 毫米托盘上。

盘规格				
封装	盘宽	盘高	盘长	每个盘的单位
QLP 20	125.9mm	7.62mm	322.6mm	490

39.5 载波带和轴规范

载波带和轴与 EIA 规范 481 一致。

带和轴规格					
封装	带宽	元件程度	孔程度	轴直径	每个轴的单位
QLP20	TBD	TBD	TBD	13 英尺	2500

表 32 载波带和轴规范

40 分类信息

分类部分数	描述	最小分类数量 (MOQ)
1167	CC2500 - RTY1 QLP16 RoHS Pb-free 490/盘	490 (盘)
1190	CC2500 - RTR1 QLP16 RoHS Pb-free 2500/T&R	2500 (盘和轴)
1192	CC2500 SK 样品工具包 5pcs.	1
10069	CC2500_CC2550 DK 开发工具包	1

表 33 分类信息

41 总体信息

41.1 文件历史

修订	日期	描述/变化
1.0	2005-01-24	第一份初步的资料发放

表 34 文件历史

41.2 产品状况定义

资料认定	产品状态	描述
预先通告	已计划的或在开发中的	这份资料包括产品开发的设计说明。可能在不予通知的情况下更改。
初步的	工程样品和第一批产品	这份资料包括初步的数据和将推后出版的增补数据。Chipcon 保留在任何时间不作通知予以更改的权利。
无认定	全部产品	这份资料包括最后的说明。为了改进设计和提供最好的产品，Chipcon 保留在任何时间不作通知予以更改的权利。
陈旧的	不生产	这份资料包括 Chipcon 已经不再生产了的产品的说明。这份资料只供参考用。

表 35 产品状况定义

41.3 不予承诺的内容

Chipcon AS 公司认为，在出版时所有包含的信息都是正确和精确的。但 Chipcon AS 公司保留在不通知用户的情况下对产品作出更改的权利。Chipcon AS 公司不承担任何有关所描述的产品使用的责任；不转让任何在专利权或其他权利下产品的许可。最新的更新信息在 Chipcon 公司的网站上可得到，或与本公司联系。

我们将尽可能把产品说明和功能的主要改动在 Chipcon 公司的网站上的产品细节勘误记录上给出。鼓励客户对产品和支持工具最近的更新提出意见。

产品停产根据 Chipcon 公司质量手册上的产品停产程序完成。包括通知最后一个购买选择。质量手册能在 Chipcon 公司网站上下载。

校准由整个系统的性能决定。保证系统依从校准是客户的职责。

41.4 商标

SmartRF 是 Chipcon AS 公司的注册商标。SmartRF 是运用 RF 图书馆单元，模块和设计专门技术的 Chipcon 科技平台。基于 SmartRF 技术，Chipcon 公司开发了标准元件 RF 电路，并开发了基于客户要求和这种技术的全定制 ASICs。

所有其他商标，注册商标及产品名由它们各自的拥有者拥有单独的所有权。

41.5 生命支持政策

Chipcon 的产品不是为生命支持设施、设备或其它系统而设计的。这类系统包括，所产生的故障能给使用者造成严重人身伤害的，或者生命支持设备或系统上的关键元件的故障能导致生命支持设备或系统运行失败的，或影响其安全或效率的。Chipcon AS 用户使用或出售这些产品用于以上这些用途的，自己负相应的责任，并同意因不合理的使用或出售造成的损失对 Chipcon AS 公司进行完全的赔偿。

42 地址信息

Web site: <http://www.chipcon.com>
E-mail: wireless@chipcon.com
Technical Support Email: support@chipcon.com
Technical Support Hotline: +47 22 95 85 45

Headquarters:

Chipcon AS
Gaustadalléen 21
NO-0349 Oslo
NORWAY
Tel: +47 22 95 85 44
Fax: +47 22 95 85 46
E-mail: wireless@chipcon.com

US Offices:

Chipcon Inc., Western US Sales Office
19925 Stevens Creek Blvd.
Cupertino, CA 95014-2358
USA
Tel: +1 408 973 7845
Fax: +1 408 973 7257
Email: USsales@chipcon.com

Chipcon Inc., Eastern US Sales Office
35 Pinehurst Avenue
Nashua, New Hampshire, 03062
USA
Tel: +1 603 888 1326
Fax: +1 603 888 4239
Email: eastUSsales@chipcon.com

Sales Office Germany:

Chipcon AS
Riedberghof 3
D-74379 Ingersheim
GERMANY
Tel: +49 7142 9156815
Fax: +49 7142 9156818
Email: Germanysales@chipcon.com

Sales Office Asia:

Chipcon AS
Unit 503, 5/F
Silvercord Tower 2, 30 Canton Road
Tsimshatsui, Hong Kong
Tel: +852 3519 6226
Fax: +852 3519 6520
Email: Asiasales@chipcon.com

Sales Office Japan:

Chipcon AS
#403, Bureau Shinagawa
4-1-6, Konan, Minato-Ku
Tokyo, Zip 108-0075
Japan
Tel: +81 3 5783 1082
Fax: +81 3 5783 1083
Email: Japansales@chipcon.com

Sales Office Korea & South-East Asia:

Chipcon AS
37F, Asem Tower
159-1 Samsung-dong, Kangnam-ku
Seoul 135-798 Korea
Tel: +82 2 6001 3888
Fax: +82 2 6001 3711
Email: Korea_SEAsiasales@chipcon.com

Chipcon AS is an ISO 9001:2000 certified company



© 2005, Chipcon AS. All rights reserved.