## AD6 新功能

-一在原理图中设置 PCB 的规则

现在电子行业的分工越来越细,在企业里常常会遇到这样的情况,

- 由于专业分工,原理图和 PCB 由不同的人来完成;
- layout 工程师可以定义普通规则,但他不知道特殊规则;
- 原理图工程师知道并制定特殊规则,而且这样的规则在原理图中更容易定位;
- 管理上需要一些说明文档.

比如说在电路图中某条总线的宽度要求是 20mil,这时候就需要画电路图的工程师跟做 PCB 的工程师沟通,在做 PCB 板子的时候把线的宽度设置为 20mil.这是传统的做法,那么,我们现在有了 Altium Designer 6 这款软件,就可以利用这个软件的一个新的功能--在原理 图中设置 PCB 的规则,这样一来,这个过程就变的简单多了.

## 在原理图中设置 PCB 规则的步骤

接下来,我们一步一步操作来实现例子中的要求.

首先在 Place>>Directives>>PCB Layout



这样就会产生一个 PCB Rule 的标识符.如下图所示:

	U2		+ <u>12</u> V	VCC	U5	
	V- INA	V+ OUTA	14 03 J5	14 DCDA	4 V+ ⊰O OUTA	
Þ	INB1	OUTB	06 <u>J7</u>	PCB Rule	OUTB	RESA 4 INB 45
۵	INB2 INC1	OUTC	08 <u>J4</u>	DSRA	So outc	RESB → INC → 1(
Δ	INC2 IND1 IND2	OUTD GND	05 <del>7</del> 11 J15	CTSA 1		$\begin{array}{c c} \text{RESC} & 1\\ \text{IND} & 1\\ \text{RESD} & 1\\ \end{array}$
	1488				1490	
	U3		+12V	vēc	1409 U6	
	U3 V- INA	V+ OUTA	+12V 14 013 J17		U6 4 V+ 3 OUTA	
	V- INA INB1	V+ OUTA OUTB	+12V 14 $03^{3}$ J17 $06^{6}$ J14	VČC T 1- RIA DCDB	1489 U6 4 V+ 3∞ OUTA 6∞ OUTB	INA RESA INB $\checkmark \frac{1}{2}$
	V- INA INB1 INB2 INC1	V+ OUTA OUTB OUTC	+12V 14 J17 $06^{3}$ J17 $06^{6}$ J14 $08^{8}$ J25	RIA DCDB RXB	1489 U6 4 V+ 3℃ OUTA 6℃ OUTB 8℃ OUTC	$ \begin{array}{c} \text{INA} \\ \text{RESA} \\ \text{INB} \\ \text{RESB} \\ \text{INC} \\ $
	V- INA INB1 INB2 INC1 INC2 IND1 IND2	V+ OUTA OUTB OUTC OUTC	+12V 14 03 J17 06 J14 08 J25 011 J27 7	VCC II DCDB RXB DSRB 1	4 V+ 3 0 0UTA 4 V+ 3 0 0UTA 4 0UTB 4 0UTB 4 0UTC 1 0 0UTC 1 0 0UTD 7 0UTD	$ \begin{array}{c} \text{INA} \\ \text{RESA} \\ \text{INB} \\ \text{RESB} \\ \text{INC} \\ \text{RESC} \\ \text{IND} \\ \text{RESD} \\ \end{array} $

双击该标识符,就会调出 PCB Rule 的 Parameters 的对话框,

Workspa	ice						ک			
Proj	Paramete	IS							?×	
P( ers B dir oc	Properties Name Orienta	PC ation 01	ï8 Rule )egrees		~	X-Location Y-Location Locked	610 600			V+ DUT♪ DUT₽ DUTC
		Name Rule		∧ \ L	/alue Indefine	d		Type STRING		OUTE GND 89 5 V+
)8 Dc										OUTP
icł 👘										DUTC
38										OUTI GND
riF	<u>A</u> dd	Rei	mo <u>v</u> e	<u>E</u> dit		Add as <u>R</u> ule	]			89
ch										V+

我们这时候可以选择 Add as Rule 这个选项按钮,这时候就会跳出 Parameters Properties 对话框,

Name	Value			
Rule	Un	defined		
Visible Visible		Visible 📃 Loc	k <u>E</u> dit Rule \	/alues
Properties				
Location X 610	Color	Туре	STRING	×
Location Y 584	Font Chang	ge Unique	D VYALGLCM	Reset
Locked				
Orientation 0 Degrees	~	Allow Synchro	onization With Data	ibase 🔽
🗹 Autopositi	on	Allow Synchro	nization With Libra	ry 🔽
Justification Bottom	Left	~		

在这个对话框内,我们可以在 Value 区域内选择 Edit Rule Values 这个选项按钮.此时, 就跳到 PCB 中的 Rule 的编辑界面,如下图所示:

Stitium Designer 6.9 - F:\资料	\ad6test\4 Port Serial Interface\4 P	ort UARI and Line Drivers.So	ehDoc * - 4 Port Ser 🔳 🗗 🗙
DXP File Edit View Project Pla	e Design Tools Reports Mindow Help F:	\资料二\ad6test\4 Port Serial • 🔾 •	) - ♣   🔽 - 🖶 - 🕂 - ≬ - ⊙ -
1 2 2 3 4 4 4 9 9 9 9 9 9			■ 4 🚯 🎝 👁 🗙 💽 🔹
Projects 🔻 🗸	× Choose Design Rule Type	<u>? 🛛</u>	Fax
Workspace1.DsnWrk 👻 Workspa			orte
4 Port Serial Interface.PRJPCB Projec	Pr Clearance Constraint Short-Circuit Constraint Un-Routed Net Constraint Un-Connected Pin Constraint		5
A Port Serial Interface.PRJPCB     Differential Pairs.PriPCB     Differential Pairs.PriPCB	Un-Connected Pin Constraint     Un-Connected Pin Constraint     Un-Connected Pin Constraint     Width Constraint     Routing Topology     Routing Topology     Routing Layers     Routing Corners     Routing Via Style     Fanout Control     Differential Pairs Routing     SMT     SMD To Corner Constraint     SMD To Connect Style     SMD To Connect Style     Solder Mask Expansion     Paste Mask Expansion     Paste Mask Expansion     Power Plane Constraint     SMD Connect Style     Power Plane Constraint     Power Plane Constraint     Testpoint Style     Testpoint Style     Testpoint Style     Testpoint Style     Testpoint Style     Mask     Acute Angle Constraint     Hole Size Constraint     Layer Pairs	Sel Ancel	$\begin{array}{c c c c c c c c c c c c c c c c c c c $
Projects / Files /	4	OK Cancel	A S>▼ Mask Level Clear
X:640 Y:660 Grid:10		System De	sign Compiler SCH Help Instruments >>
<b>月</b> 开始 🗖 🗖 🖉 👋 🍋	Yind. • 🔍 Alting 🗿 人才招 😭	收件箱   👜 原理图   🦉 未	命名

我们现在所要做的是把指定的线宽该为 20mil,那么我们这时可以双击 Width Constraint, 设定其 PCB 规则.

这样设置好之后,当原理图导入到 PCB 中,这个在原理图中设置的规则,就自动的被 带入到 PCB 的规则中,做 PCB 时,被指定的线的线宽自动遵照规则中的线宽,不用画原理 图的工程师和做 PCB 的工程师再做沟通.

## 意义

这个功能的好处显而易见,

一是减少说明文档,省掉沟通的障碍,减少出错的几率;

二是更加节省时间,提高工作效率,

三是统一的平台上,更加规范.

其实在新功能里面的差分对布线也可以看做是原理图和 PCB 结合来使用,只要在原理 图中加入差分对的标识符(如下图),那么在 PCB 中需要差分对布线的一对引脚就会高亮显 示

差分对标识符			
	P1		
NetLabell N	1 6		NetLabel5
RetLabel1 P			NetLabel6
NetLabel2 N			NetLabel7
≠⊂=NetLabel2 P			NetLabel8
	4 8		
	Header 4X2	2A	

此时就可以利用 PCB 中的 📝,进行差分对布线了.

这个功能在实际设计电路,制作电路板过程中越来越显得非常重要,有了这样的功能, 原理图文件和 PCB 文件就显得更加紧凑,更能体现 AD6 这个软件良好的平台性,一体化的 设计理念.当然,受益最多的应该是广大的硬件设计工程师们,使用 AD6 这款软件,利用 软件的更多的新功能,会使工作提升一个新的高度.