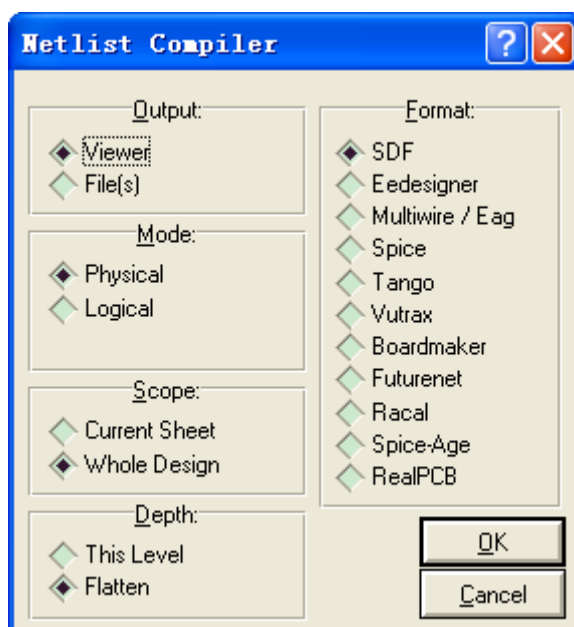


## Proteus 与其他 EDA 软件 Protel 等之间的联系!

作者：王千会

玩 Proteus 也有好长时间了，从 Proteus5.2 版本就开始接触到这个软件，但那时还不熟，预览窗口还是在右侧，后来越来越对 Proteus 的仿真效果所吸引，而且版本更新的也很快。每更新一个版本就会增加不少仿真模型，重要的 Proteus 可以仿真单片机。而且模型够多，各种仿真分析工具也是比较好用。但是一直也没有想到它与其他 EDA 之间有什么联系，这两天突然想玩玩 ARES 7 Professional 绘制 PCB 感觉还是挺不错的，上手比较容易！好了废话不多说了，其实如果不习惯 ARES 绘制 PCB，可以用 ISIS 仿真，用第 3 方 EDA 软件绘制 PCB，如 Protel 软件画 PCB，这里我只对 Protel 比较了解。做了测试，至于其他的 EDA 我就无能为力了。有待日后接触。。。

ISIS 网络表编辑窗口，提供以下网络表格式：



### SDF

Schematic Description Format - the native Labcenter format - used by VSM, ARES and any future Labcenter EDA products. Also very easy to read in and process to other forms. Contains all textual/connectivity information contained in the DSN file.

Use Physical mode for ARES.

### BOARDMAKER

Netlist format for Tsien Boardmaker II.

The user property PACKAGE is used for the package name if the file is generated from the Netlist Compiler dialogue form. If you want to use a different field, you must invoke the netlist generator from a script file.

Use Physical mode.

## EEDESIGNER

EE Designer III netlist format.

Comment on packaging as for Boardmaker.

Use Physical mode.

## FUTURENET

Netlist format used by Dash design tools. Also popular for general purpose netlist transfer.

Use Physical mode for Pin List, Logical mode for Net List.

## MULTIWIRE

Multiwire netlist format. Also used by **EAGLE** PCB design.

File format does not contain packaging data.

Use Physical mode.

## RACAL

RACAL netlist format. Used by RedBoard, CADSTAR etc.

Comment on packaging as for Boardmaker.

Two files are created with CPT and NET extensions.

Use Physical mode.

## SPICE

SPICE netlist format, also ideal for P-Spice.

Ground net will be node 0, unnamed nets start at 1000; numeric net will be fed straight through.

The file SPICE.LXB can be re-named to SPICE.LIB to obtain a set of SPICE compatible models.

Use Logical format.

Do not use this format for creating PROSPICE models - use the normal MDF output from the Model Compiler

- it is far more flexible.

## SPICE-AGE FOR DOS

SPICE-AGE netlist format for Those Engineers analogue simulator (available direct from ourselves).

The file SPICEAGE.LXB can be re-named to SPICEAGE.LIB to obtain a set of SPICE-AGE compatible models.

## TANGO

Tango netlist format, also used by **Protel** and others. A good general purpose format too.  
Comments on packaging as for Boardmaker.  
Use Physical mode.

## VALID

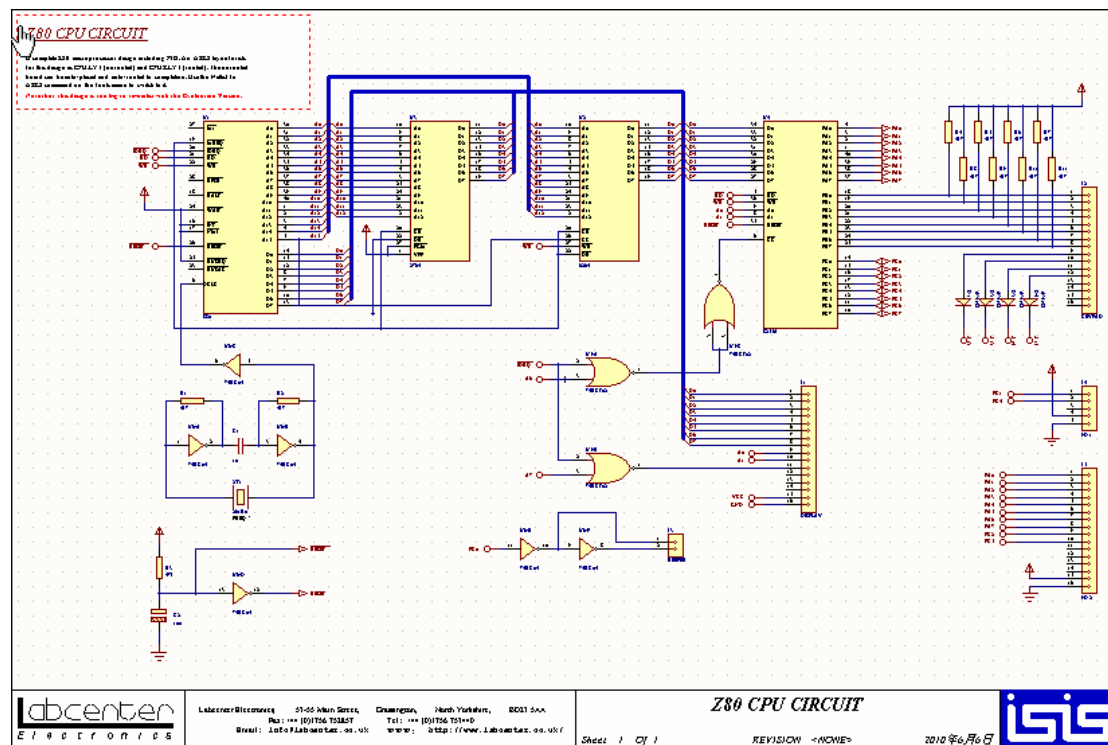
Valid netlist format used for transfer of ISIS designs to VALID Transcribe package.

Use Transfer mode.

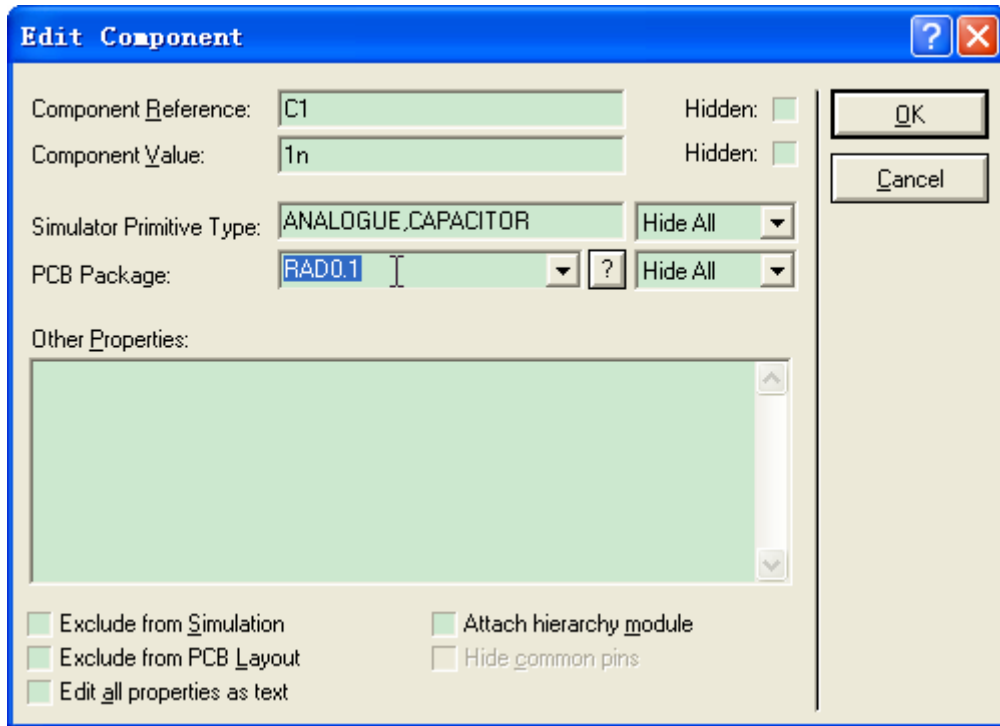
## VUTRAX

Netlist format for use with VUTRAX PCB design software as used by several design bureaux  
Comment on packaging as for Boardmaker.

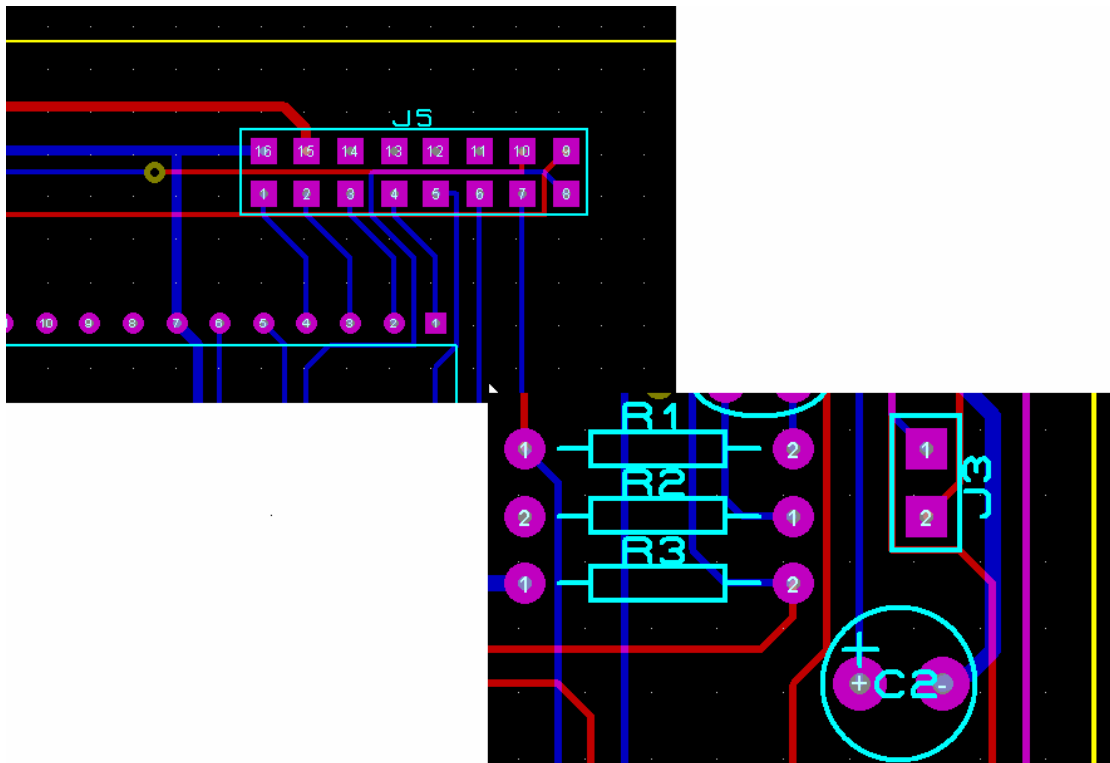
1. 我们选择 Tango 格式就可以被 Protel 软件导入。下面以\*:\Program Files\Labcenter Electronics\Proteus 7 Professional\SAMPLES\Schematic & PCB Layout\Cpu.Dsn 为例来说明。



打开 C1 属性对话框，把 PCB Package 修改成 99se 已有的封装 RAD0.1，或者不想改变封装名，对于已经会使用 Protel 软件用户来说从新建立一个封装也不是难事但是我们还是走捷径比较好，如果你比较喜欢 Proteus 的封装也可以利用 Gerber 把\*.LYT 文件完全转化为 Protel 格式，该内容稍后再说。。。

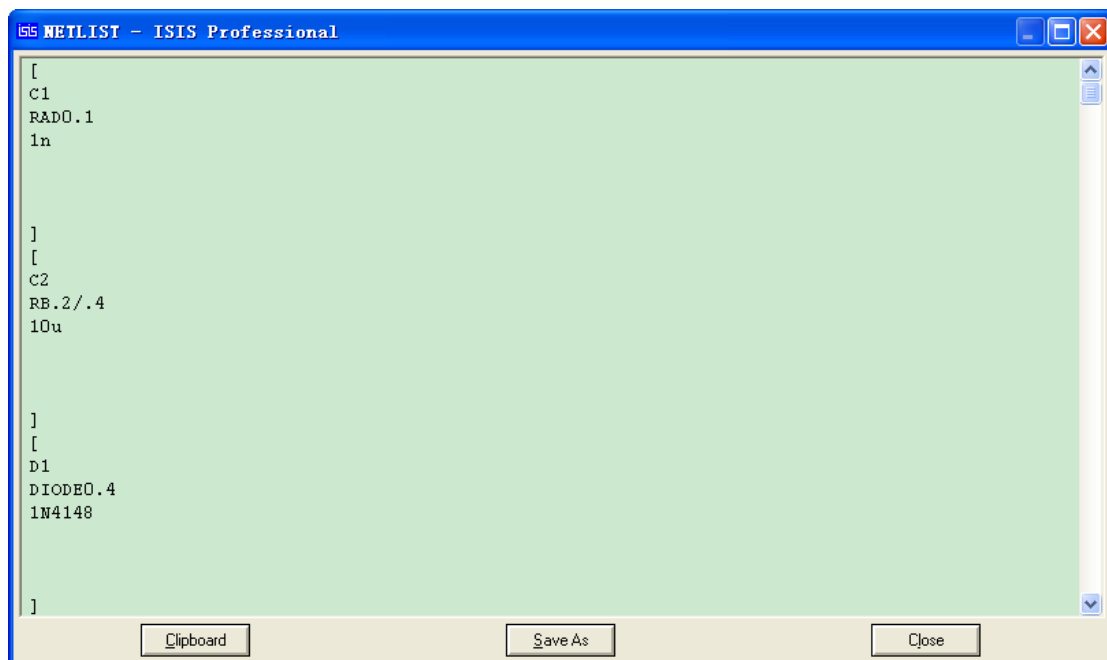
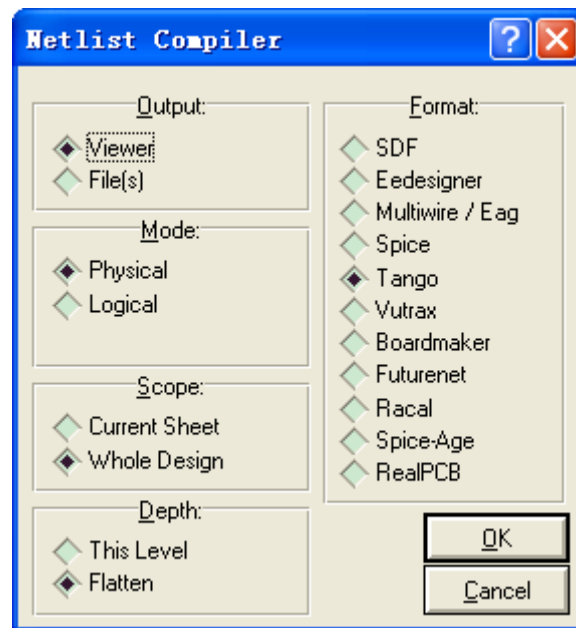


其他封装以此类推，将 U1 封装修改为 DIP40、U2 封装修改为 DIP28，这里的电解电容封装要注意 ISIS 原理图使用的 PIN 名为+，-。还有连接器我们可以使用 IDCxx/SIPxx 但是双排的链接器排列顺序是和 DIP 器件排列顺序是一样的逆时针排列。这里要酌情修改一下。

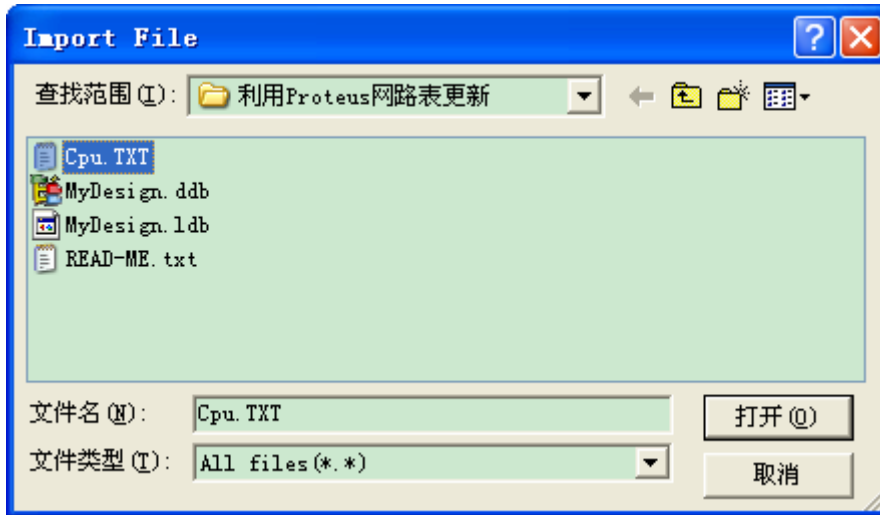
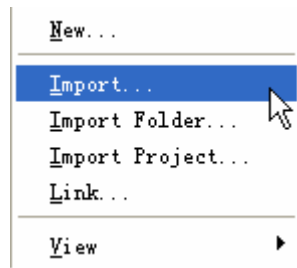


或者说用户使用的不一定是默认的例子，应该多数是自己设计的电路，那就需要根据自己的理解和实际应用电路中使用的元件来选择！把所有的封装名都修改完成后，接下来我们要生

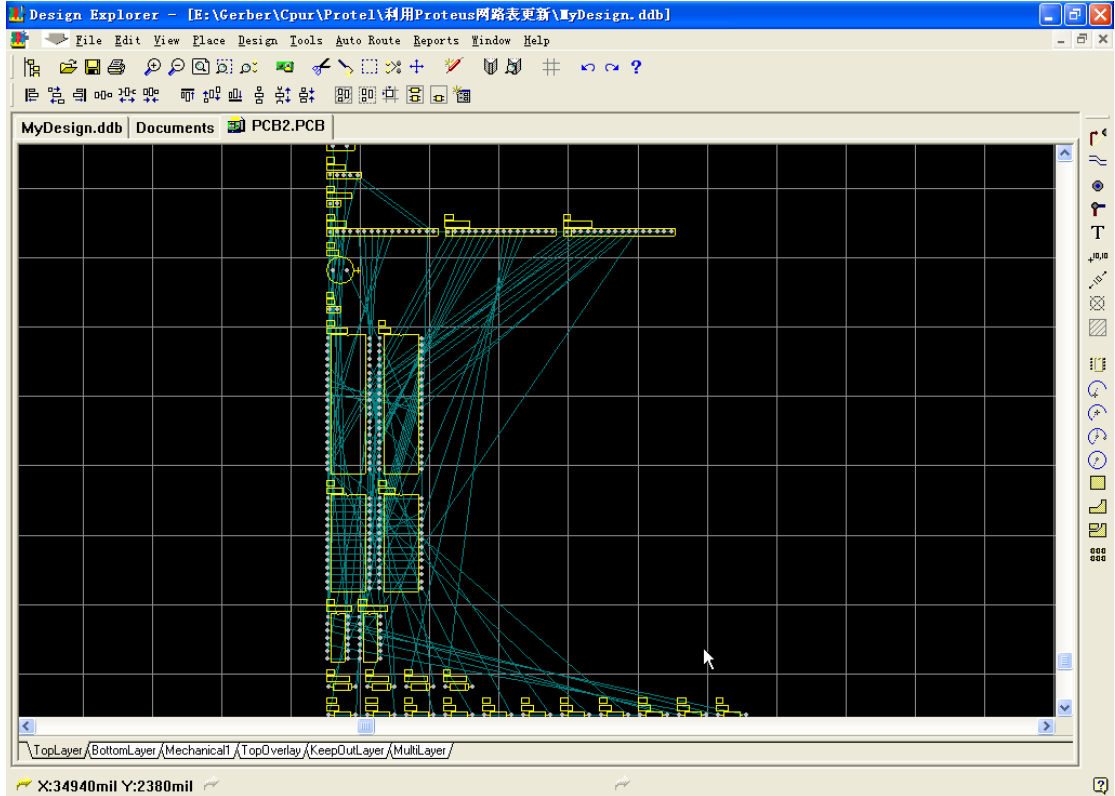
成网络表选择 Tools -> Netlist Compiler 弹出对话框，在 Format 下选择 Tango 单击 OK，弹出如下对话框，选择保存路径保存。



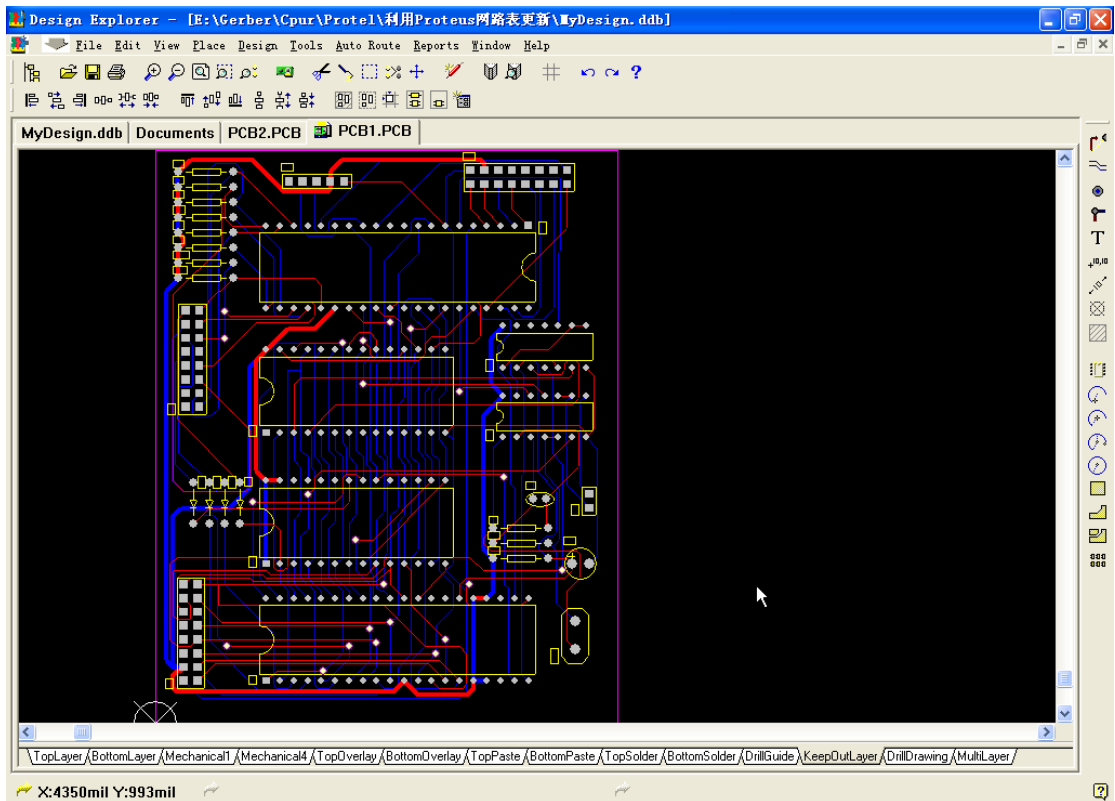
之后我们打开 Protel99se 新建一个 PCB，在 Document 下点击右键导入 Proteus 生产的网络表



在 PCB 编辑环境下 Design -> Load Nets 加载网络表，下图为已经成功导入的视图

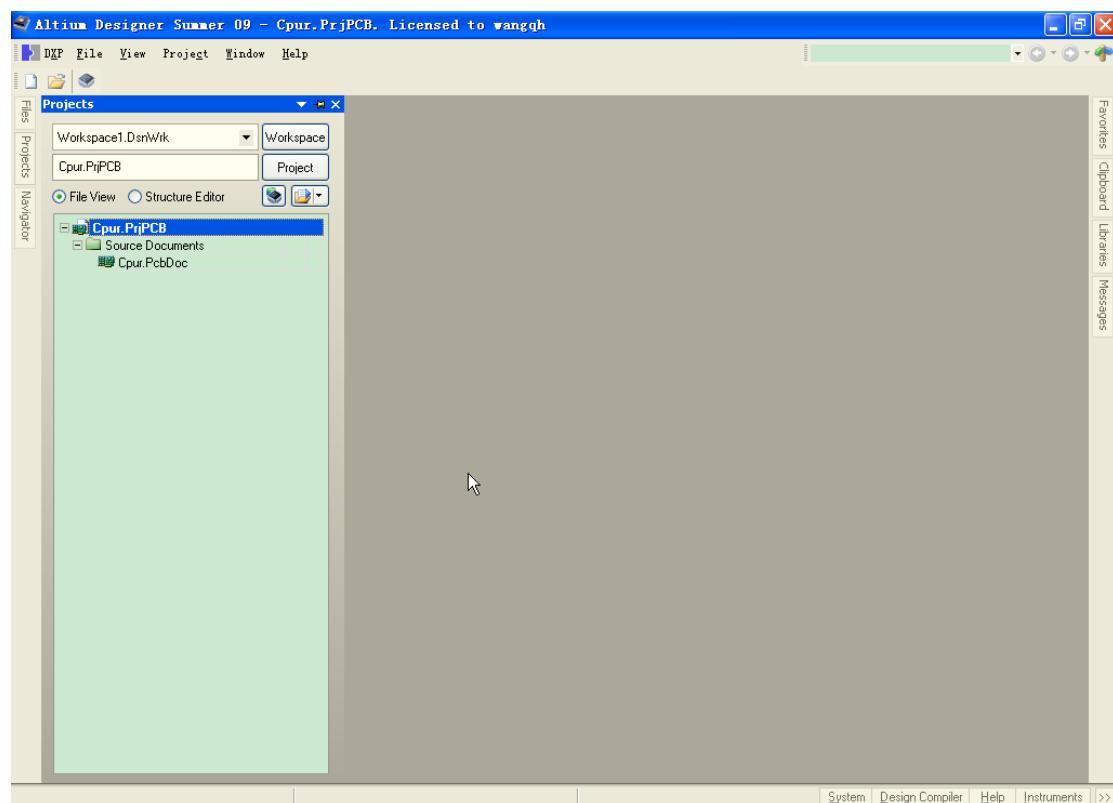


根据源文件 Cpur.LYT 转化过来的封装进行布局，按 U+A 删除原布线（因源文件是 ARES 是个学习的例子，例子本身含有 DRC 错误，转换过来的文件含有网络错误）之后利用 99se 自动布线如下图效果。



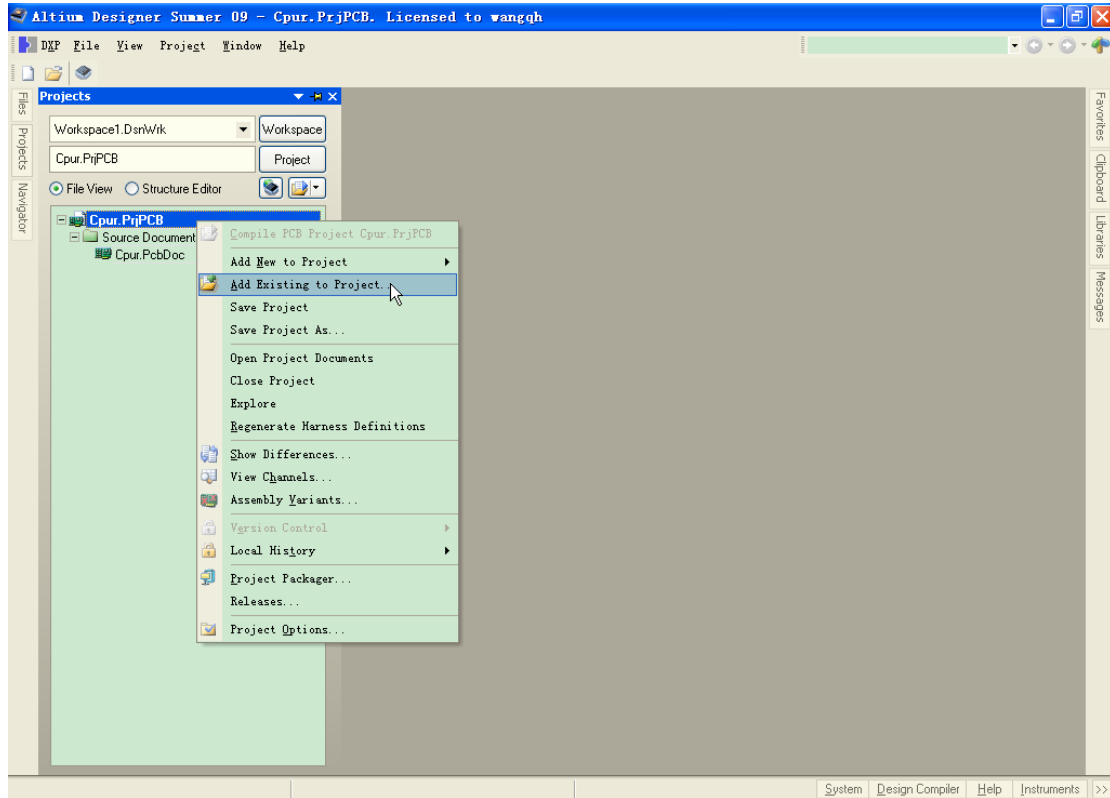
2.……继续写,今天又对 Altium 利用网络表更新 PCB 做了测试,之前这样弄过一次,因 Altium 不是必须靠网络表更新 PCB 的,不经常用叫不准了,所以上面写的是以 99se 为例的,用 Proteus 生成的网络表导入 Altium 项目中更新 PCB 不但没起作用反倒把已转换过来的 PCB 的网络和封装删除了! 没测试成功……今天又继续研究,结果成功了! 对于习惯用 Proteus 做前期电路仿真,后期用 Protel 软件制板的,为了避免重复工作可以直接利用 Proteus ISIS 中的 \*.DSN 作为原理图,不用再重新在 Protel 中绘制原理图,前面已经提到并做了图示;在两个软件进行交互过程中,避免更多软件参与当然是更好了,接下来我向大家介绍 Proteus 生成的网络表是如何直接在 Altium 中更新 PCB 的,可以把 99se 彻底抛弃了! 其实方法也并不难,我先是在我已有的 Altium 项目中在 \*.SchDoc 生成 Tango 格式的网络表,利用网络表更新 PCB 的方法测试了下发现并没有什么问题,又将 Proteus 生成的 Tango 网络表做了一下比对发现也没有什么出入,所以怀疑可能是扩展名搞得。。。将 Proteus 生成的网络表扩展名 \*.TXT 改为 \*.net 试了一下,结果 OK! 下面还是以 \*:\Program Files\Labcenter Electronics\Proteus 7 Professional\SAMPLES\Schematic & PCB Layout\Cpur.DSN 生成的网络表介绍一下我的详细操作步骤:

首先在 Altium 中创建一个 PCB 项目

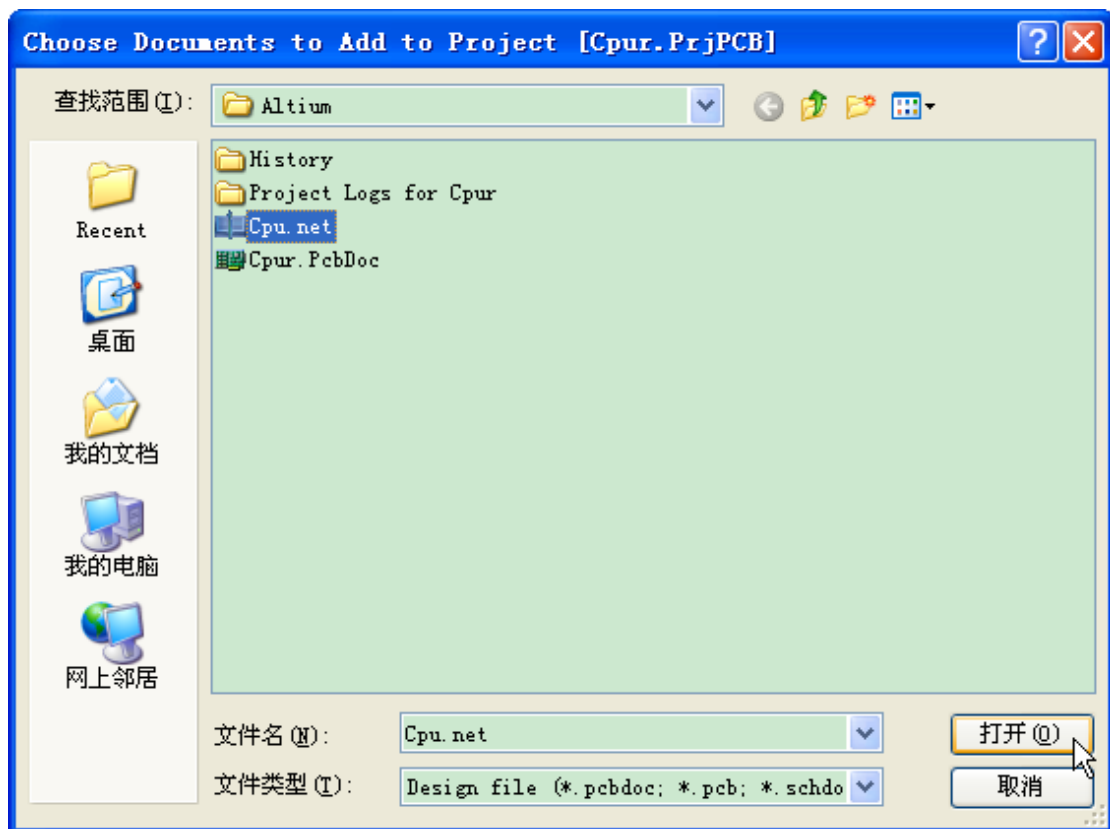


最好是为项目建立一个单独的文件夹便于管理,之后把 Proteus 生成的 Tango 格式的网络表,另存为该文件夹,并将扩展名改为 \*.net,之后回到 Altium 界面,在你新建的 PCB 项目 \*\*PrjPCB 单击右键 -> Add Existing to Project 添加现有文件到项目中

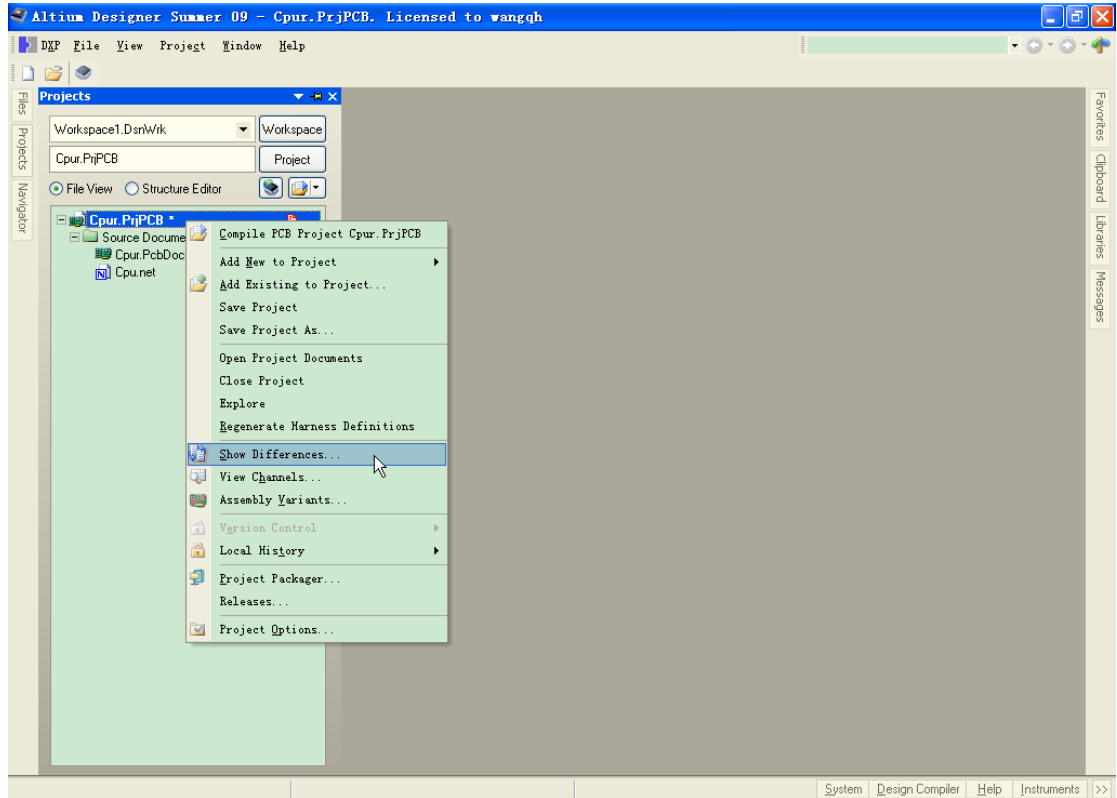




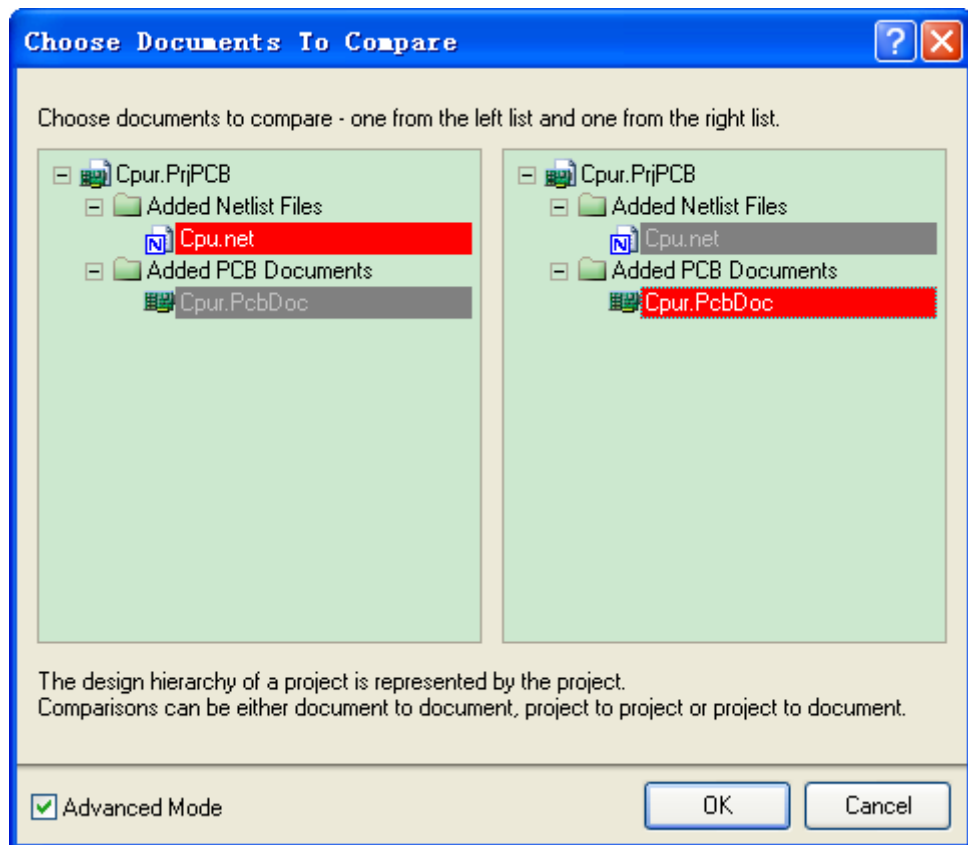
弹出对话框，添加网络表文件



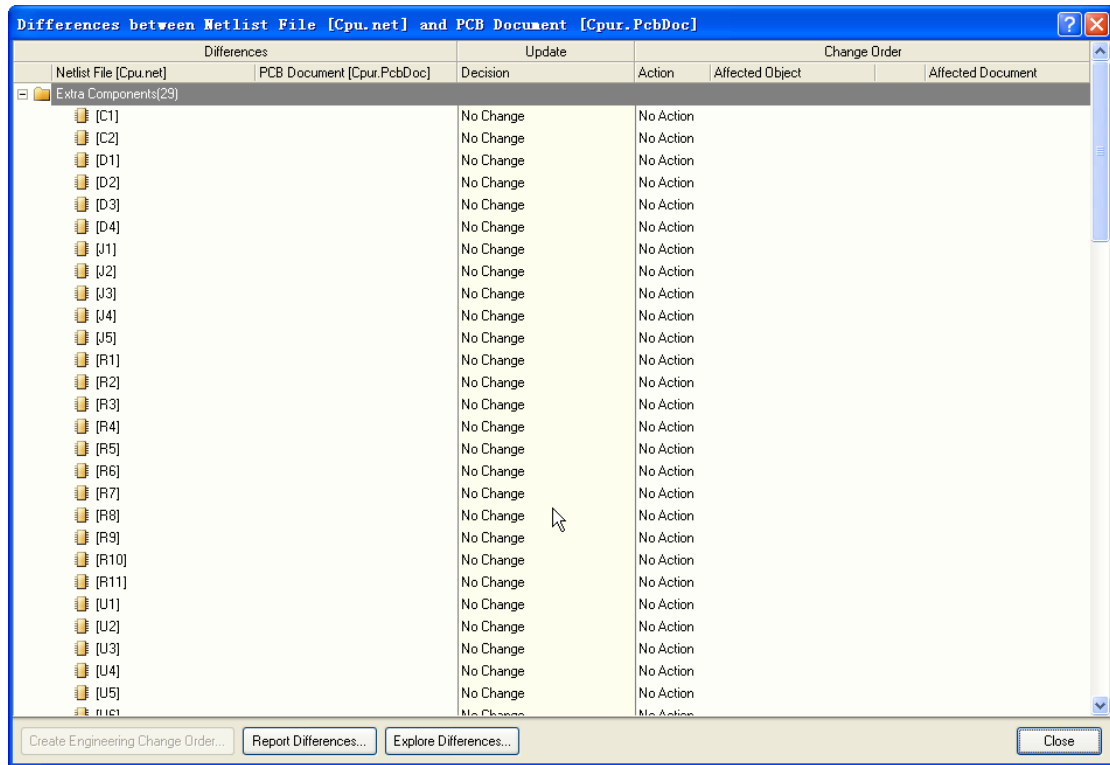
再次单击\*\*PrjPCB 单击右键 -> Show Difference



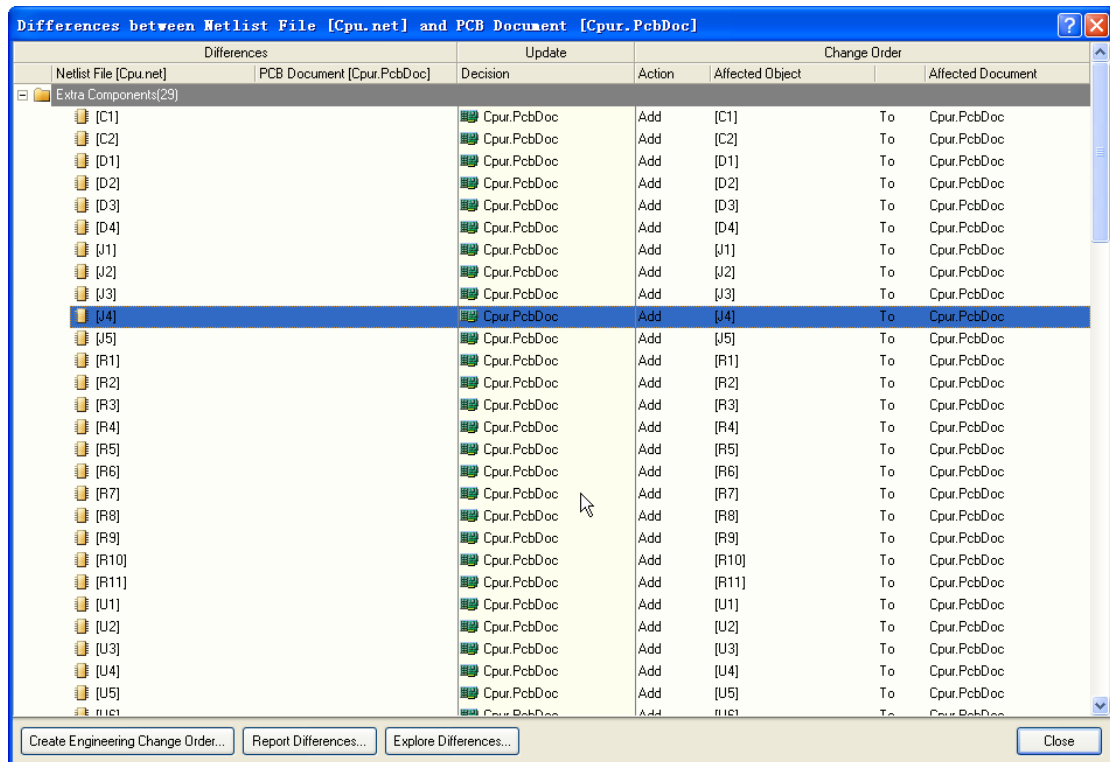
弹出 Choose Document To Compare 对话框，勾选左下角 Advanced Mode 并在左侧选择网络表，右侧选择对应更新的 PCB（一个项目下 PCB 可以不止一个）。



单击 OK,弹出 Difference between Netlist and PCB Document 网络和 PCB 之间的差异文件

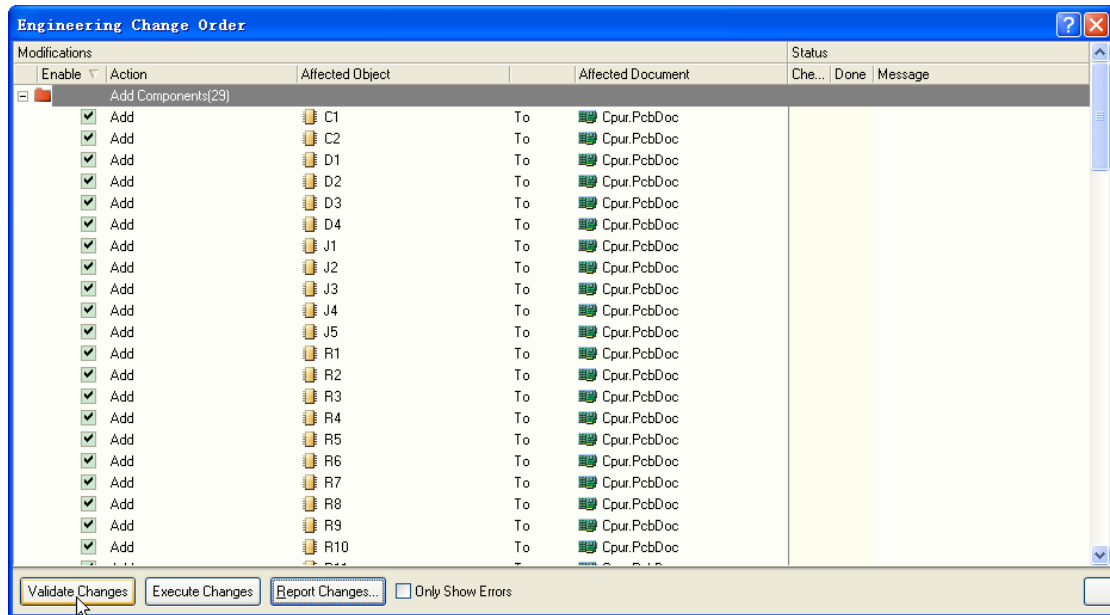


在窗口中单击鼠标右键，选择 Update all in >> PCB Document



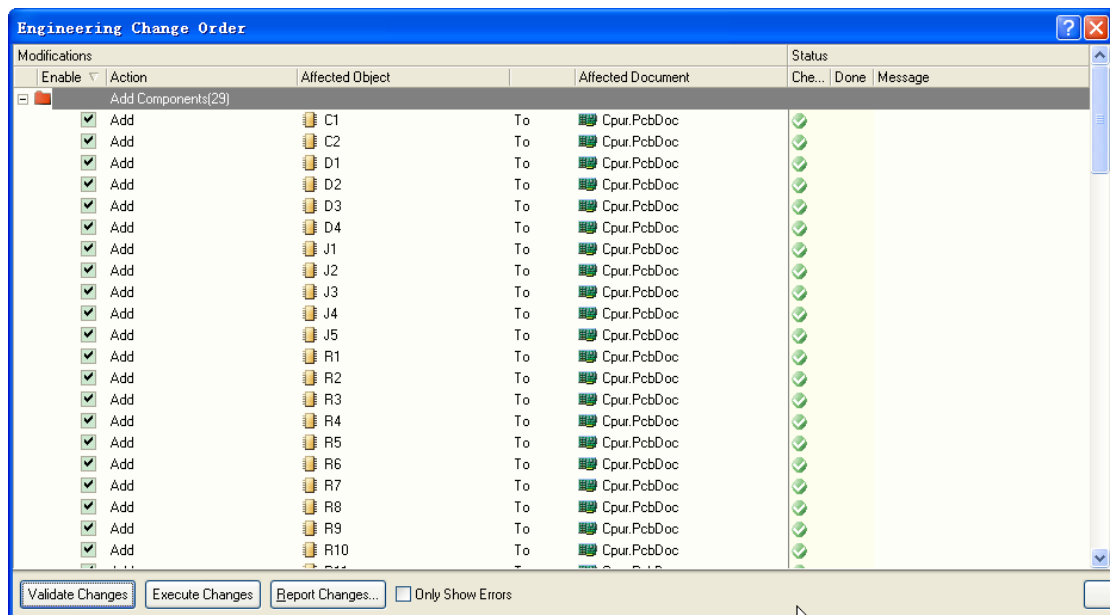
这时左下角 **Create Engineering Change Order** 创建工程变更订单按钮变为可用状态！点击

该按钮弹出 Engineering Change Order 工程变更订单对话框

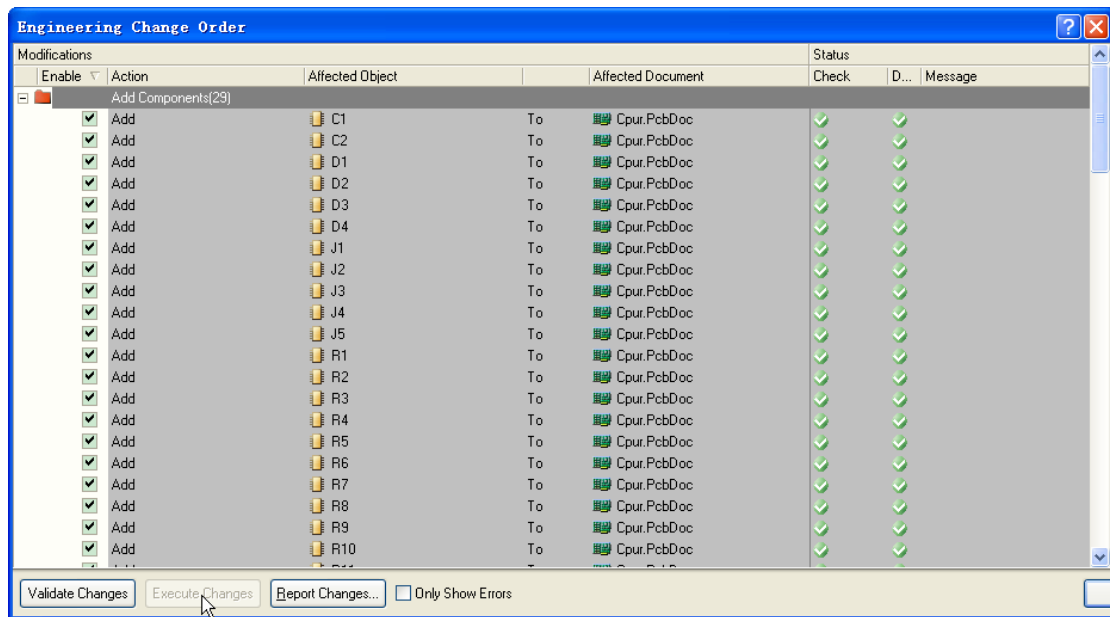


单击 Validate Change 在 Check 列表下校验错误，在此前需要更新的封装必须在你的 Libraries 管理器下已经添加/或在项目下有添加。否则会出现错误！

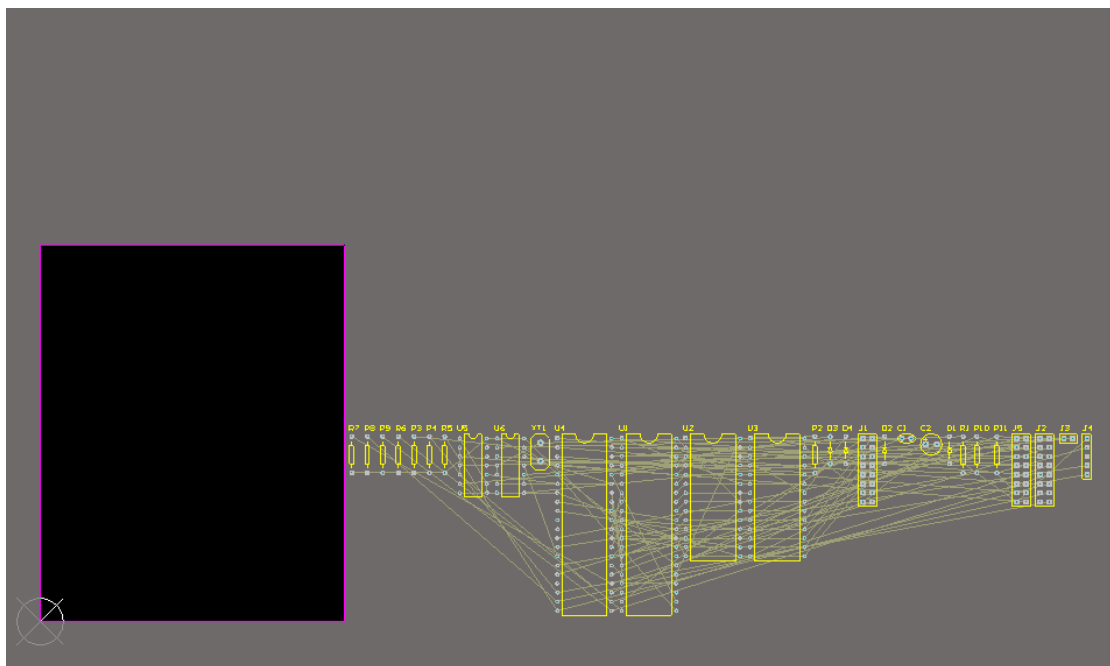
也可以在该状态下在 Enable 列表下编辑不需要的操作，可以把相应的某个对勾去掉！



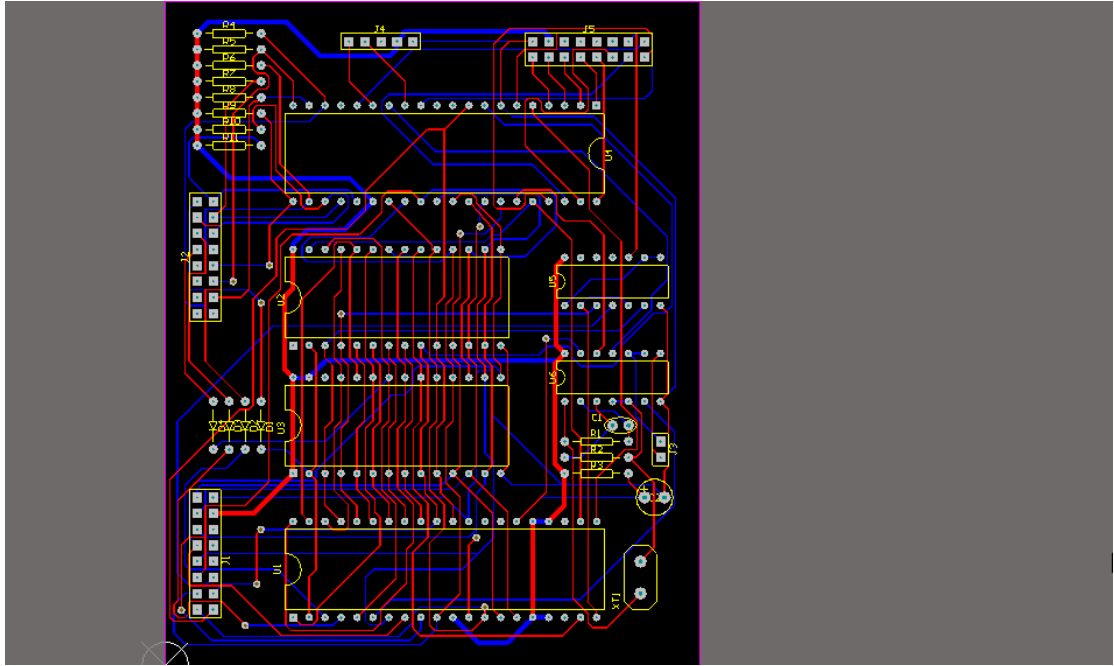
之后再次单击 Execute Change



关闭对话框更新结束！



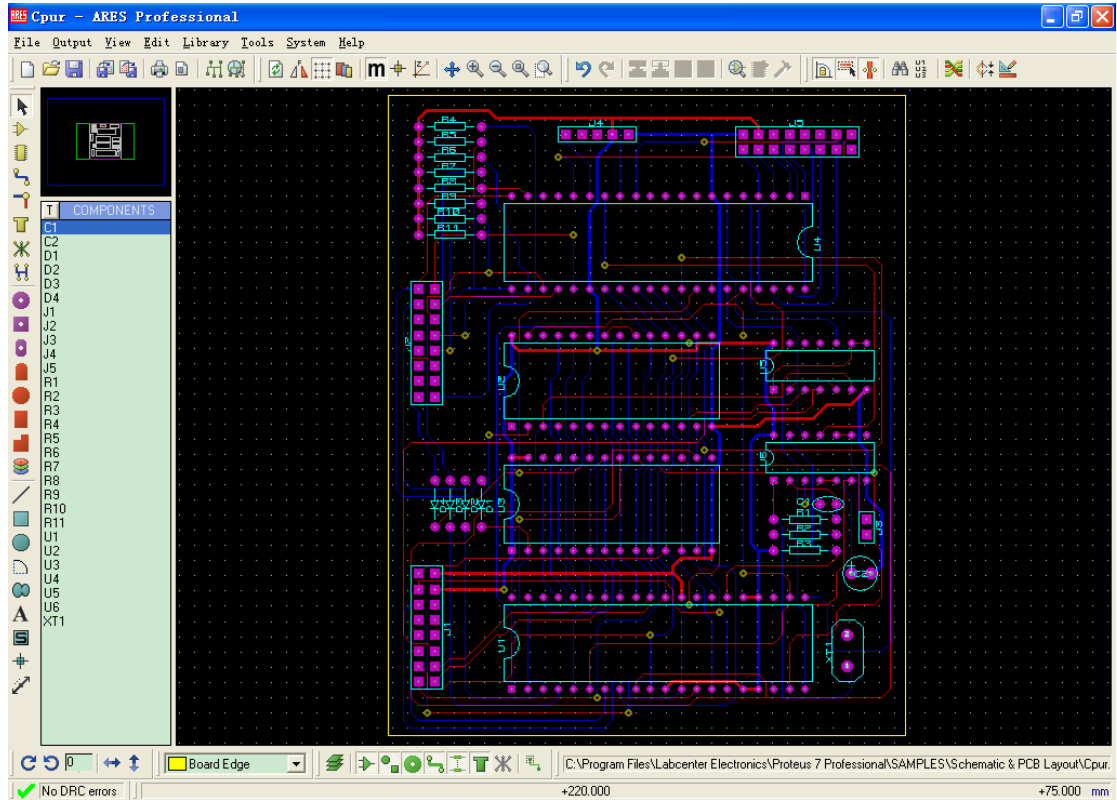
我们可以按照例程的元件进行布局，利用 Altium 的自动布线看一下完成效果（本人不提倡自动布线），这里只是做一下演示效果！



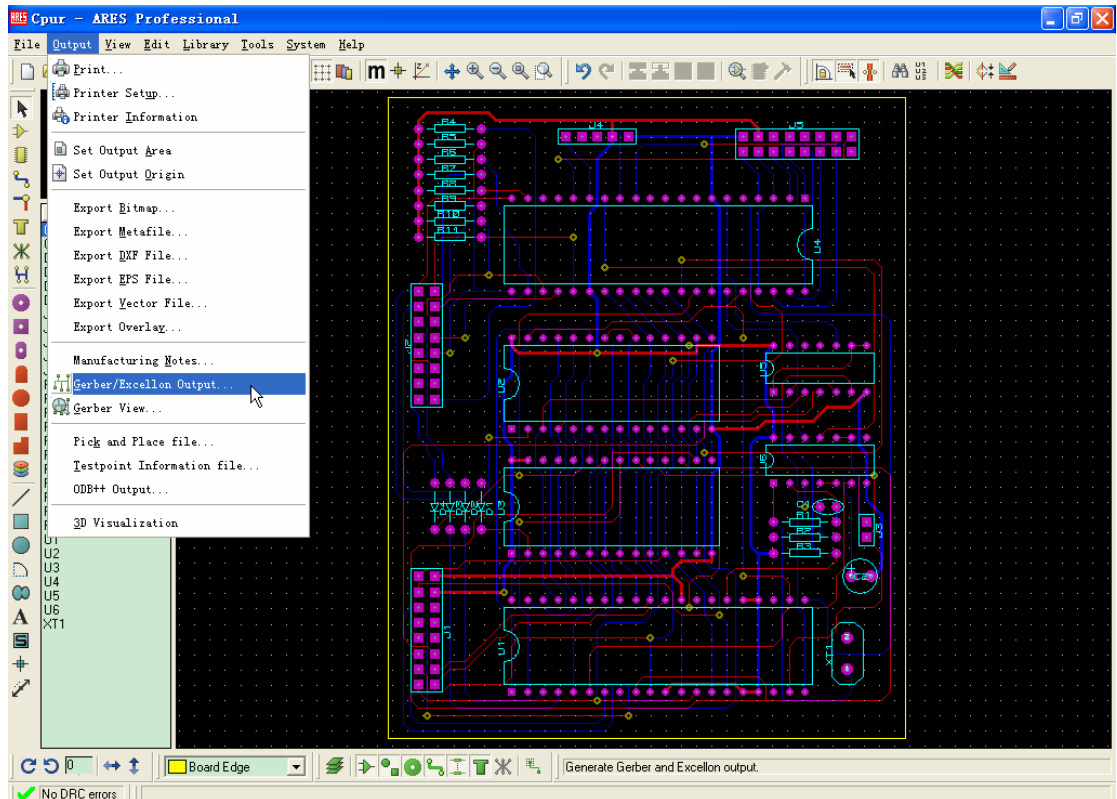
3. 接写来介绍如何从 ARES 7 Professional PCB 转化成 Proel PCB 文件。

其实就是 Gerber 转 PCB，这种方法适合任何 EDA 软件生成的 PCB 转成 Protel PCB 格式！有些人可能会问是不是画蛇添足了，其实不然，对于一般的 PCB 生产商都是可以接受 Gerber 文件的，但是也有未免只接收 Protel 文件的厂商。Altium 源文件尺寸和 Gerber 文件占用空间简直是天壤之别啊，一个是 7~8Mbit，Gerber 还不到 100Kbit。再者如果你的 PCB 原文件丢了，可以通过向厂商要回 Gerber 文件转回 Protel 文件进行修改（Protel 用户）。**转换所使用软件 Altium，不需要任何其他软件！**

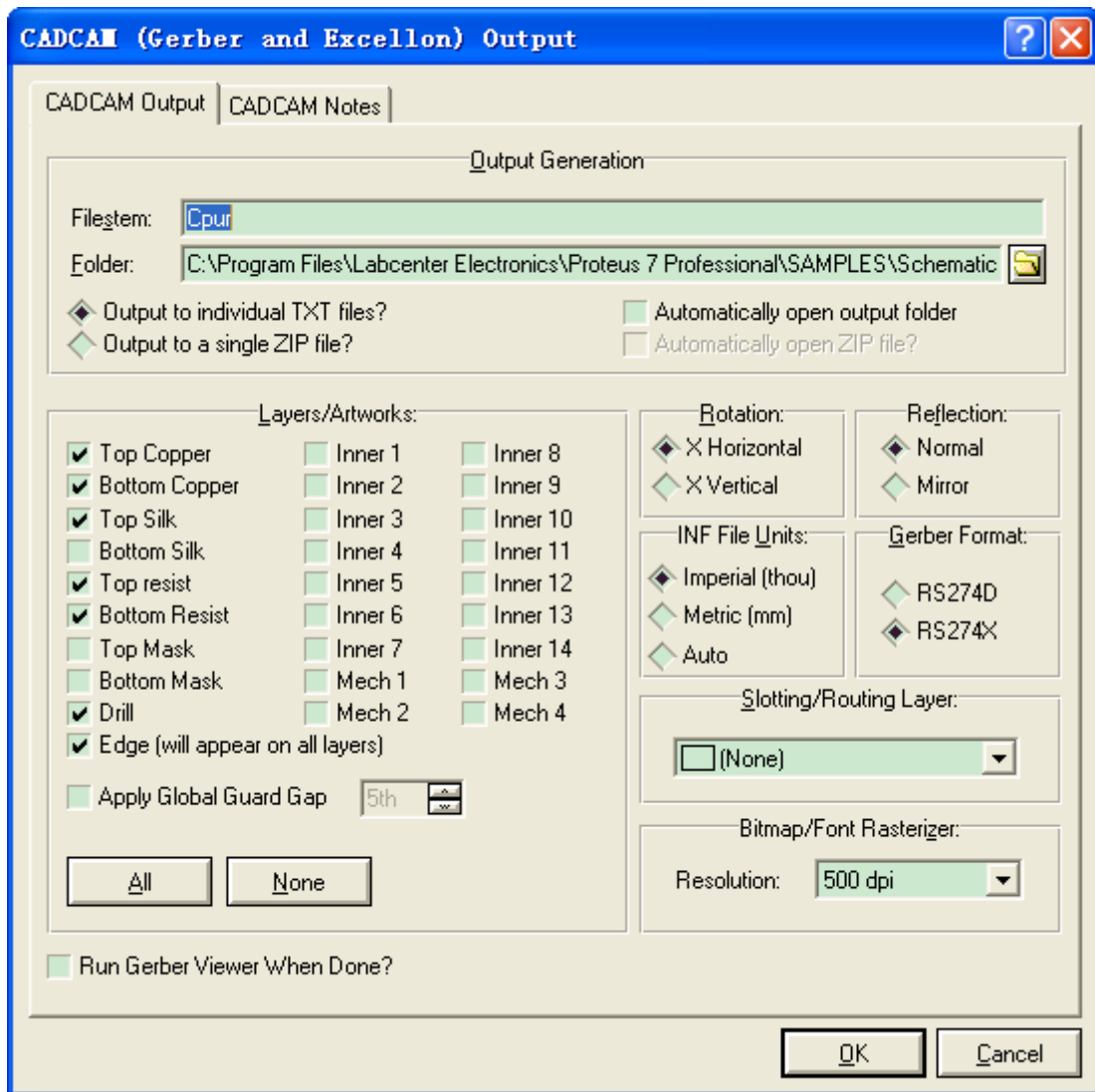
还是以 Proteus 自带的例子，首先打开 ARES 7 Professional 软件打开\*:\Program Files\Labcenter Electronics\Proteus 7 Professional\SAMPLES\Schematic & PCB Layout\Cpur.LYT



先用输出生成制造用的 gerber 文件,点 Output-> Gerber/Excellon Output...

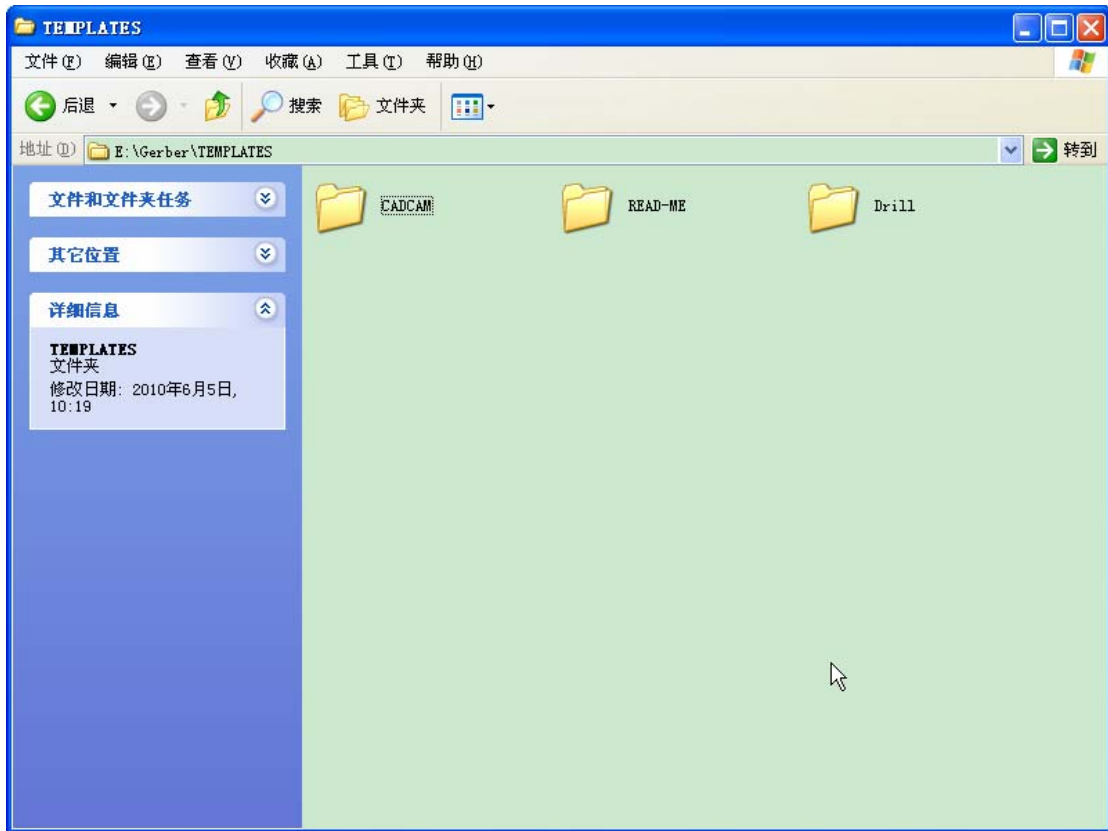


弹出 CAD/CAM (Gerber and Excellon) Output 设置对话框

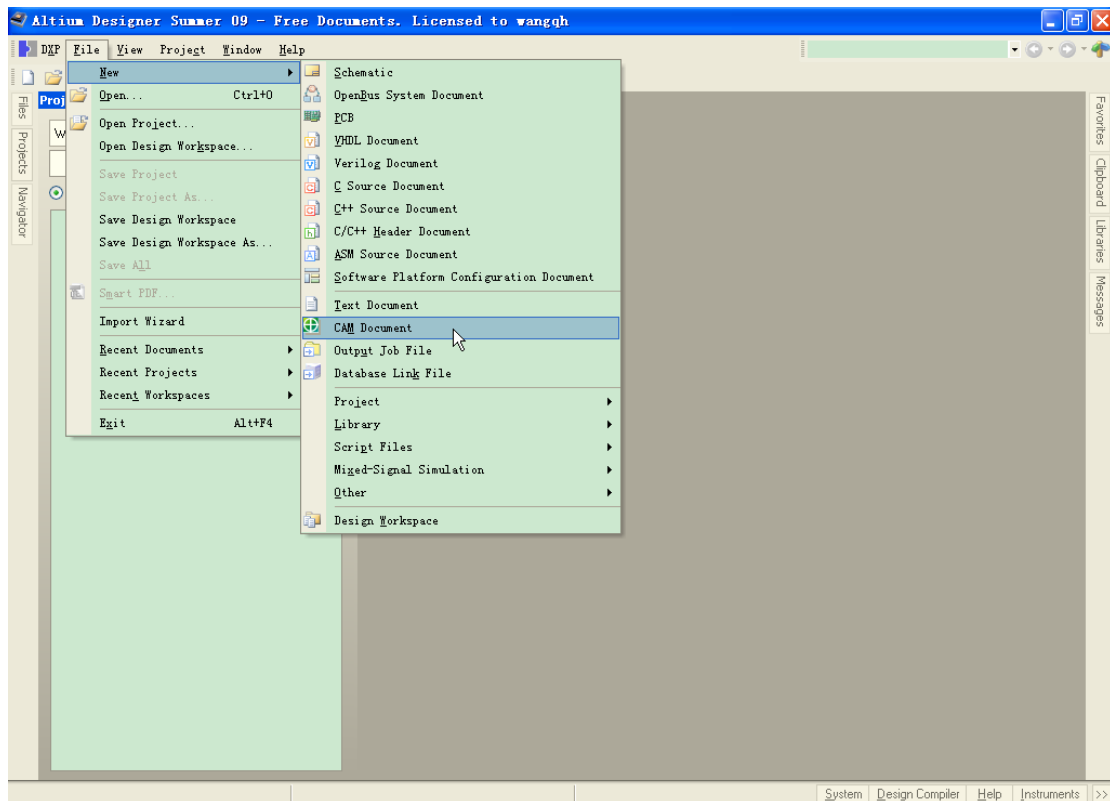


按默认设置点击 OK。最后将生产的文件整理为如下文件夹，将相应文件拷贝其中，为以下工作提供方便！

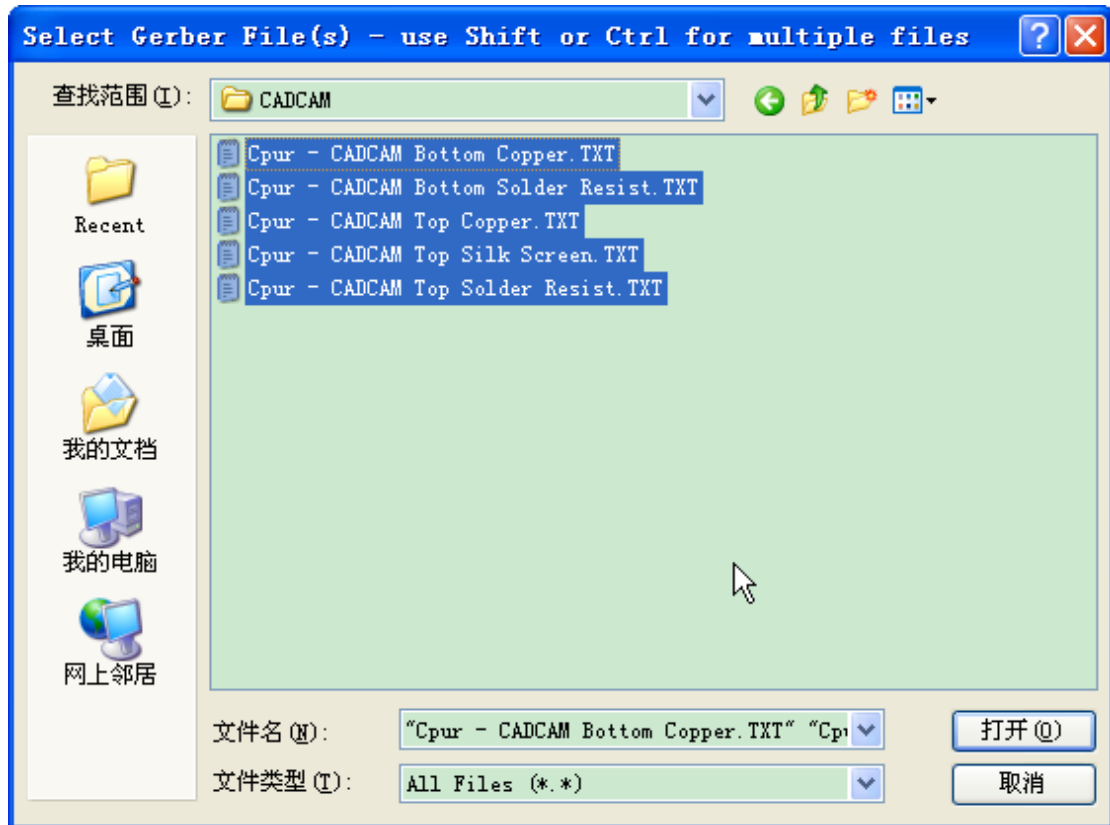




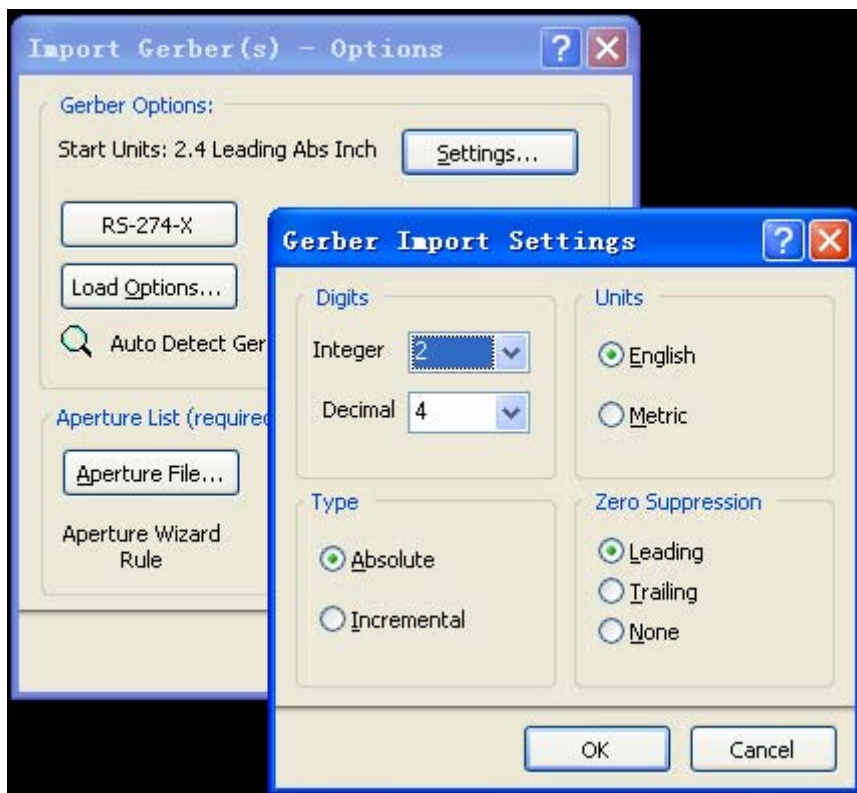
打开 Altium 软件首先需要新建一个 CAM Document



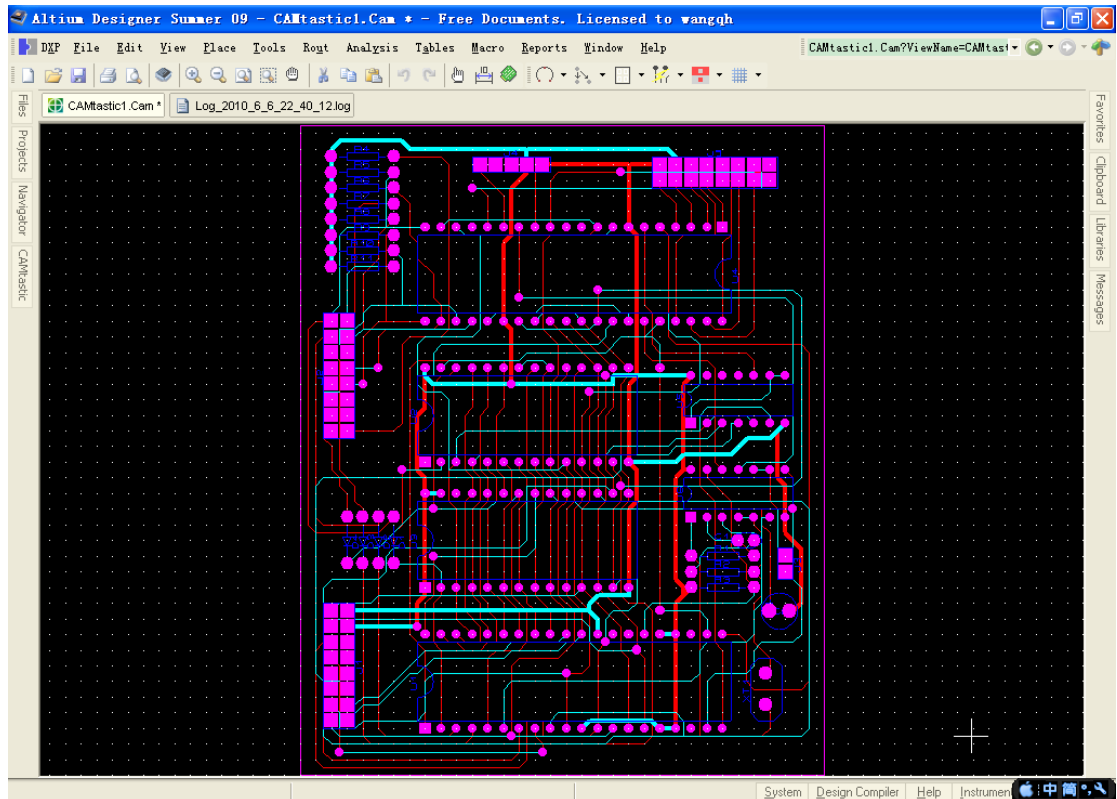
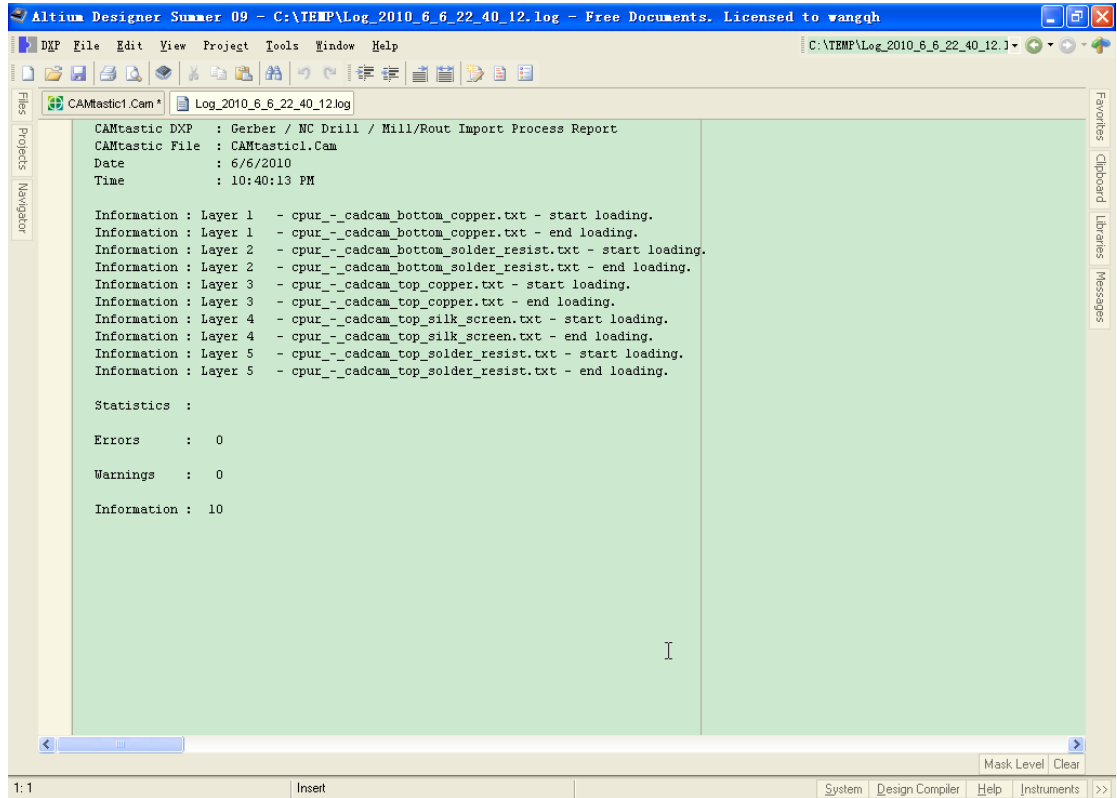
之后点击 File -> Import -> Gerber 导入 ARES 7 Professional 生成的 Gerber 文件



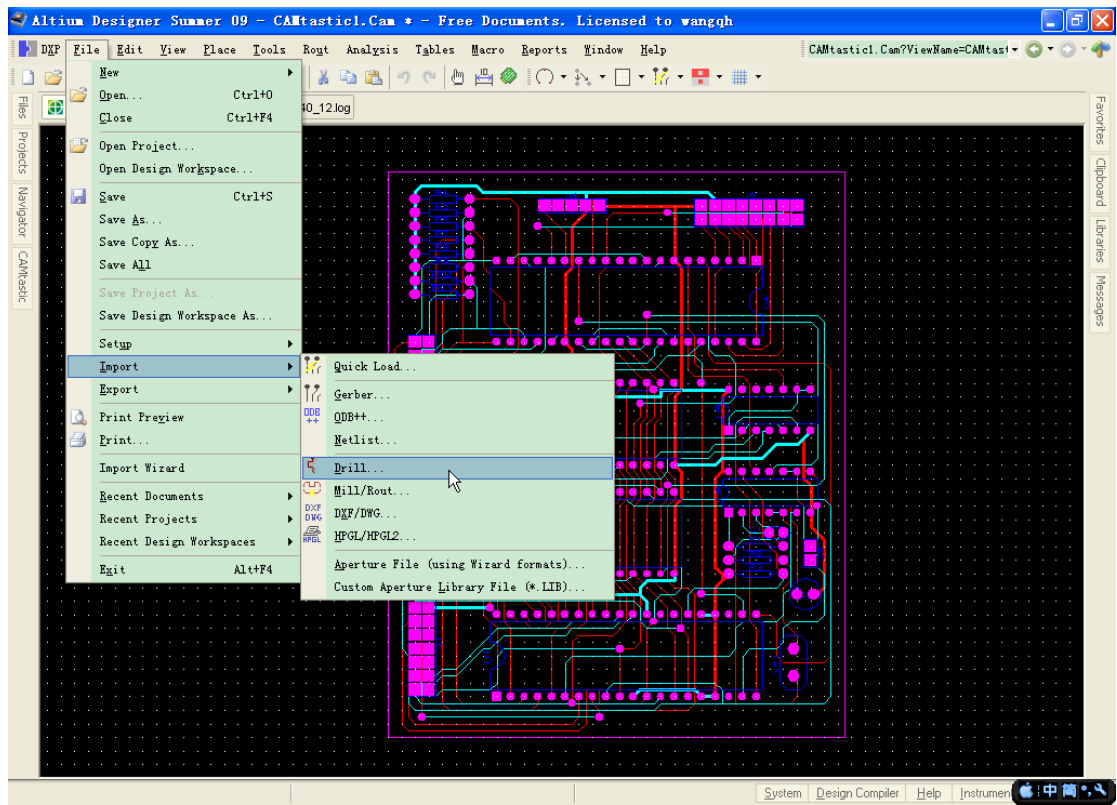
在弹出对话框按上述文件设置导入的 Gerber 文件相关内容



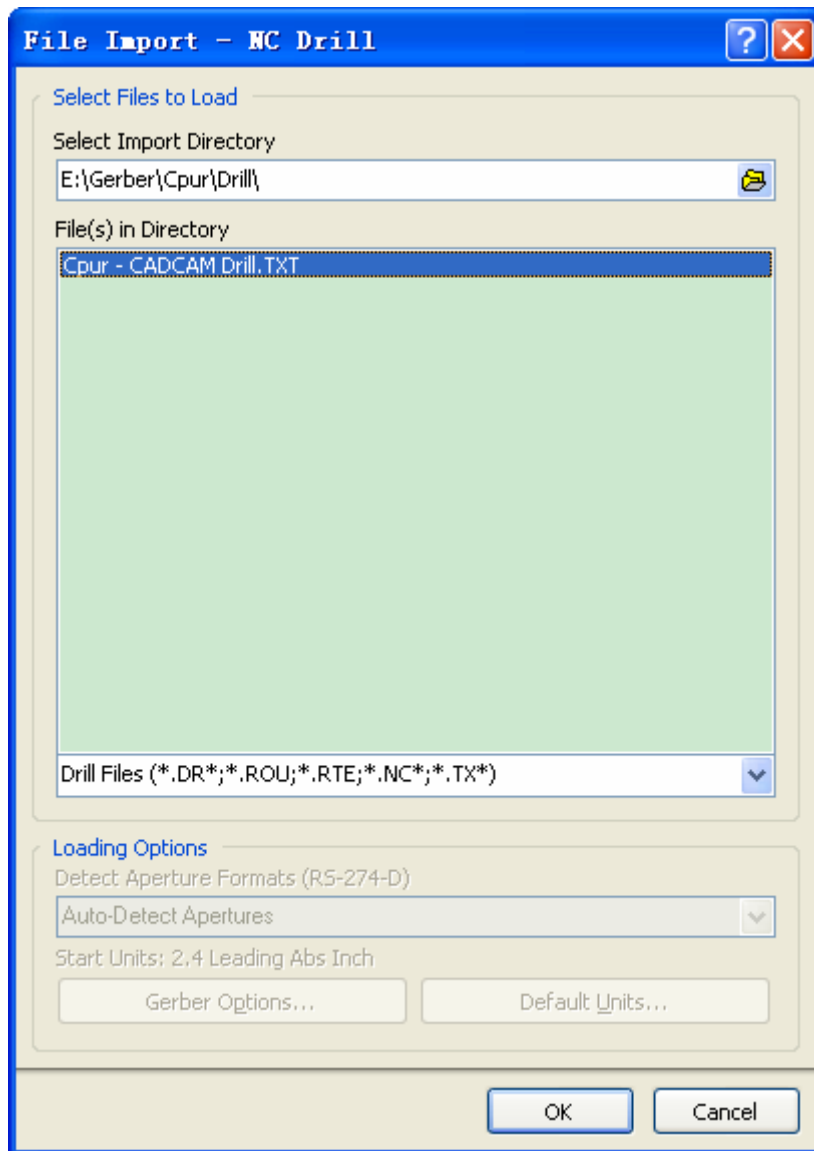
之后弹出日志及导入的效果，0 个错误，0 个警告！



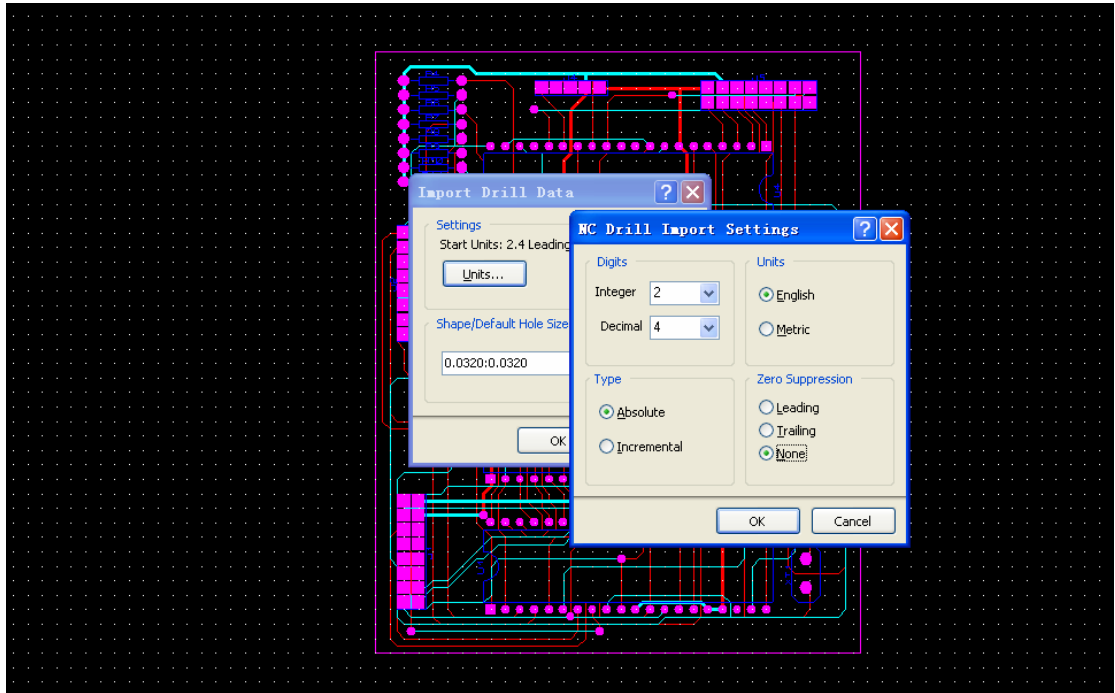
接下来我们要导入钻孔文件，选择 File -> Import -> Drill



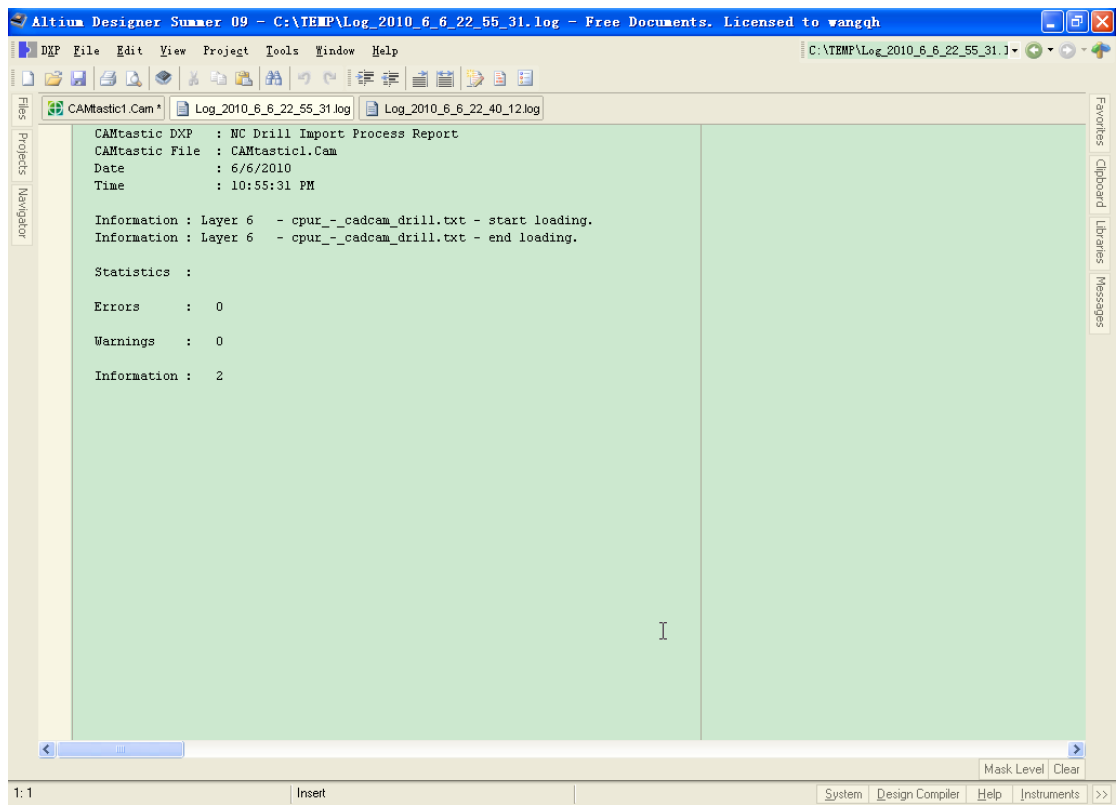
弹出 File Import - NC Drill



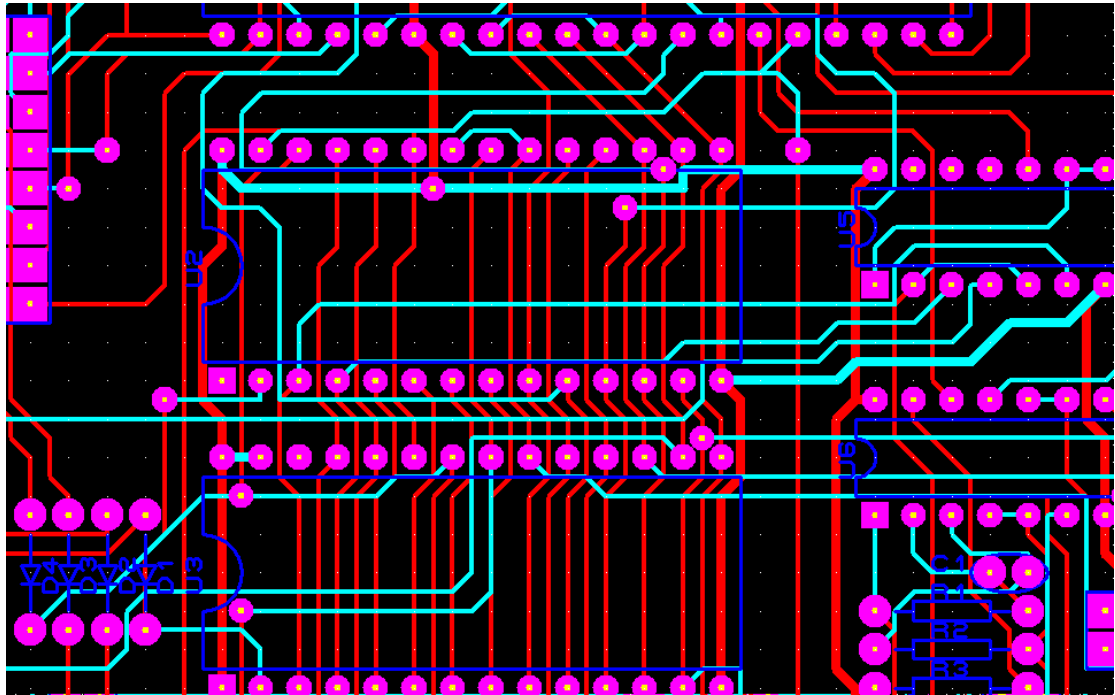
弹出 Import Drill Data 设置对话框，按照自述文件进行相关设置



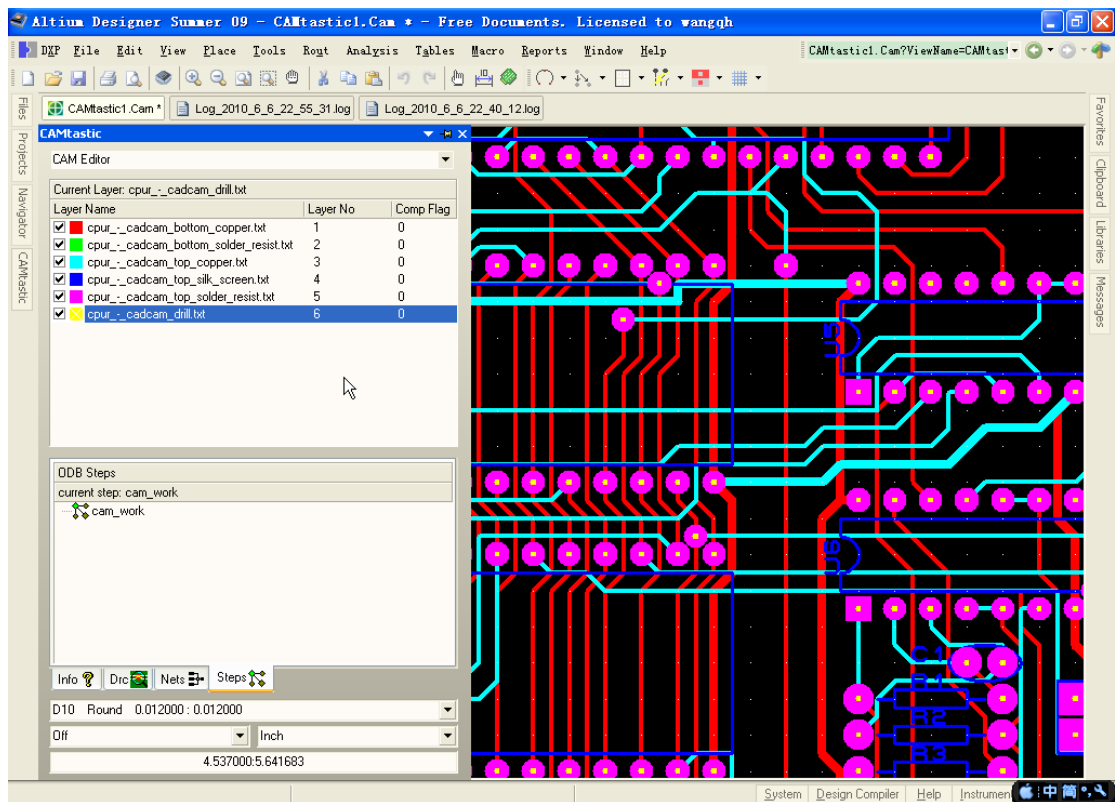
弹出日志对话框，同样是 0 个错误，0 个警告！



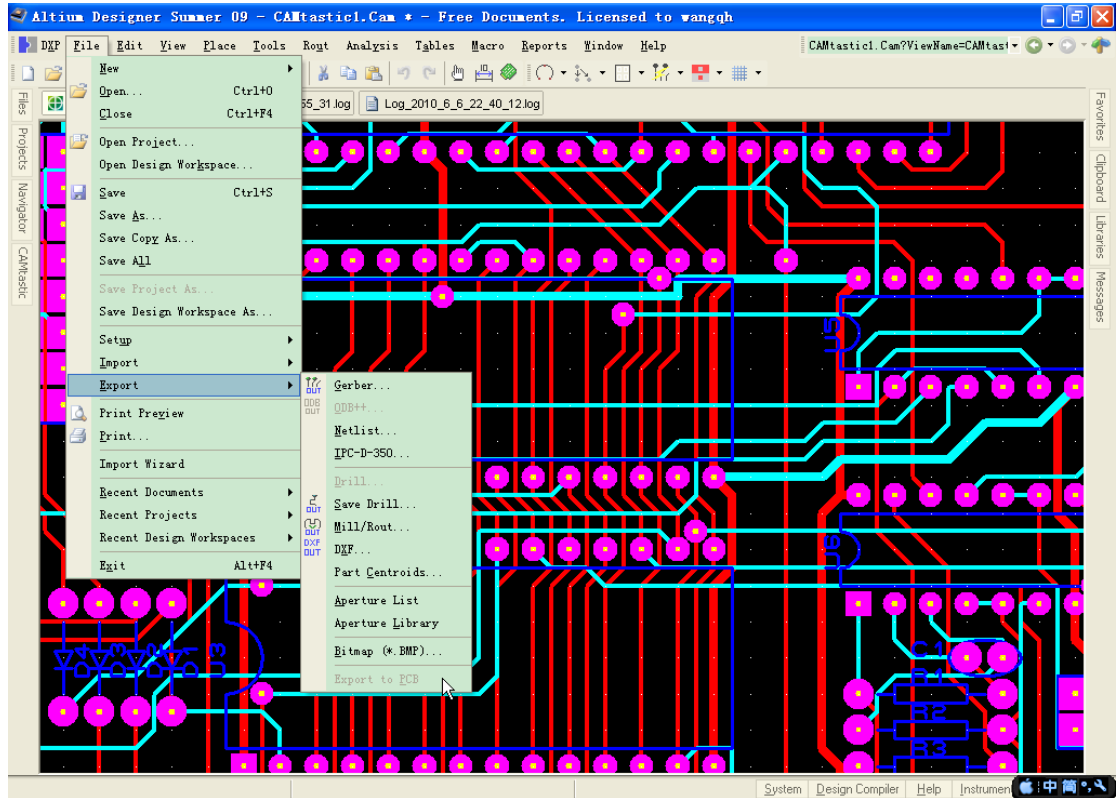
放大以后我们可以看到孔已经添加上了。



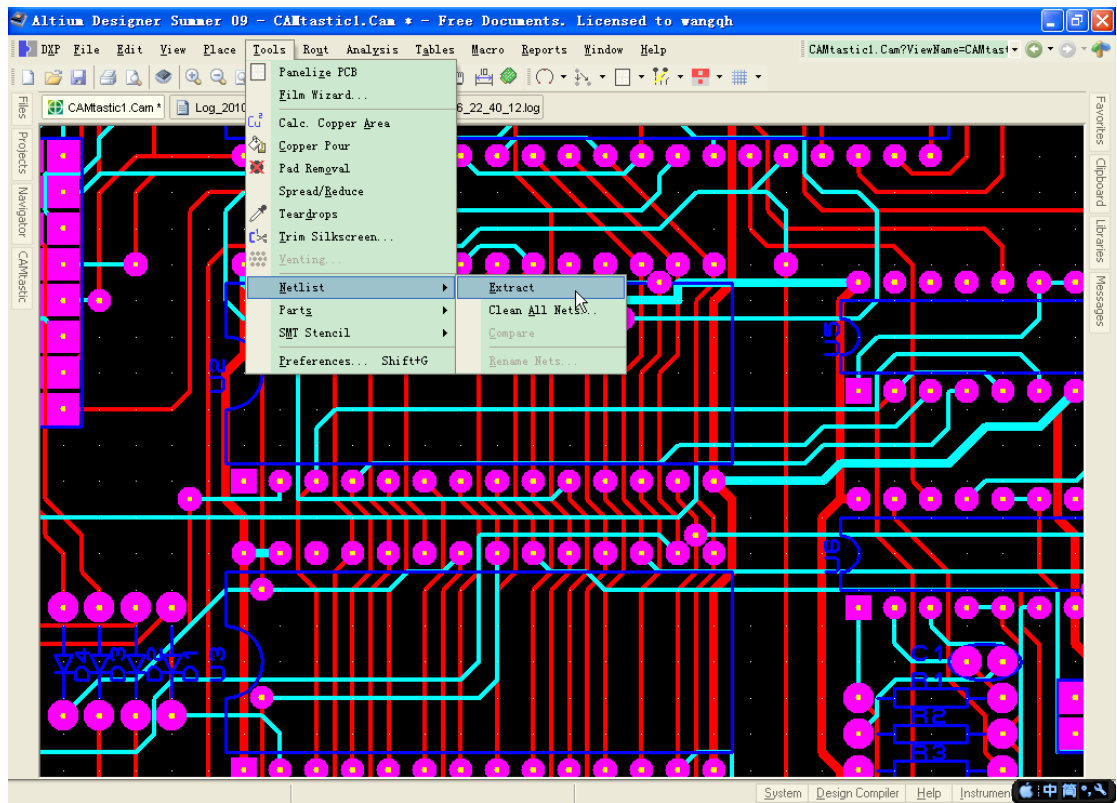
Altium 和其他看图软件一样，在 CAMtastic 菜单下可以切换看单层！



这样工做是否就可以输出 PCB 了呢，告诉你现在只进行了一多半，我们会看到输出菜单下的 Export to PCB 还是灰色的，因为我们还有一项更重要的工作就是为所有具有链接关系的层生成网络！

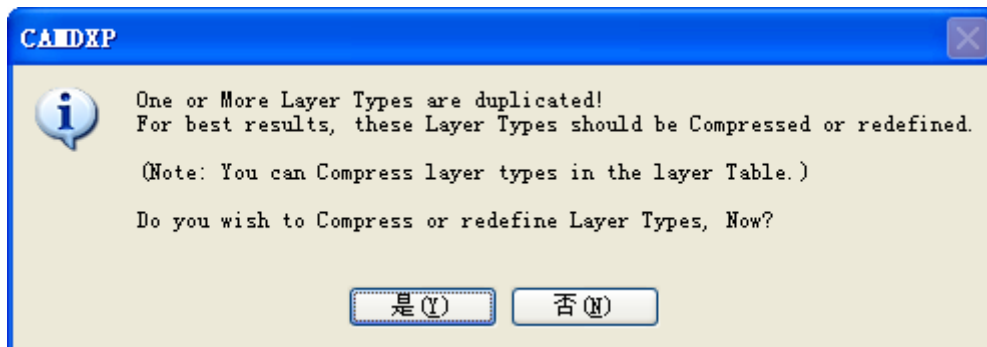


选择 Tools -> Netlist -> Extract 把具有链接关系的物体生成同一网络。

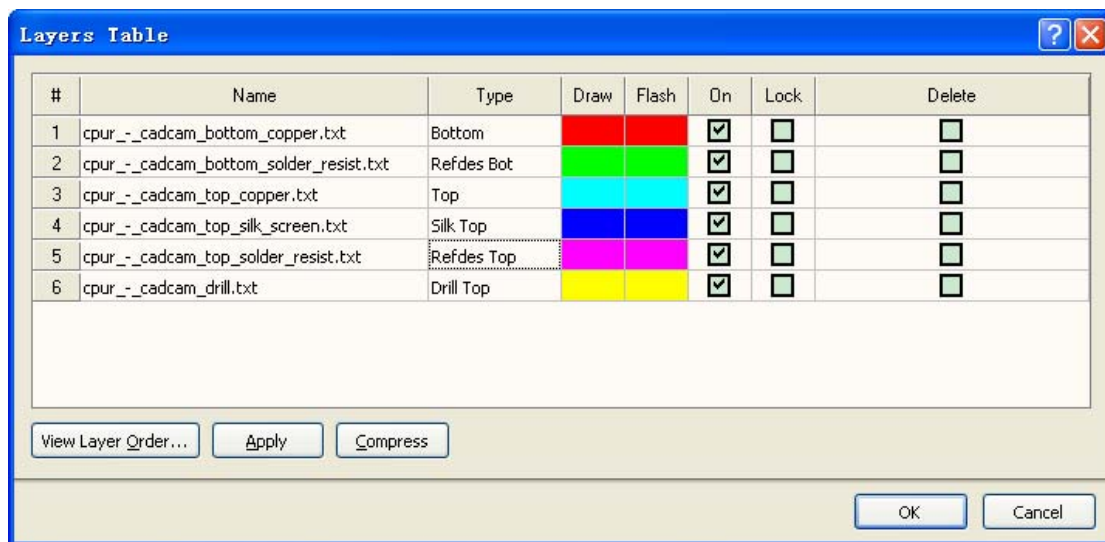




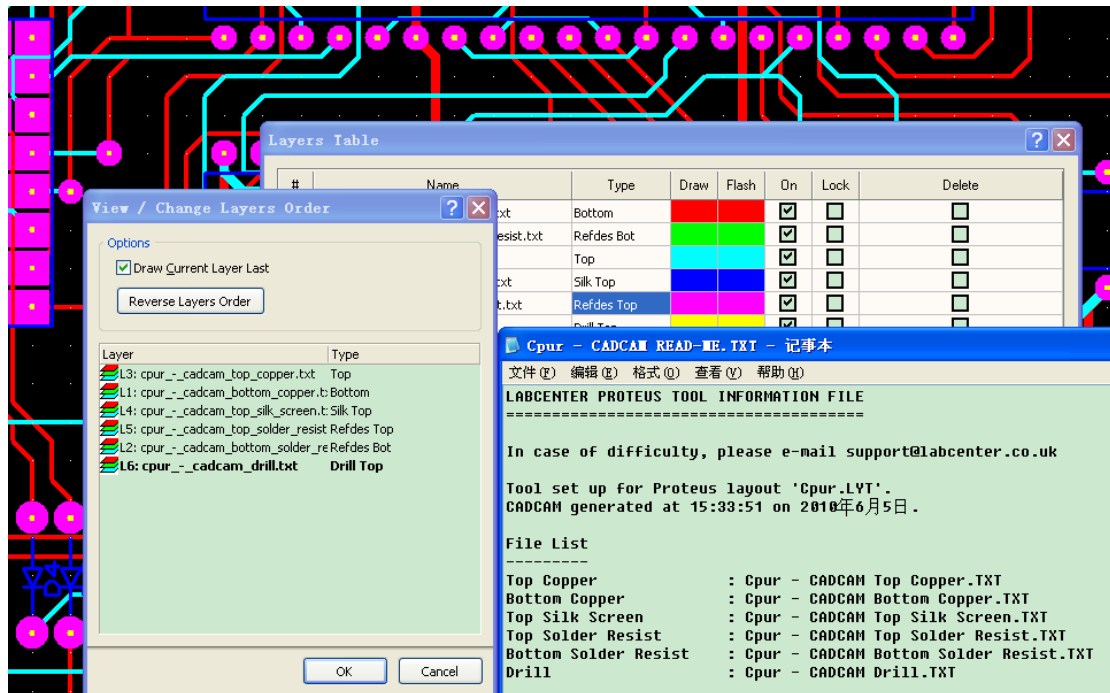
接下来的弹出的对话框困扰了我一天，索性先不弄了，后来第二天又捡起来，琢磨了大半天。弹出的对话框大意好像是一个或多个层的类型是重复的，需要压缩或重新定义。俺的E文很烂，不提也罢，要不然也不会动不动就卡住~哈哈！



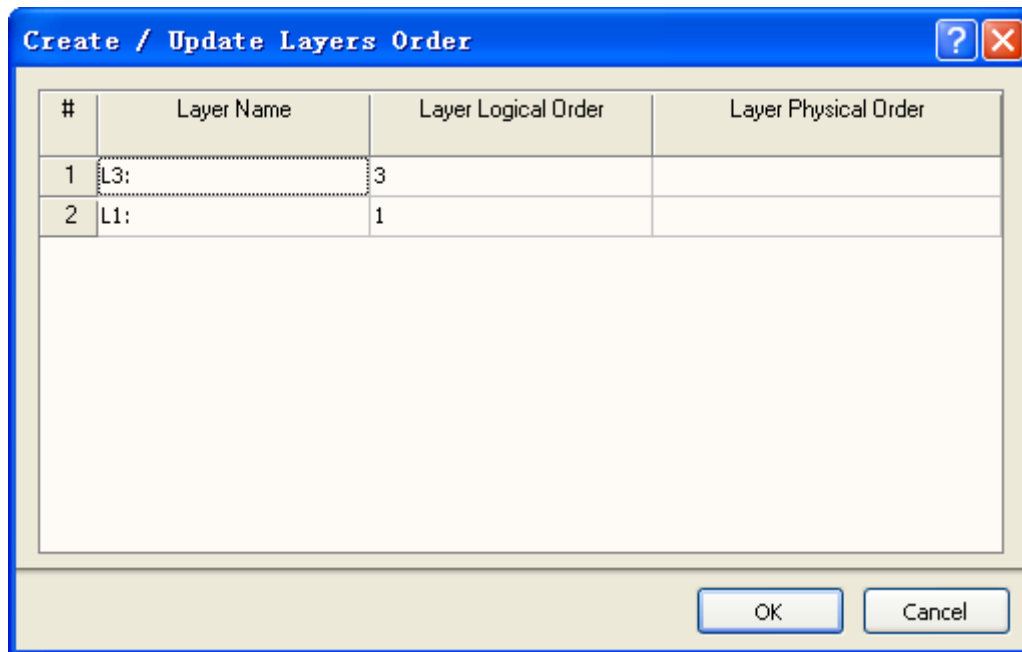
单击是，按照如下设置：



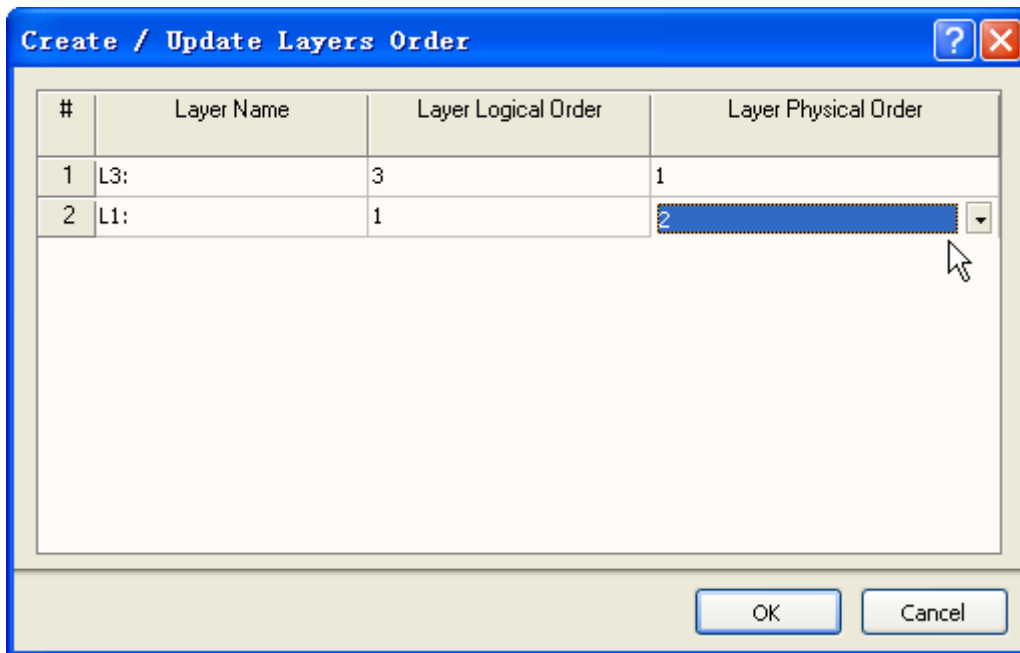
View Layer Order 要按照自述文件的排列顺序以拖拽的方式整理一下！



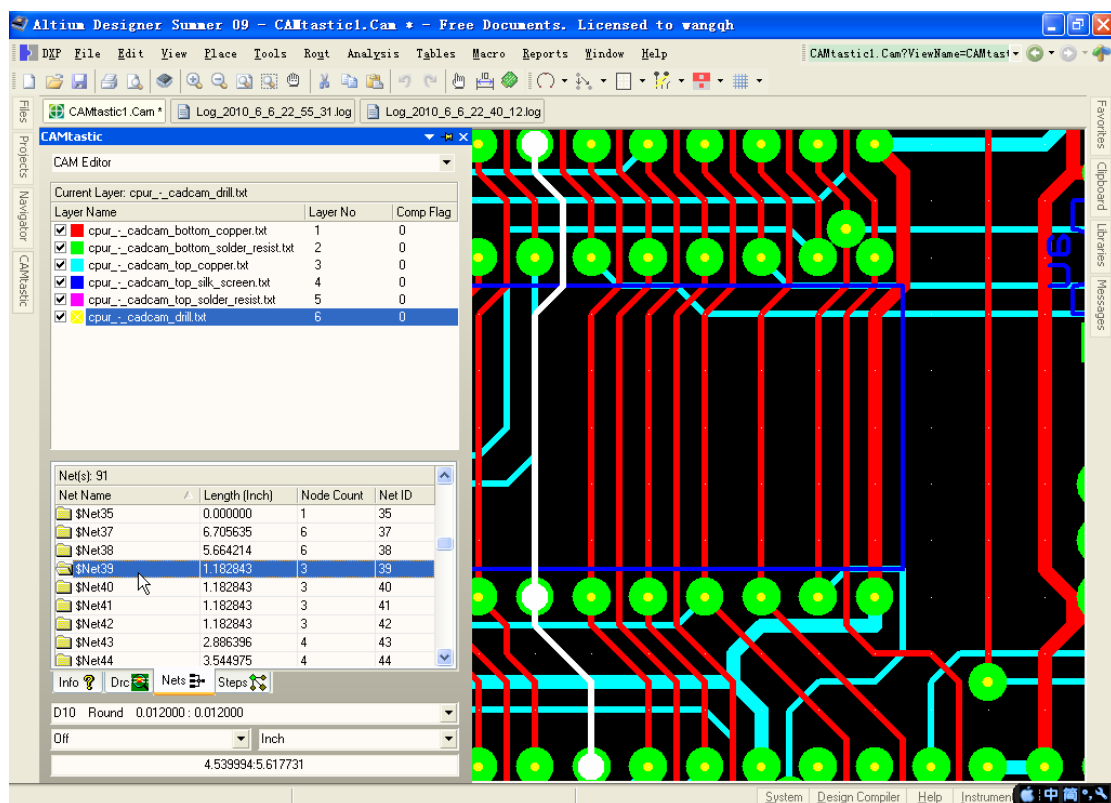
单击 OK 回到 Layers Table 单击 Apply 再单击 OK，之后又弹出创建与更新层次序对话框，所以这一块比较麻烦，会弄以后觉得没什么，第一次弄的我直晕，导入 99se/Altium 生成的 Gerber 绝对没有这些事！



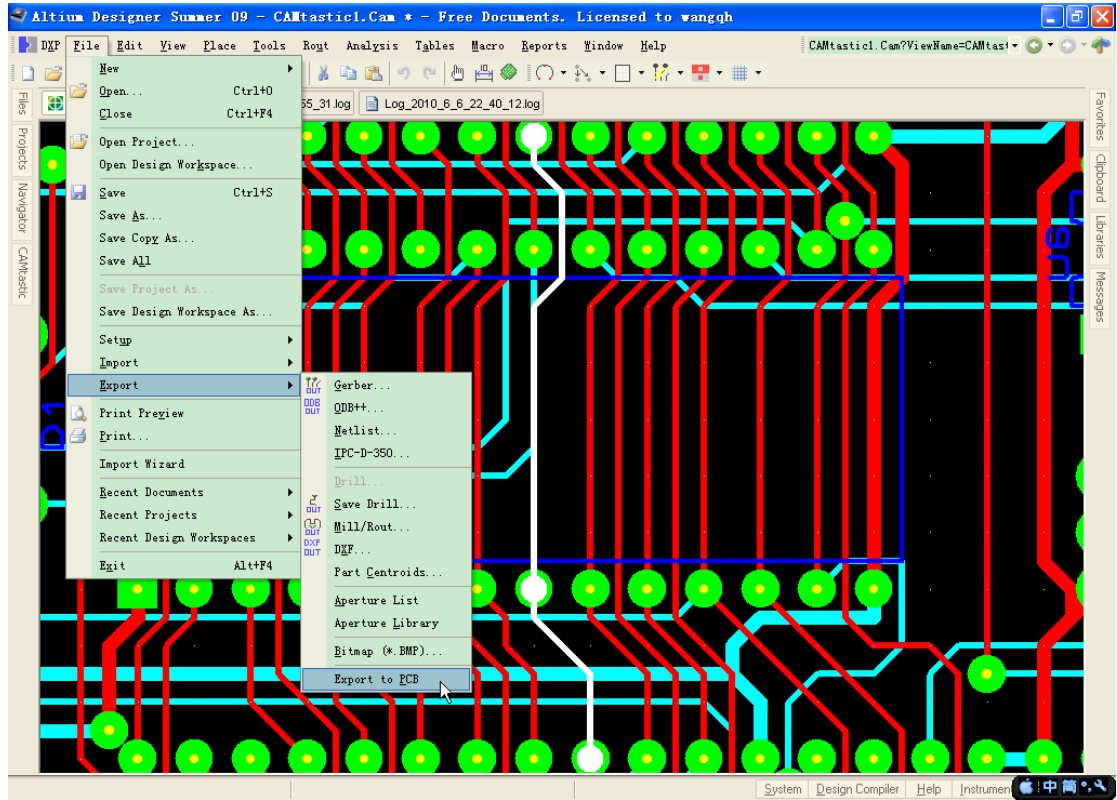
因为 L3 是顶层铜，L1 是底层铜这里要在 Layers Physical Order 下单击下面的表格设置对应的层面！



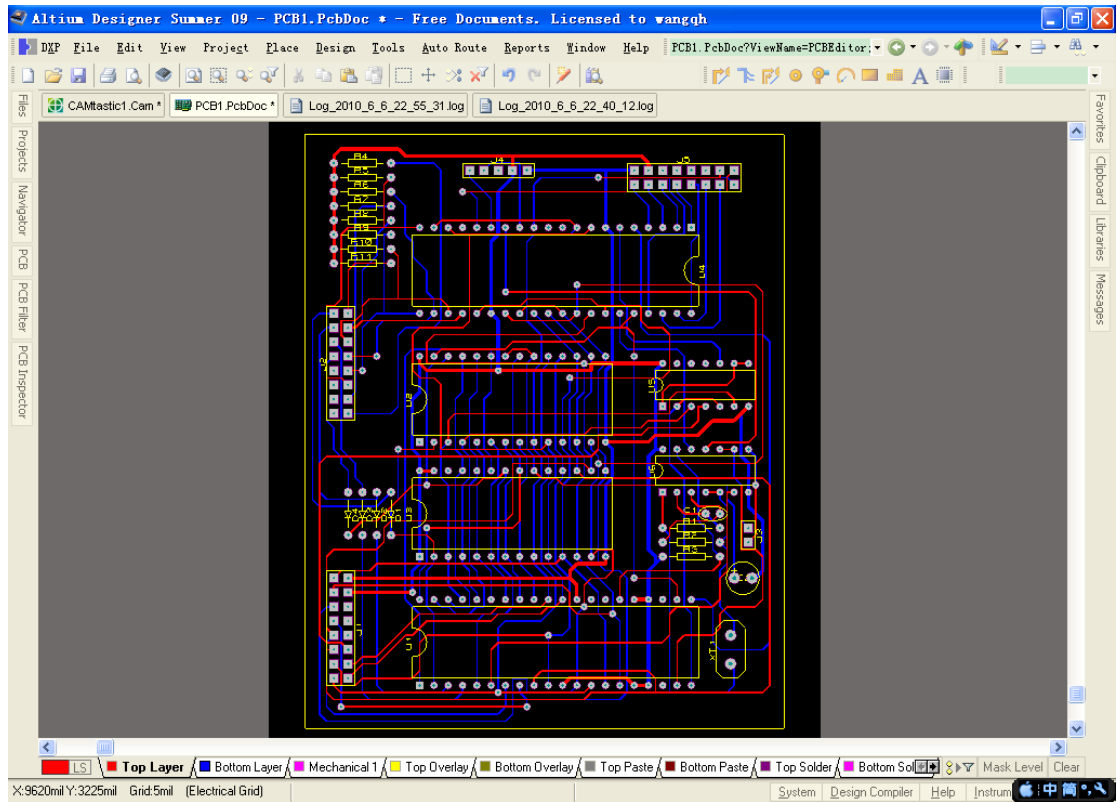
单击 OK 这一步总算完成了。生成网络后单击 CAMtastic 菜单下的相应网络，会在编辑框中高亮显示。



这回输出 PCB 菜单项已经变为可用状态！



完成后效果!



总算完成了，利用此法发可以将 ARES 7 Professional 喜欢的封装变成 Protel 的封装!