● 具有 32 个可编程 I/O 端口，一个全双工串行口，可利用两根 I/O 口线作为全双工的串行口，有四种工作方式，可以通过编程选定，而且编程串口通信信道；

● 内部 ROM 中开辟了四个通用工作寄存器区，共 32 个通用寄存器，以适应多种中断或子程序嵌套的情况；

● 中断系统是具有 8 个中断源、6 个中断矢量、2 级优先的中断结构；

● 堆栈位置是可编程的，堆栈深度可达 128 字节；

● 内部有一个由直接可寻址位组成的布尔处理机，在指令系统中包含了一个指令子集，专用于对布尔处理机的各位进行各种布尔处理，特别适用于控制目的和解决逻辑问题。

因此，该控制器可以很好的作为 USB 芯片的控制器。

3.2.4 FPGA 芯片

XC2S200 工作电压为 2.5V，可以达到 200MHz 工作频率，有以下的主要特点：

■ 密度最高达到 5292 逻辑单元或 20 万系统门；

■ 两种类型的片载 RAM(专用块和分散)；

■ 用于高速运算的专用进位逻辑和专用乘法器；

■ 带有时钟使能端和同步/异步的预置和清零端的寄存器/锁

■ 四个专用的具有高级时钟控制功能的延时锁定环(DLLs)；

■ 支持 16 种高性能的接口标准，完全兼容 PCI 总线。

通过这些主要功能可以很好的实现系统中的数据算法处理。

其主要由 IOB 接口、CLB 单元、专用 RAM 块(Block RAM)、时钟 DLL、通用的多级互连结构 5 个可配置的部分组成。其中 CLB 位于整个逻辑结构的中央部分，很容易与其它逻辑和布线单元进行连接。IOB 分布在逻辑单元和存贮器单元的四周，可方便快速地将内部信号连接到封装管脚上。在系统中采用了具有 208 个管脚、PQFP 封装的 XC2S200。

3.2.5 CPLD 芯片

XC9572XL 是 Xilinx 公司出品的一款 CPLD 芯片，该芯片具有 72 个宏单元，1600 个逻辑门，5ns pin-to-pin 的逻辑延迟，178MHz 的系统频率。系统中采用 VQFP 封装具有 64 个管脚的 XC9572XL。

3.2.6 SDRAM 芯片

HY57V641620 芯片是 Hynix 公司出品的 4M×16 bit 的 SDRAM。它具有 4 个 Bank，频率可以达到 100MHz 以上，它的管脚分为以下几类：