● 可通过软件控制与 USB 的连接；

● 采用 Good Link 技术的连接指示器，在通讯时使 LED 闪烁。

这些主要特点可以很好的与本系统的设计进行结合，除此之外它还具有良好 EMI 特性的总线供电能力、可编程的时钟频率输出、内部上电复位和低电压复位电路等方面的功能。

其功能框图如图 3-2 所示，

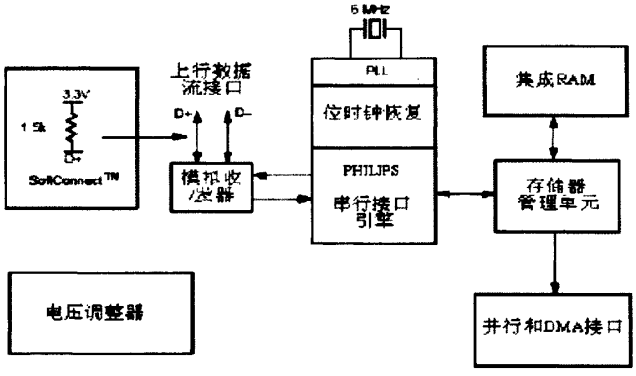

图 3-2 D12 的功能框图

D12 的端点适用于不同类型的设备，例如图像打印机海量存储器和通信设备端点可通过 Set Mode 命令配置为 4 种不同的模式，分别为：模式 0（Non-ISO 模式）非同步传输、模式 1（ISO-OUT 模式）同步输出传输、模式 2（ISO-IN 模式）同步输入传输、模式 3（ISO-IO 模式）同步输入输出传输。在本系统中用到了模式 0，模式 0 的端点分配如表 3-1 所示：

表 3-1 模式 0 端点分配表

端点数	端点索引	传输类型	端点类型	方向	最大信息包规格（字节）
0	0 1	控制输出 控制输入	默认	输出 输入	16 16
1	2 3	普通输出 普通输入	普通 普通	输出 输入	16 16
2	4 5	普通输出 普通输入	普通 普通	输出 输入	64^4 64^4

3.2.2 USB 主控制器芯片

Cypress 公司的 SL811HS 芯片是一款嵌入式的 USB 主机/设备控制器。SL811HS 在此系统中起到了 USB 主机控制器的作用。下面简要介绍与系统设计紧密相关的 SL811HS 的部分特性。

一、SL811HS 的功能特性及特点

SL811HS 的功能框图如图 3-3 所示。

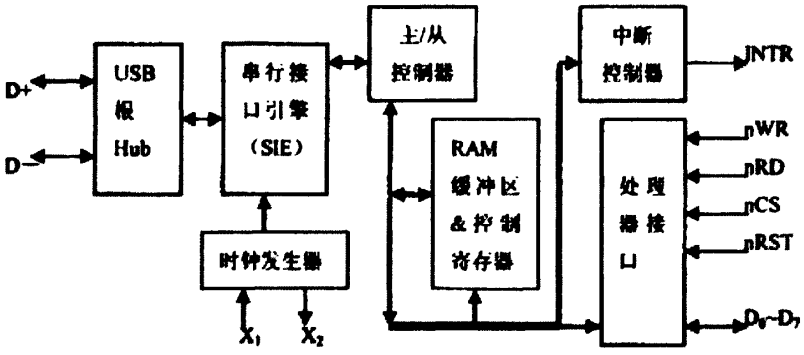

图 3-3 SL811HS 的功能模块框图

SL811HS 实现了 USB 主机结构中的第 1 个层次，即 USB 总线接口层的功能。其主/从控制器正是 USB 主机结构中的 USB 主机控制器部分。这里多了个“从”是因为 SLS11HS 也能够作为 USB 设备的控制器。SL811HS 的各功能模块简要介绍如下：

①SIE 用来实现数据并、串转换的任务。

②处理器接口提供了数据、地址和控制信号线，因而使得 SL811HS 能够和一般的单片机、DSP 等控制器进行通信，并受到 CPU 的控制。

③中断控制器通过检测各种 USB 总线的状态变化，以中断信号的方式报告给外部的核心 CPU。

④RAM 一方面提供了存储数据的缓冲区，另一方面又定义了各种寄存器用于控制 SL811HS，并对 USB 的各种状态进行检测。其实，数据缓冲区也是以寄存器的形式提供给外接 CPU 的。

⑤时钟发生器模块需要外接晶振来为整个 SL811HS 提供时钟。

⑥集成的根 Hub 提供 USB 设备的连接点。

基于这些功能模块，SL811HS 的主要特点如下[8]：

- 可作为 USB 主机或者是设备的接口控制器(本系统仅利用其 USB 主机控制器的功能，USB 设备的接口控制器功能由 D12 实现)
- 支持 USB 协议 1.1，提供全速和低速 2 种 USB 总线速度方式
- 片上集成了 SIE、单端口根 Hub、USB 收发器和 256 字节的 SRAM
- 3.3V 工作电压，接口兼容 5V 电平
- 硬件自动产生帧起始包 SOF 和 CRC5/16 校验。

二、SL811HS 芯片引脚分布

SL811HS 有 28 引脚的 PLCC 和 48 引脚的 TQFP2 种封装形式。48 引脚的分布如图 3-4 所示。

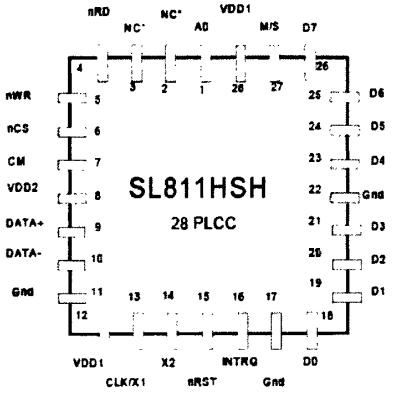

图 3-4 SL811HS 引脚分部图

其中，与系统设计相关的引脚共有 28 个，其余 20 个是 NC。下面对 28 个有效引脚作归类说明。

- 电源供给引脚:共有 6 个引脚，分别是 1 个 USB 地线引脚 USB Gnd，2 个地线引脚 GND，2 个 3.3v 电源输入引脚 V_{DD}，1 个 USB 收发器模块 3.3V 电源输入引脚 V_{DD1}。
- CPU 接口引脚:共有 12 个引脚，分别是 8 个数据信号引脚 D_0～D_7， 1 个写有效信号 nWR，1 个读有效信号 nRD，1 个片选信号 nCS，1 个地址信号 A0.
- 时钟模块引脚:共有 3 个引脚，分别是 1 个时钟输入引脚 CLK/X,，1 个输出引脚 XZ，1 个时钟模式选择引脚 CM。
- USB 数据引脚:共有 2 个引脚，分别是连接 USB 数据信号 D+的 Data+和连接 USB 数据信号 D-的 Data-。
- 工作模式引脚:共有 1 个引脚，即用于选择 SL811HS 工作在主机或者设备状态的 M/S。
- 中断请求引脚:共有 1 个引脚，即高电平有效的 INTRQ。SL811HS 用这个引脚来向外部核心 CPU 请求中断处理。
- 系统复位引脚:共有 1 个引脚，即 nRST。
- DMA 方式引脚:共有 2 个引脚，均用在 SL811HS 作为设备控制器的时候。一个是 nDACK，用于确定是否采用外接 DMA 控制器;另一个是 nDRQ，用于向外接的 DMA 控制器发送请求信号。

三、SL811HS 的寄存器介绍

与 ISP1581 类似，CPU 对 SL811HS 的状态进行检测和控制等的操作也是基于寄存器实现的。SL811HS 片内带有 256 字节的 RAM，其片内寻址范围为 0x00～0xFF。通过接口，CPU 可以对这些内容进行访问。其中低地址的 16 个字节是 SL811HS 定义的寄存器，其余的 240 字节是存储缓冲区。

USB-A Host 和 USB-B Host 是 2 套完全并行的寄存器，它们的功能和结构完全相同。这样安排是为了实现“乒乓(Ping-Pang)”的数据处理机制，两套寄存器可以交替操作，其中一套正在被配置的时候，另一套可以进行数据传输，这样就提高了处理数据的速率。

3.2.3 单片机

AT89S52 是 Atmel 公司推出的一款 8 位 CMOS、兼容 MCS-51 微控制器。它具有以下优点：

- 内部程序存储器为 4KB Flash RAM，支持在线系统编程（ISP）1000 次擦写周期，内部数据存储器容量 128B(不包括专用寄存器)，外部数据存储器寻址空间 64KB，外部程序存储器寻址空间 64KB;
- 有 2-3 个 16 位定时/计数器，三级程序加密;