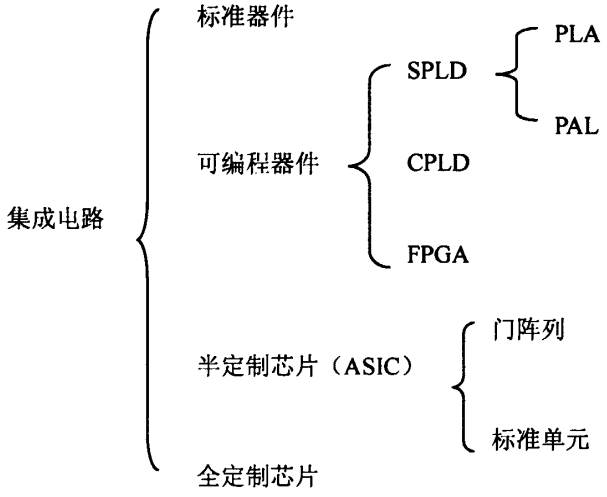
立 FAT 表，命令与 U 盘建立联系，并在 USB 主机体系中并实现查找文件、写文件和读文件等一系列功能。

2.2 FPGA 技术

自 20 世纪 70 年代初人们把一个简单的微处理机集成到一个芯片至今，集成电路技术有了突飞猛进的发展。随着晶体管线宽越来越细(nm 级)。每平方厘米可制作的晶体管数量越来越多，其结果是一个芯片上可集成的晶体管数量越来越多。按照晶体管的数量，我们可以把集成电路作如下分类：



2.2.1 半定制芯片 ASIC

ASIC 是 Application Specific Integrated Circuit 的简称，直译为专用集成电路。顾名思义，它是面向专门用途的电路，以此区别标准电路，通用存储器，通用微处理器等电路。目前在集成电路界，ASIC 被认为是用户专用集成电路，也就是说它是根据某一用户的特定需求，能以较低研制成本、较短的交货周期供货的全定制、半定制集成电路。ASIC 的概念早在 20 世纪 60 年代就已有人提出，但由于当时自动化设计程度低，工艺基础、市场和应用条件均不具备，因而没有得到相应的发展。20 世纪 80 年代后，随着半导体集成电路的工艺技术，设计技术的飞速发展，使得那些通用的、标准的集成电路已不能完全适应电子系统的急剧变化和更新换代，这为 ASIC 的大量应用提供了契机。目前 ASIC 在总的 IC 市场中的占有率已达 1/3，在整个逻辑电路市场的占有率已超过一半[6]。与标准集成电路相比，ASIC 在构成电子系统时具有以下几个方面的优越性:

1.体积小、重量轻、功耗低

2.系统整合效率高，外部连线少

3.增强了电路设计的保密性，ASIC 相对用户来说相当于一个“黑匣子”，设计不易被盗拷

4.产品大批量应用时，可显著降低系统成本

ASIC 在半导体的设计制作方法上，属于逻辑类的制作，它有别于一般的记忆体制作方法。在 ASIC 电路设计与制作方式上，一般可采用下列四种方式。

2.2.1.1 门阵列

门阵列(Gate Way)是最早开发并得到广泛应用的 ASIC 设计技术，它是在一个芯片上把逻辑门(实际上只需要一种与非门 NAND 就够了)排列成阵列的形式，严格的讲是把含有若干个器件的单元排列成阵列形式。门阵列设计法又称“母片”法，母片是 IC 工厂按照一定规格事先生产的半成品芯片。母片上已制作了大量的规则排列的单元，用户再根据需求加上数层光罩(通常为三层或四层)来构成各个单元之间的连线关系，以达成所需的逻辑电路设计需求。这种制作方式的设计一般是在 IC 厂家提供的电路单元库基础上进行的逻辑设计，而且门阵列设计软件一般都具有较高的自动化水平，能根据电路的逻辑结构自动调用库单元中的版图，自动布局布线。因此，设计者只需掌握很少的集成电路知识，设计过程简便，设计制造周期短、设计成本低。但由于其受限于所选母体的限制，它并不利于设计高性能的芯片。

2.2.1.2 标准单元

标准单元(standard Cell)设计法又称库单元法，它以精心设计好的标准单元库为基础。设计时事先设计(包括布线)好若干种逻辑门，放在标准单元库中。设计时再根据需要选择库中的标准单元构成电路，然后调用这些标准单元的版图，并利用自动布局布线软件完成电路到版图一一对应的最终设计。标准单元的设计制作方式，可使单价之成本降低。通常在设计中，如果需要在 ASIC 中整合入 RAM 或 ROM 时，一般就采用标准单元的方式来降低电路所占用的晶圆面积。由于标准单元库的投资较大，而且芯片的制作需要全套的原模版和全部工艺过程，因此生产周期及成本均比门阵列法高，所以它比较适用于性能指标较高而生产批量又大的芯片设计。

2.2.1.3 单元基础阵列

单元基础阵列(CBA，Cell Base Array)制作方式是综合 Gate Array 和 standard Cell 的特点所构成。单元基础阵列的制作方式，将设计的逻辑电路中的不同模块，均以单元(Cell)的方式来建立。因此，如果需要改变某一个模块中的电路设计时，只需更改那一个相对应单元(Cell)的光罩即可。所以以 CBA 的方式来制作 ASIC 时，可将一些固定不变的单元(Cell)，以固定的光罩来制成，而将可变化的电路设计部分以某一些另外的光罩来构成。

2.2.1.4 全定制

全定制(Fully Customize)的 ASIC 制作方法是一种基于晶体管级的设计方法，它完全以客户所委托的电路设计要求为参考量，将电路做成最佳的整合，以得到一个高速度、低功耗和省面积的最优的解决方法，但设计的周期一般很长，设计成本很高，因此只适于对性能要求很高(如高速芯片)或批量很大的芯片(如存储器、通用芯片等)。

2.2.2 可编程逻辑器件

在数字电子系统领域，存在三种基本的器件类型:存储器、微处理器和逻辑器件。

存储器用来存储随机信息，如数据表或数据库的内容。微处理器执行软件指令来完成范围广泛的任务，如运行数字处理程序或视频游戏。逻辑器件提供特定的功能，包括器件与器件间的接口、数据通信、信号处理、数据显示、时序和控制操作、以及系统运行所需要的所有其它功能。

其中逻辑器件又分类两大类:固定逻辑器件和可编程逻辑器件(PLD)。

固定逻辑器件中的电路是永久性的，它们完成一种或一组功能，一旦制造完成，就无法改变。

可编程逻辑器件(PLD，Programmable Logic Device)是 20 世纪 70 年代发展起来的一种新兴逻辑器件，是目前数字系统设计的主要硬件基础。与标准器件不同，可编程逻辑器件可以实现用户设计的逻辑电路。这种芯片内部有大量的逻辑门或基本的通用功能模块以及可编程的“开关”(熔丝)。设计人员利用价格低廉的软件工具对这些开关进行快速编程开发、仿真和测试，再将设计编程到器件中，就可以实现逻辑门或功能模块的不同连接，以实现用户的逻辑电路。便可立即在实际运行的电路中对设计进行测试。

采用可编程逻辑器件的另一个关键优点是在设计阶段中客户可根据需要修改电路，直到对设计工作感到满意为止。这是因为可编程逻辑器件都是基于可重写的存储器技术。因此要改变设计，只需要简单地对器件进行重新编程。一旦设计完成，客户可立即投入生产。

2.2.2.1 SPLD

最早的PLD器件只有20和24个管脚，后来人们将其命名为Simple PLD(SPLD，简单程逻辑器件)。它包含可编程逻辑阵列(PLA，Programmable Logic Array)和可编程阵列逻辑(PAL，Programmable Array Logic)两种。

PLA 是 PLD 中最早的产品。它采用与阵列、或阵列(实质是 NMOS 类型的晶体管)来构造，每个 NMOS 晶体管的下面是一个可编程的晶体管，它实际上是一位可擦除的 EEPROM(electrically-erasable programmable read-only memory)。PLA 可以被包含在大规模的电路设计中，但由于其器件内部资源利用率低，现在已不常用了。