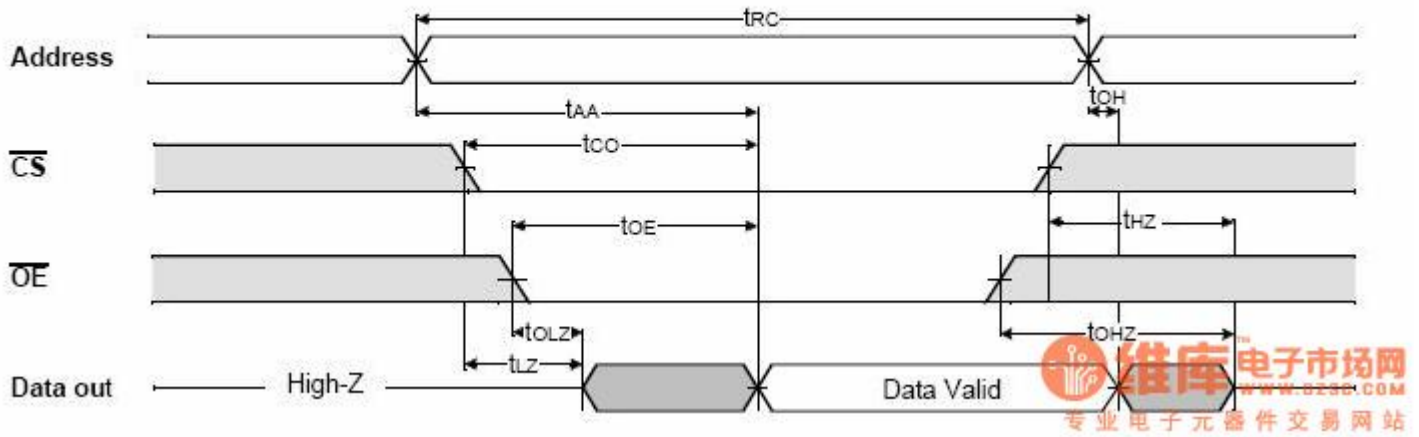


如何看时序图

<http://bbs.armavr.com/> ARM-AVR 嵌入式开发论坛

时序时序，就是按照一定的时间顺序给出信号
就能得到你想要的数数据，或者把你要写的数数据写进芯片；
举个 KM62256（三星的一种存储器）读数据的例子：

TIMING WAVEFORM OF READ CYCLE(2) ($\overline{WE}=V_{IH}$)



先给地址，地址保持的最短时间是： t_{rc} ；
再给 CS 片选；片选滞后地址的最短时间可以算出来；
再给 OE（读信号）；同样滞后的最短时间也可以算出来；
数据线上本来是高阻态；
这时，滞后 OE 一段时间之后，数据输出，直到数据有效输出并保持一段时间；
然后 OE 变高；
然后 CS 变高；
然后改变地址；
这时数据仍然保持一段时间有效；然后无效；然后高阻；
你找一个 KM62256（三星的一种存储器）看懂了，其它的芯片也都差不多了；

时间参数参考下图：

AC CHARACTERISTICS(V_{CC}=4.5~5.5V, KM62256C Family : T_A=0 to 70°C, KM62256CE Family : T_A=-25 to 85°C, KM62256CI Family : T_A=-40 to 85°C)

Parameter List		Symbol	Speed Bins				Units
			55ns		70ns		
			Min	Max	Min	Max	
Read	Read cycle time	t _{RC}	55	-	70	-	ns
	Address access time	t _{AA}	-	55	-	70	ns
	Chip select to output	t _{CO}	-	55	-	70	ns
	Output enable to valid output	t _{OE}	-	25	-	35	ns
	Chip select to low-Z output	t _{LZ}	10	-	10	-	ns
	Output enable to low-Z output	t _{OLZ}	5	-	5	-	ns
	Chip disable to high-Z output	t _{HZ}	0	20	0	30	ns
	Output disable to high-Z output	t _{OZH}	0	20	0	30	ns
	Output hold from address change	t _{OH}	5	-	5	-	ns
Write	Write cycle time	t _{WC}	55	-	70	-	ns
	Chip select to end of write	t _{CW}	45	-	60	-	ns
	Address set-up time	t _{AS}	0	-	0	-	ns
	Address valid to end of write	t _{AW}	45	-	60	-	ns
	Write pulse width	t _{WP}	40	-	50	-	ns
	Write recovery time	t _{WR}	0	-	0	-	ns
	Write to output high-Z	t _{WHZ}	0	20	0	25	ns
	Data to write time overlap	t _{DW}	25	-	30	-	ns
	Data hold from write time	t _{DH}	0	-	0	-	ns
End write to output low-Z	t _{OW}	5	-	5	-	ns	