

BU9792FUV

36SEG * 4COM LCD Segment Driver

ONLY FOR GETSOON

Rev. 0.3

11. Jan 2007

目录

1. 命令・数据的传送方法	6
1.1 Acknowledge	6
1.2 Command 的传送方法	7
1.2 显示数据的写入和传送方法	7
本 LSI 内置了容量为 $20 \times 4 = 80\text{bit}$ 的显示数据 RAM (DDRAM)。	7
2. OSCILLATOR	8
3. LCD Driver Bias Circuit	8
4. Blinker timing generator	13
5. 初始化顺序	13
6. Reset 初始状态	13
7. 外围部品	14
7.1 使用 CONTRAST 调整功能时	14
不使用 CONTRAST 功能时	15
8. 命令的详细说明	16
○ Mode Set (MODE SET)	16
○ Address set (ADSET)	16
Display control (DISCTL)	17
○ Set IC Operarion (ICSET)	18
○ Blink control (BLKCTL)	19
○ All pixel control (APCTL)	19
9. 显示数据例子	20
10. Start sequence 例	21
修改历史	29

结 构	单片硅集成电路
品 名	BU9792FUV
外形尺寸图	参照图 4
功 能	字段式液晶显示用 LCD 驱动
特 点	<ul style="list-style-type: none">○ 液晶驱动输出： Common 输出 4 线 Segment 输出 36 线○ Display data RAM (DDRAM) 内置 内置 RAM 容量： 36*4 =144 bit○ 2 线串行接口 (SCL, SDA)○ 内置振荡电路○ 液晶驱动电源电路 1/2 , 1/3 Bias 1/4 Duty 内置 Buffer AMP○ 不需外置部品○ 低功耗设计○ 搭载等待模式○ 内置上电复位电路○ 搭载闪烁功能○ 工作电源电压： 2.5~5.5V

◎ 没有耐放射线设计。

- 本资料记载的内容可能涉及带外汇及外国贸易管理法的某些方面在处理时请注意 (设计, 制造, 使用的技术)。
- 本产品是为了特定的机器, 装置而设计的专用品, 请使用者自己判断本品是否符合外汇法的条款。

使用上的注意事项

在应用推荐经过试验的应用电路的例子时, 请更好的确认他的特性。

在改变所使用外围电路的常数时, 不仅仅要考虑它的静态特性, 还有外置元器件的过渡性以及芯片的误差等问题所决定的极限值。同时, 本公司还无法确认是否取得了专利。

本产品适用于普通的电子器械。

在要求用于高性能的产品, 直接危害到人体生命的故障或误操作的情况下, 在使用前请先向本公司的营业窗口咨询。

本规格书上所列举的应用电路等根据产品特性及功能来开发的。本公司确保其品质。

但是, 因为使用不当及涉及到工业专利的各种问题, 本公司概不负责。

方框图

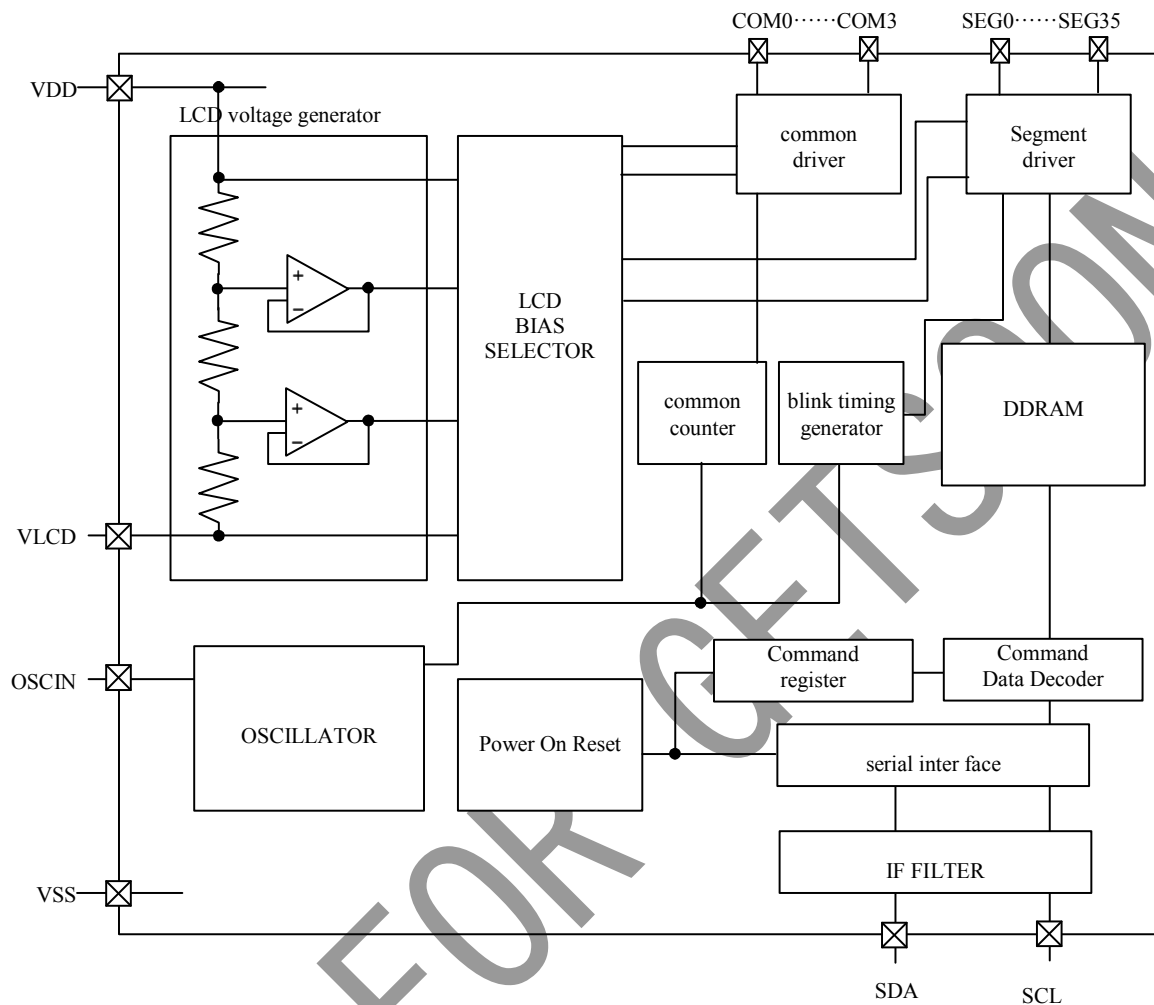
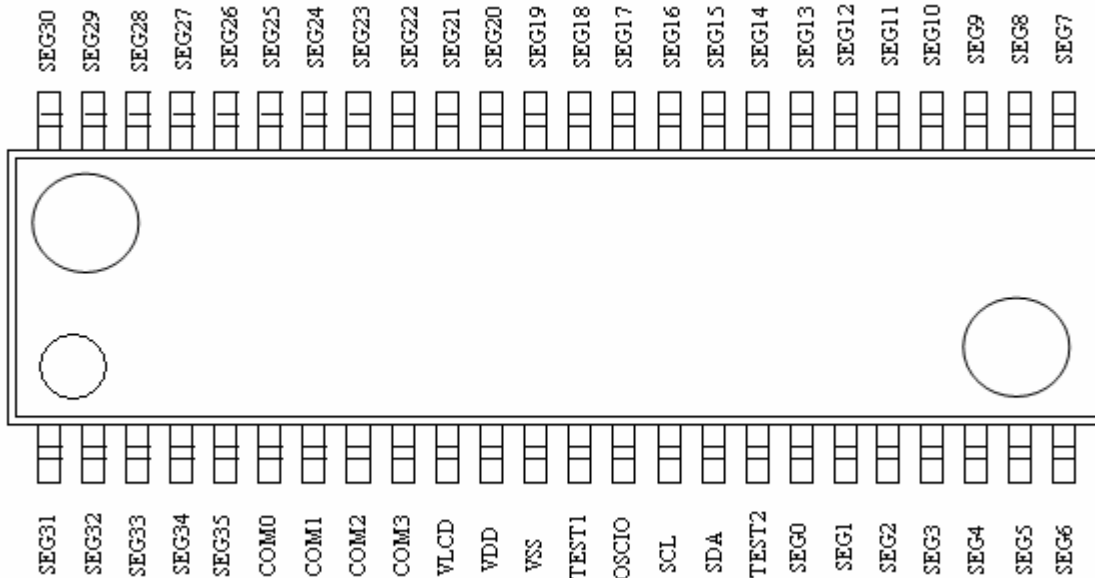


图 1 方框图

引脚配置图



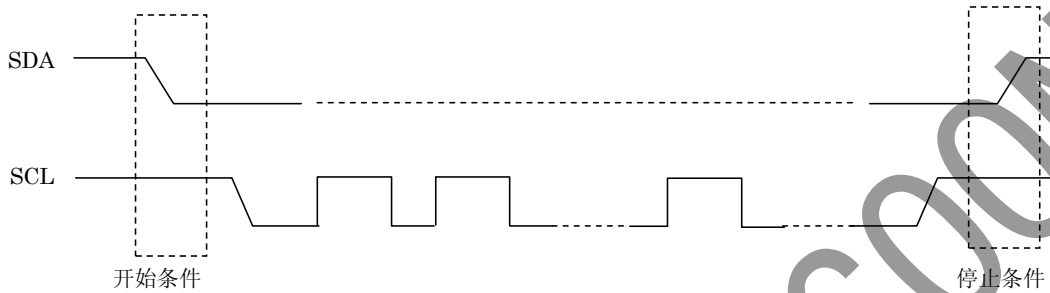
端子说明引脚说明

引脚名	I/O	機能
TEST1	I	TEST 用的输入引脚。 和 VSS 层引脚短接。
TEST2	I	POR 功能的使能设定引脚。 H: POR 功能不可用 (请使用 SoftwareReset) L: POR 可用
OSCIN	I	外部时钟输入用引脚。 外部时钟, 内置时钟的应用是可以寄存器命令来替换。 在使用内部振荡电路时请与 VSS 层短接。
SDA	I/O	2 线串行数据输入
SCL	I	2 线串行时钟输入
VSS	I	GND
VDD	I	电源
VLCD	I	液晶驱动用电压
SEGO~35	O	液晶驱动用 SEGMENT 输出
COM0~3	O	液晶驱动用 COMMON 输出

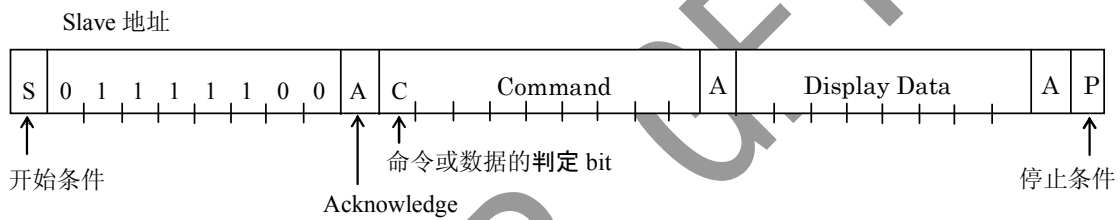
功能说明

1. 命令・数据的传送方法

本芯片是由 2 线串行接口来传送数据的。



在利用 2 线 I/F 来输入命令以及数据时必须形成被称为开始条件和停止条件的固有形态发生。



本芯片在输入命令或者显示数据时，必须按照以下的步骤。

- ① 形成开始条件。
- ② 发送 Slave 地址。
- ③ 命令，显示数据的传送。

1.1 Acknowledge

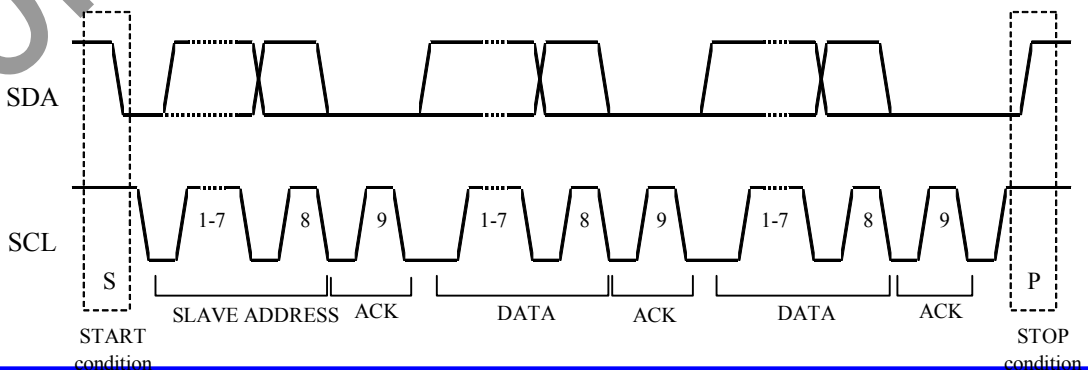
实行数据传送时，必须有 Acknowledge 信号。

传送的数据是由 8bit 为单位组成的，8bit 数据传送后返回 Acknowledge 信号。

8bit 数据 (Slave Address, Command, Display Data) 传送后，在 SCL (第 8 个) 信号下降时开放 SDA 数据线、输出 'L' 信号。然后，第 9 个信号下降时输出停止。

但是输出时为了 NMOS 开路的形式，H 电平不输出。

在不需要 Acknowledge 信号时，从 SCL 信号 的第 8 个信号下降后开始到第 9 个信号的下降为止请输入 "L"。



1.2 Command 的传送方法

START 条件生成后，输入 Slave Address (“01111100”)。

输入 Slave address 后、必须输入 1byte 的命令。

命令的 MSB 位是判定下一组数据是命令还是显示数据的 (command 或者 data 的判定位)。

Command 或者 data 的判定位只有为 ‘1’、才有可能输入后续的命令。

Command 或者 data 的判定位只有为 ‘0’、才能输入后续的数据显示数据。

S	Slave address	A	1	Command	A	1	Command	A	1	Command	A	0	Command	A	Display Data	...	P
---	---------------	---	---	---------	---	---	---------	---	---	---------	---	---	---------	---	--------------	-----	---

在输入显示数据的状态时，就不能进行命令的输入。如果想再次输入命令的话，需要再次生成开始条件。

在命令传送的过程中输入开始条件或停止条件时传送中的命令会被取消的。传送过程中输入开始条件时，下一个 Slave address 输入后转换为命令输入状态。

*开始条件生成后，请先传送 Slave Address 数据。最初传送的 Slave Address 数据没有被识别时、Acknowledge 信号将不返回，后续传送的数据将接收不到。在数据接收被拒绝的状态时，将再次回到输入开始条件。

1.2 显示数据的写入和传送方法

本 LSI 内置了容量为 20×4=80bit 的显示数据 RAM (DDRAM)。

写入显示数据以及 DDRAM 数据与之相对应的地址的显示对应关系如下所示。

Slave 地址		命令																							
S	01111100	A	0	0000000	A	a	b	c	d	e	f	g	h	A	i	j	k	l	m	n	o	p	A	...	P
														→ 后续的是显示数据											

2 进制 8bit 的数据写入 DDRAM。写入区域是由 Address set 命令来指定、每 4bit 数据的地址会自动增加。因此，用发送连续数据的方法可以将数据持续写入 DDRAM 内

		DDRAM アドレス													
		00	01	02	03	04	05	06	07	21h	22h	23h		
BIT	0	a	e	i	m									COM0	
	1	b	f	j	n									COM1	
	2	c	g	k	o									COM2	
	3	d	h	l	p									COM3	
		SEG	SEG	SEG	SEG	SEG	SEG	SEG	SEG		SEG	SEG	SEG		
		0	1	2	3	4	5	6	7		33	34	35		

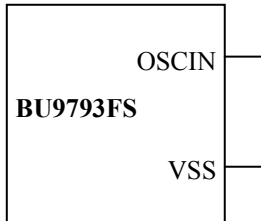
写入 RAM 的数据是每 4bit 写一次，因此，如果没有等待 ACK 信号动作的话写入数据的工作就结束了。

2. OSCILLATOR

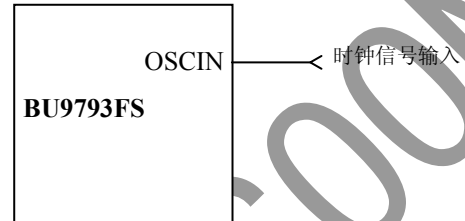
振荡电路或者外部提供的时钟信号来产生内部动作及液晶显示动作所必须的时序。

此芯片的振荡电路是内置的。内置振荡电路工作时 OSCIN 引脚与 VSS level 引脚短路。

- * 外部提供时钟信号时，用 Set IC Operation (ICSET) 命令来切换、并由 OSCIN 引脚输入外部的时钟信号。



内部振荡电路使用时



时钟信号由外部提供时

3. LCD Driver Bias Circuit

生成液晶驱动电压。而且，内置了 BUFFER AMP 后可以实现低功耗的驱动液晶显示。

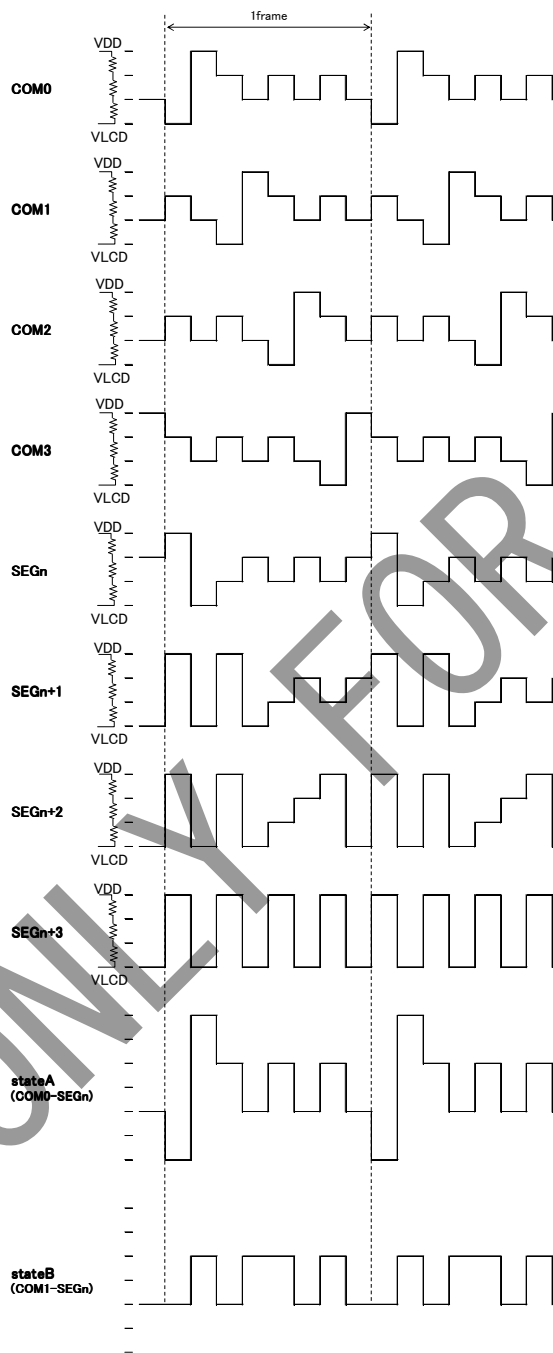
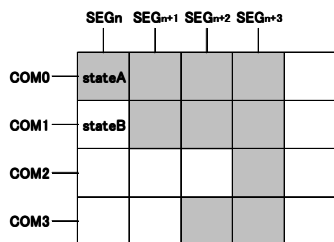
- * 1/3, 1/2Bias 的设定是由 Mode Set (MODE SET) 命令来设置的。
- * LINE, FRAME 翻转的设定是由 Display control (DISCTL) 命令来设置的。

液晶驱动波形的表示。

液晶驱动波型

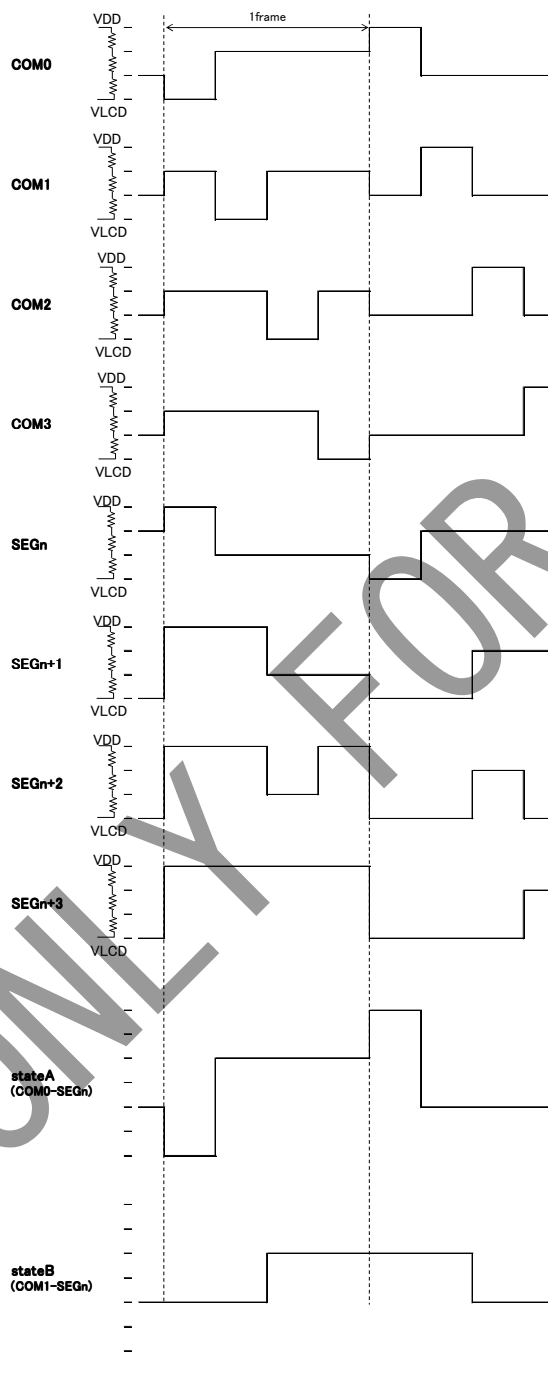
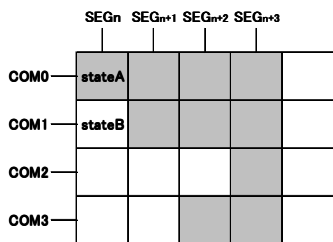
(1/3bias)

LINE 翻转



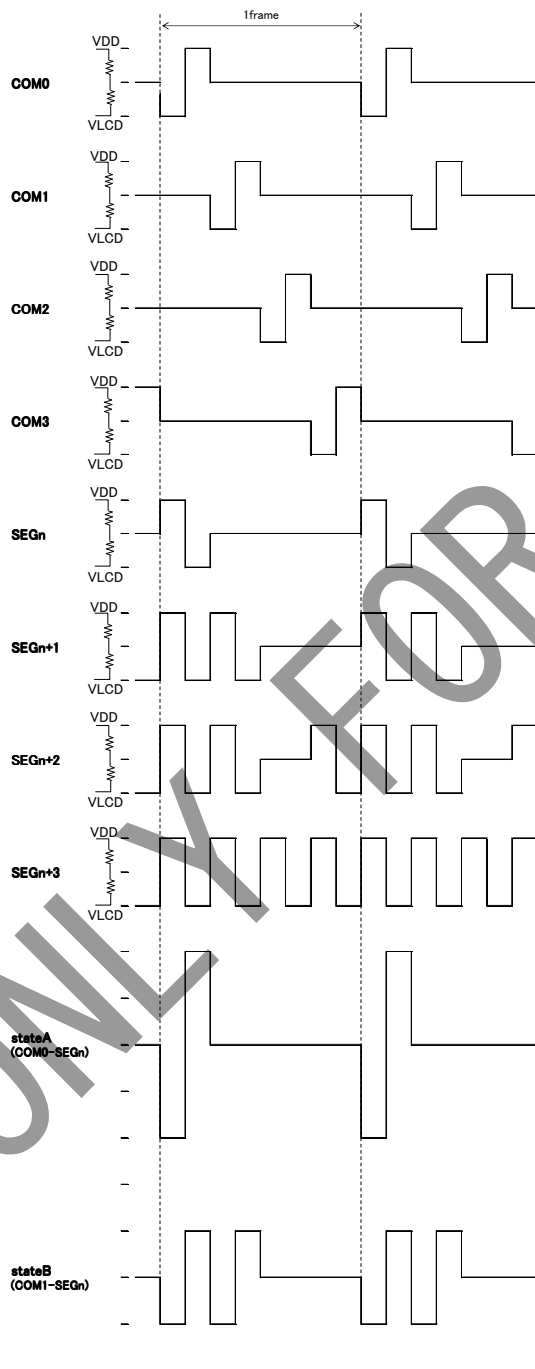
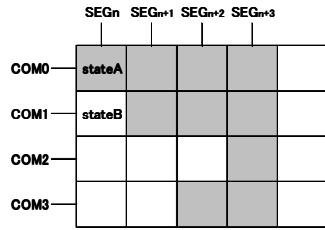
ONLY FOR GETSOON

FRAME 翻转



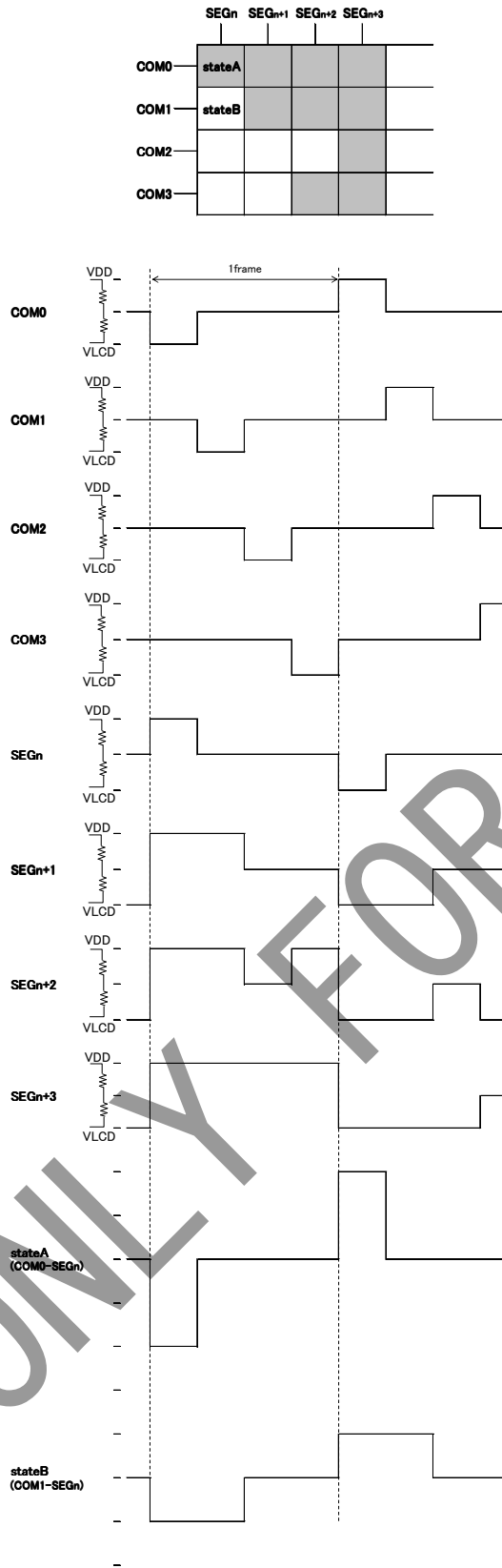
(1/2bias)

LINE 翻转



ONLY FOR GETSOON

FRAME 翻转



ONLY FOR GETSOON

4. Blinker timing generator

此芯片搭载了显示闪烁功能。

- * 闪烁模式的设定是由 Blink control (BLKCTL) 命令来设置的。
根据在内部振荡电路使用时的根据 Fclk 特性来调整闪烁的周期。
关于 fCLK 的特性请参照振荡特性。

5. 初始化顺序

接入电源后请执行以下的步骤，对本芯片进行 Reset 初始状态。

电源接入

↓
停止条件

↓
开始条件

↓
Slave Address 发送

↓
根据 ICSEER 命令执行 Software Reset

*电源接入后，到执行完初始化顺序为止的各寄存器值，DDRAM 地址是随机的。

6. Reset 初始状态

Software Reset 执行后的 RESET 的初始状态如下：

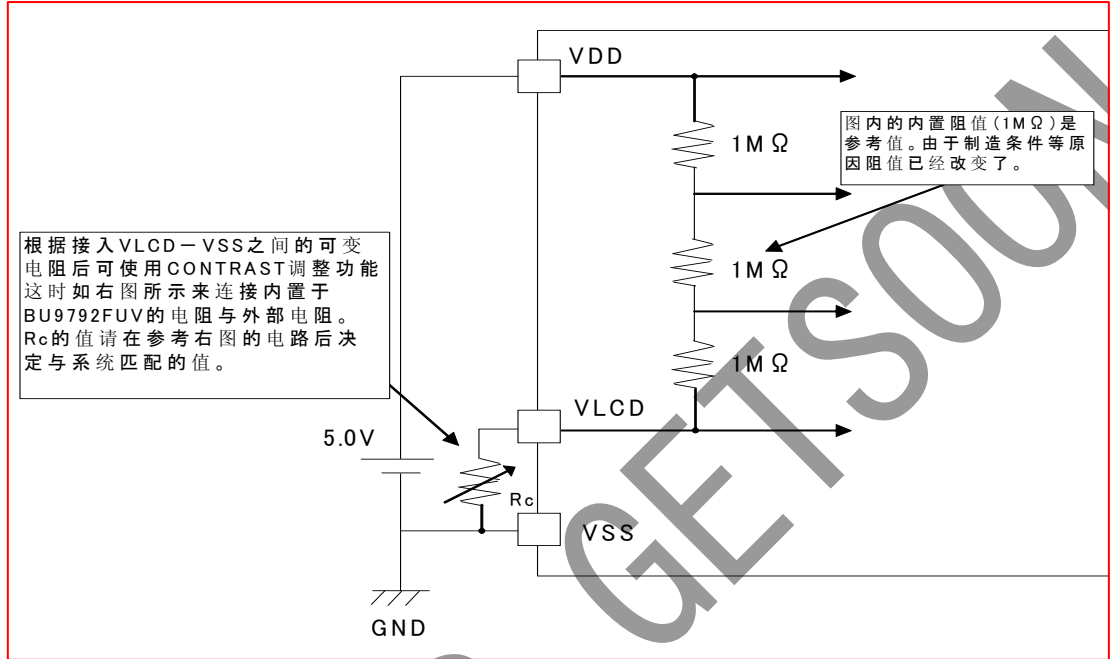
- 显示是关闭。
- 初始化 DDRAM 的地址 (DDRAM 的数据不初始化)。
- 寄存器的初始值是在 8. Command 章节内详细说明。

7. 外围部品

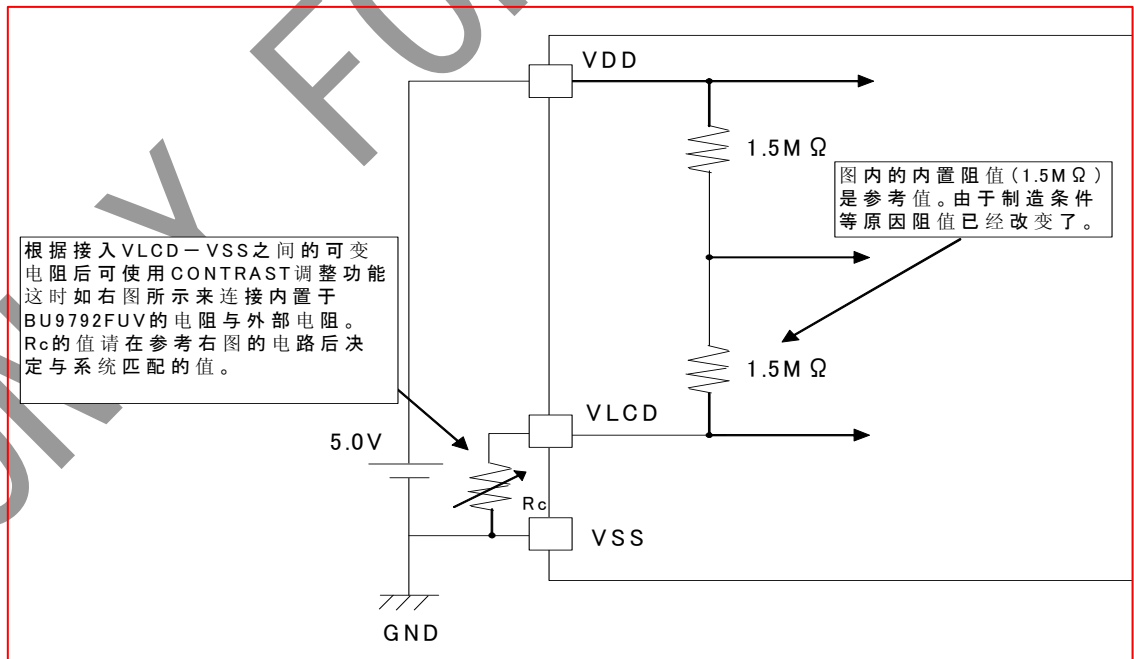
7.1 使用 CONTRAST 调整功能时

由于在 VLCD-VSS 之间接入了可变电阻、根据可变电阻值来调整 CONTRAST 的功能可以使用。

(1/3Bias)



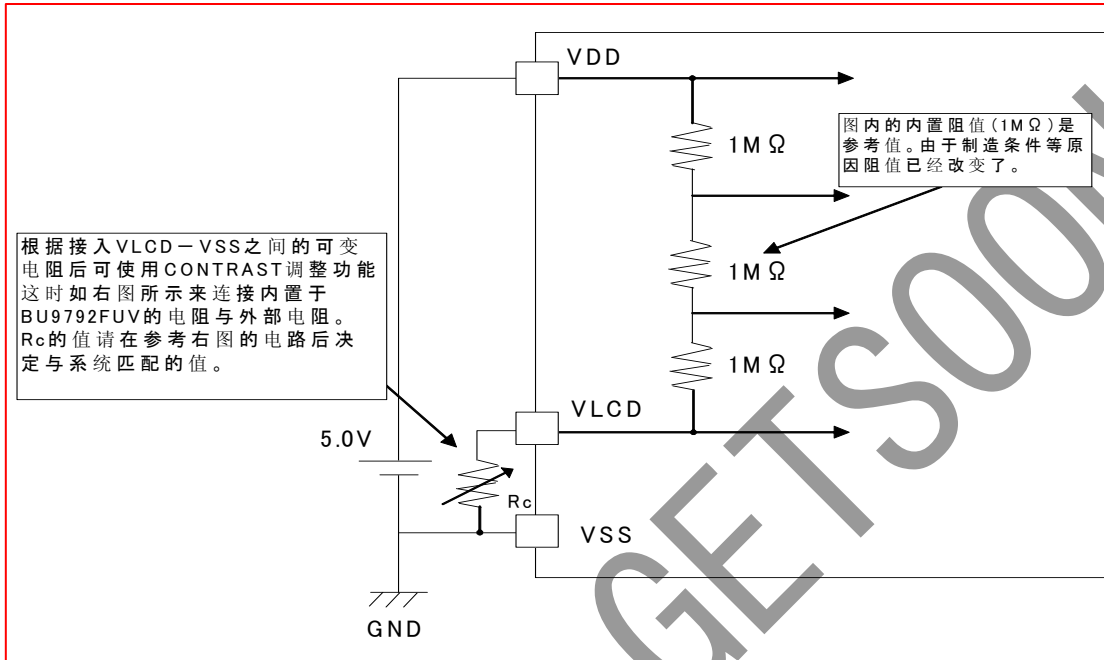
(1/2Bias)



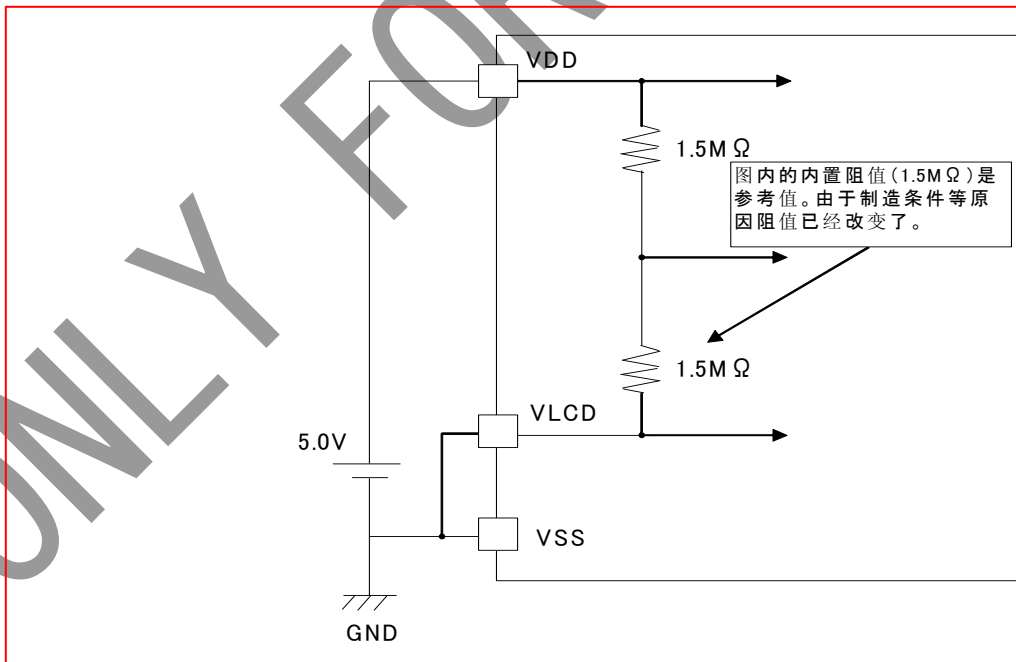
不使用 CONTRAST 功能时

在不使用 CONTRAST 功能时的电路结构图例如下所示。

(1/3Bias)



(1/2Bias)



8. 命令的详细说明

D7 (MSB) 是命令或者数据的判定 bit。

详细的说明请参考 2 线串行接口命令，数据传送方法。

C:

0: 下一个的 Byte (D7-D0) 是写入 RAM 的数据。

1: 下一个 Byte 是命令。

○ Mode Set (MODE SET)

MSB

D7	D6	D5	D4	D3	D2	D1	LSB D0
C	1	0	*	P3	P2	*	*

设置显示开，关。

设定	P3	初始值
Display OFF	0	○
Display ON	1	

Display OFF: 与 DDRAM 的内容无关，1FRAME OFF 写入后，SEGMENT, COMMON 的输出全部停止。输入 Display on (DSPON) 后 Display off 模式中止。

Display ON : SEGMENT, COMMON 输出变为有效、从 DDRAM 到液晶显示的读出动作开始。

设置 Bias。

设定	P2	初始值
1/3 Bias	0	○
1/2 Bias	1	

根据 Bias 的设定 SEG/COM 的输出波形参照液晶驱动波形的例图。

○ Address set (ADSET)

MSB

D7	D6	D5	D4	D3	D2	D1	LSB D0
C	0	0	P4	P3	P2	P1	P0

根据 P[4:0] 指定的地址数据来设定地址计数器。

可以设定的地址范围是 00000~10011 (2)。

不允许设定上述以外的值。(如果设定的话地址将作为 0 来设定)

ICSET 命令是仅仅设定地址的 MSB ('0' 或者 '1') 位, 不设定地址。地址设定时必须输入 ADSET 命令。

Display control (DISCTL)

MSB

D7	D6	D5	D4	D3	D2	D1	LSB D0
C	0	1	P4	P3	P2	P1	P0

Power save mode FR 的设定

Power save modeFR	P4	P3	Reset 初始化状态
Normal mode	0	0	○
Power save mode1	0	1	
Power save mode2	1	0	
Power save mode3	1	1	

* 工作电流是根据 Normal mode > Power save mode1 > Power save mode2 > Power save mode 3 的顺序来减少的。

设置液晶驱动波形。

设定	P2	初始值
LINE 翻转	0	○
FRAME 翻转	1	

* 工作电流是 LINE 翻转) FRAME 的。

关于 LINE 翻转, DFRAME 翻转的驱动方式请参照液晶驱动波形。

设置节电模式。

设定	P1	P0	初始值
Power save mode 1	0	0	
Power save mode 2	0	1	
Normal mode	1	0	○
High power mode	1	1	

工作电流是根据 Power save mode 1 < Power save mode 2 < Normal < High 的顺序来增加的。

***High Power Mode 使用时请达到 VDD-VLCD>=3.0V 的要求。**

(参考消耗电流数据)

设定	消耗电流
Power save mode 1	×0.5
Power save mode 2	×0.67
Normal mode	×1.0
High power mode	×1.8

* 上述的消耗电流数据是参考值。其数值是根据 PANEL 的负载改变而变化的。

(注) 对于 Power save mode FR · 液晶驱动波形 · Power save mode SR 的设定主要是对以下的显示画质有影响。请根据搭载本芯片的液晶屏的消费电流以及显示画质来选择最合适的值。

模式	画面的抖动	显示品质/对比度
Power save mode FR	○	-
液晶驱动波形	○	○
Power save mode SR	-	○

○Set IC Operarion(ICSET)

MSB							
D7	D6	D5	D4	D3	D2	D1	LSB D0
C	1	1	0	1	*	P1	P0

执行 Software Reset。

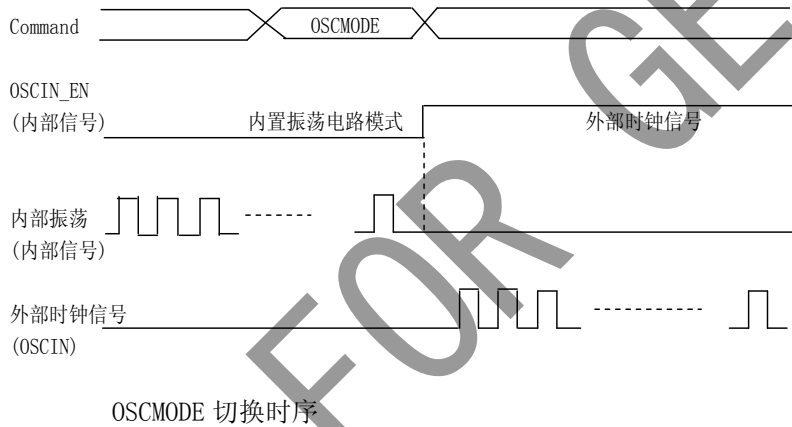
设定	P1
不执行 Software Reset	0
执行 Software Reset	1

Software Reset 命令执行时：将本芯片 RESET 为初始状态（参照 RESET 初始状态）。

OSC MODE	P0	初始值
内部振荡电路	0	○
外部时钟信号输入	1	

设定内置振荡电路时： 请将 OSCIN 引脚与 VSS level 引脚短接。

外部时钟信号输入设定时： 由 OSCIN 引脚来输入外部时钟信号。



○ Blink control (BLKCTL)

MSB

D7	D6	D5	D4	D3	D2	D1	LSB D0
C	1	1	1	0	*	P1	P0

闪烁的设定。

闪烁模式 (Hz)	P1	P0	初始值
OFF	0	0	○
0.5	0	1	
1	1	0	
2	1	1	

○ All pixel control (APCTL)

MSB

D7	D6	D5	D4	D3	D2	D1	LSB D0
C	1	1	1	1	1	P1	P0

设定全屏显示的点亮，取消点亮。

APON	P1	初始值
Normal	0	○
All pixel ON	1	

APOFF	P0	初始值
Normal	0	○
All pixel OFF	1	

All pixels ON: 点亮与 DDRAM 的内容无关的全屏显示。

All pixels OFF: 取消与 DDRAM 的内容无关的全屏显示。

All pixels ON/OFF 命令是仅在显示打开时 (Display ON) 有效。这时 DDRAM 的内容是不变化的。

注意: P1, P0 全部设为 '1' 时优先选择 APOFF。

9. 显示数据例子

如图 9-1, 9-2 所示是 SEG/COM 的段 bit 位置。

如表 9-1 所示的数据写入 DDRAM 后在液晶屏上就会显示图 9-3 的字样。

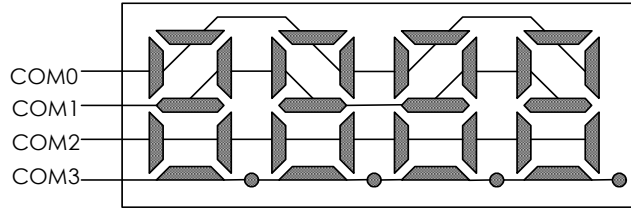


图 9-1. COM 段 bit 位置例图

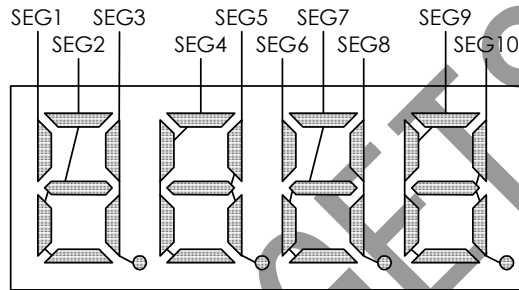


图 9-2. SEG 段 bit 位置例图

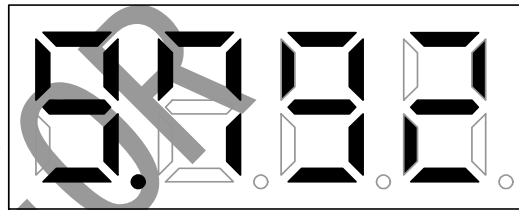


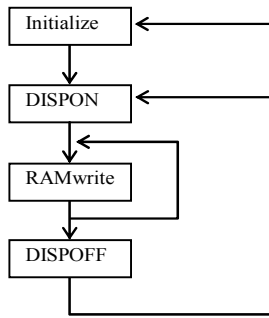
图 9-3. 显示数据例图

		S	S	S	S	S	S	S	S	S	S	S	S	S	S	S	S	S	S	S	
		E	E	E	E	E	E	E	E	E	E	E	E	E	E	E	E	E	E	E	
		G	G	G	G	G	G	G	G	G	G	G	G	G	G	G	G	G	G	G	
		0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19
COM0	D0	0	1	1	0	1	1	1	1	0	1	1	0	0	0	0	0	0	0	0	0
COM1	D1	0	0	1	1	1	0	0	1	1	0	1	0	0	0	0	0	0	0	0	0
COM2	D2	0	0	0	1	0	1	0	0	1	1	0	0	0	0	0	0	0	0	0	0
COM3	D3	0	0	1	1	0	0	0	1	0	1	0	0	0	0	0	0	0	0	0	0
Address		00h	01h	02h	03h	04h	05h	06h	07h	08h	09h	0Ah	0Bh	0Ch	0Dh	0Eh	0Fh	10h	11h	12h	13h

表 9-1. DDRAM Data map

10. Start sequence 例

No.	Input	D7	D6	D5	D4	D3	D2	D1	D0	Descriptions
1	Power on									VDD=0→5[V] (Tr=0.1[ms])
	↓									
2	wait 100us									IC 的初始化
	↓									
3	Stop									Stop 条件
	↓									
4	Start									Start 条件
	↓									
5	Slave address	0	1	1	1	1	1	0	0	发出 Slave address
	↓									
6	ICSET	1	1	1	0	1	*	1	0	Software Reset
	↓									
7	BLKCTL	1	1	1	1	0	*	0	0	初始化是不需要
	↓									
8	DISCTL	1	0	1	0	0	0	1	0	初始化是不需要
	↓									
9	ICSET	1	1	1	0	1	*	0	1	RAM 地址的 MSB 设定
	↓									
10	ADSET	0	0	0	0	0	0	0	0	RAM 地址设定
	↓									
11	Display Data	*	*	*	*	*	*	*	*	address 00h - 01h
	Display Data	*	*	*	*	*	*	*	*	address 02h - 03h
	• • •									• • • •
	Display Data	*	*	*	*	*	*	*	*	address 22h - 23h
	↓									
12	Stop									Stop 条件
	↓									
13	Start									Start 条件
	↓									
14	Slave address	0	1	1	1	1	1	0	0	发出 Slave address
	↓									
15	MODESET	1	1	0	*	1	0	*	*	Display ON
	↓									
16	Stop									Stop 条件



Initialize sequence

Input	DATA								Description
	D7	D6	D5	D4	D3	D2	D1	D0	
Power on									
wait 100us									
STOP									
START									
Slave address	0	1	1	1	1	1	0	0	
ICSET	1	1	1	0	1	0	1	0	执行Software Reset
DISCTL	1	0	1	1	1	1	1	1	设定Display Control
ADSET	0	0	0	0	0	0	0	0	设定RAM地址
Display Data	*	*	*	*	*	*	*	*	显示数据
⋮									
STOP									

Dispon sequence

Input	DATA								Description
	D7	D6	D5	D4	D3	D2	D1	D0	
START									
Slave address	0	1	1	1	1	1	0	0	
DISCTL	1	0	1	1	1	1	1	1	Display Control设定
BLKCTL	1	1	1	1	0	0	0	0	BLKCTL设定
APCTL	1	1	1	1	1	1	0	0	APCTL设定
MODESET	1	1	0	0	1	0	0	0	显示打开
STOP									

RAM write sequence

Input	DATA								Description
	D7	D6	D5	D4	D3	D2	D1	D0	
START									
Slave address	0	1	1	1	1	1	0	0	
DISCTL	1	0	1	1	1	1	1	1	Display Control设定
BLKCTL	1	1	1	1	0	0	0	0	BLKCTL设定
APCTL	1	1	1	1	1	1	0	0	APCTL设定
MODESET	1	1	0	0	1	0	0	0	显示打开
ADSET	0	0	0	0	0	0	0	0	设定RAM地址
Display Data	*	*	*	*	*	*	*	*	显示数据
⋮									
STOP									

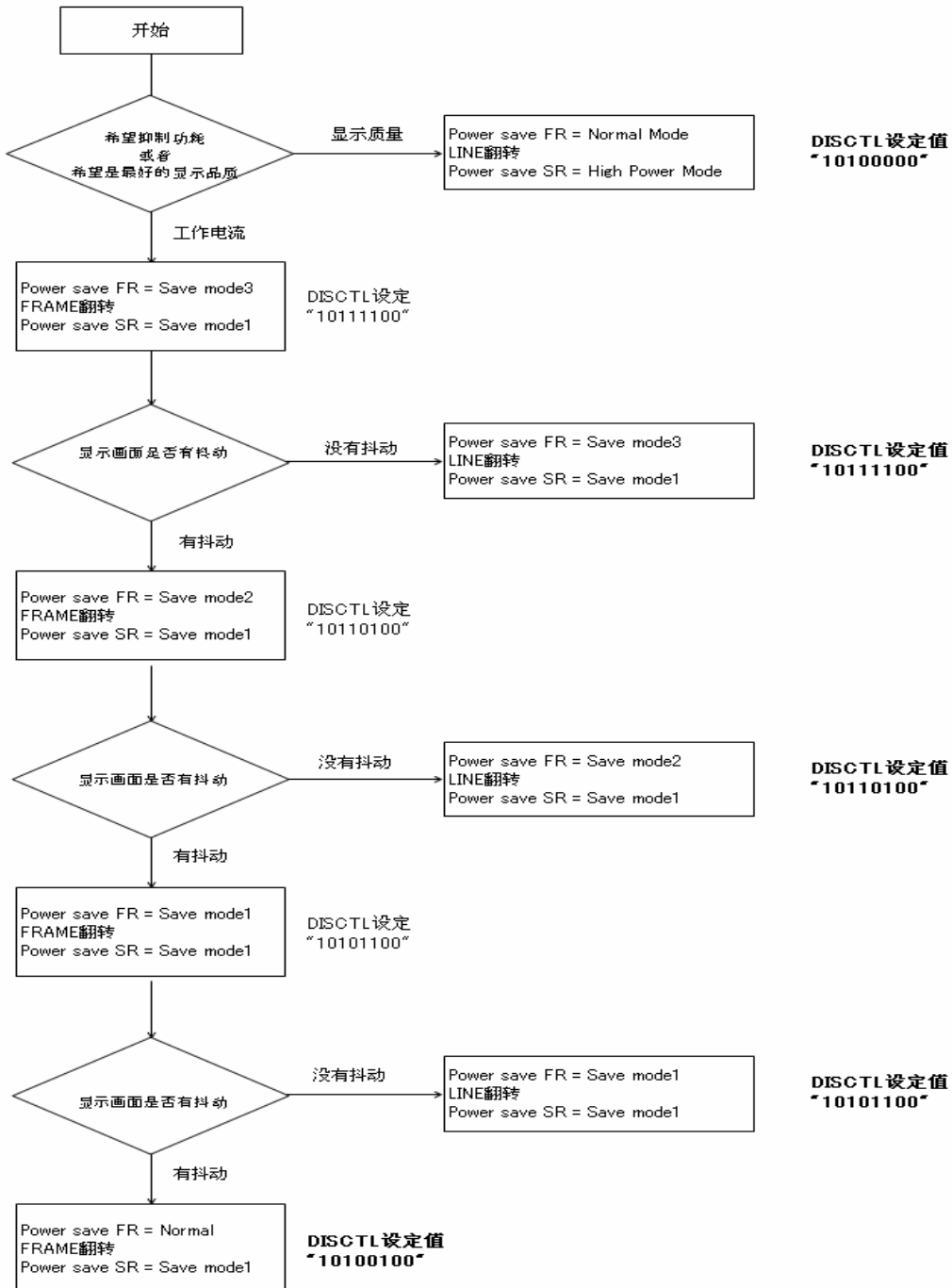
Dispoff sequence

Input	DATA								Description
	D7	D6	D5	D4	D3	D2	D1	D0	
START									
Slave address	0	1	1	1	1	1	0	0	
MODESET	1	1	0	0	0	0	0	0	显示关闭
STOP									

DISCTL 设定值流

这个是决定 DISCTL 命令的设定值的流程图。

请在决定设定值时参考这个流程图



绝对最大数值 (VSS = 0V)

项目	标示	极限值	单位	备注
电源电压 1	VDD	-0.5 ~ +7.0	V	电源
电源电压 1	VLCD	-0.5 ~ VDD	V	液晶驱动用电源
容许损耗	Pd	0.64 ^{*1}	W	
输入电压范围	VIN	-0.5 ~ VDD+0.5	V	
动作温度范围	Topr	-40 ~ +85	°C	
保存温度范围	Tstg	-55 ~ +125	°C	

*1 在 Ta=25°C以上的场合下使用时，每 1°C消耗 6.4mW

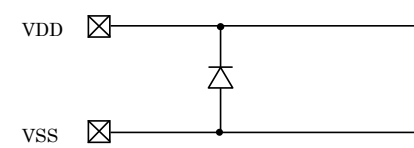
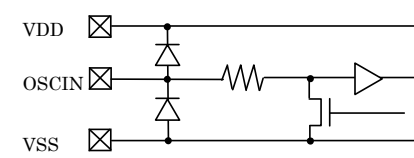
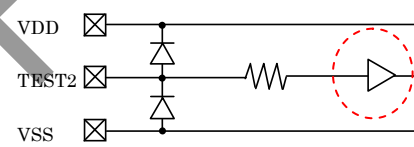
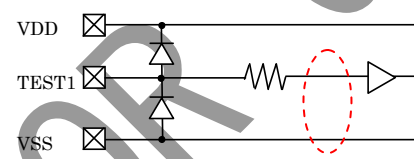
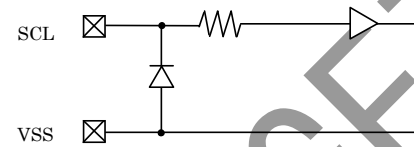
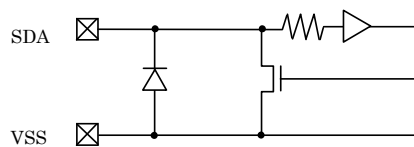
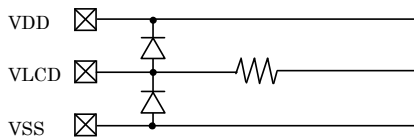
推荐工作条件 (Ta = 25°C, VSS = 0V)

项目	标示	MIN	TYP	MAX	单位	备注
电源电压 1	VDD	2.5	-	5.5	V	电源
电源电压 2	VLCD	0	-	VDD-2.4	V	液晶驱动用电源

但是，请满足在 $VDD-VLCD \geq 2.5V$ 的动作条件。

ONLY FOR GETSOON

输入输出等效电路



ONLY FOR GETSOON

电气特性 DC 特性 (没有特别指定 VDD=2.5~5.5V, VSS=0V, Ta=-40~85°C)

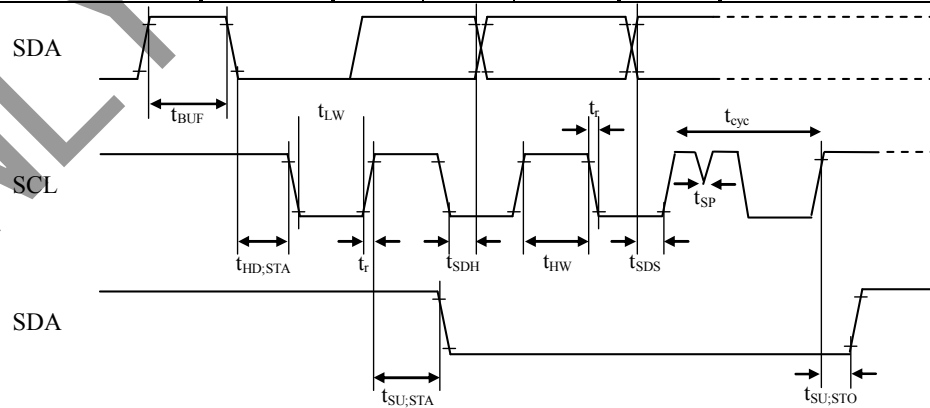
项目	标示	规格值			单位	条件	
		MIN	TYP	MAX			
“H” 输入电压	VIH	0.7VDD	-	VDD	V		
“L” 输入电压	VIL	VSS	-	0.3VDD	V		
“H” 输入电流	IIH	-	-	1	uA		
“L” 输入电流	IIL	-1	-	-	uA		
液晶 Driver on 电阻	SEG	RON	-	3	-	kΩ	Iload=±10uA
	COM	RON	-	3	-	kΩ	
VLCD 供给电压	Vo	0	-	VDD -2.4	V	但是, VDD-VLCD>=2.5V	
Standby 电流 1	IDD1	-	-	5	uA	Display off, 振荡电路 off	
工作电流	IDD2	-	7.5	20	uA	VDD=3.3[V], Ta=25°C, Power save mode SR=Power save model, Power save mode FR=Power save model, 1/3bias, Frame 翻转	

振荡特性 (Ta=-40~85°C, VDD=2.5~5.5V, VSS=0V)

项目	标示	规格值			单位	条件
		MIN	TYP	MAX		
Frame Frequency	fCLK	56	80	104	Hz	Power save mode FR=Normal mode

MPU interface 特性 (Ta=-40~85°C, VDD=2.5V~5.5V, VSS=0V)

项目	标示	规格值			单位	条件
		MIN	TYP	MAX		
输入信号上升时间	tr	-	-	0.3	us	
输入信号下降时间	tf	-	-	0.3	us	
SCL 周期	tCYC	2.5	-	-	us	
“H” SCL 幅宽	tHW	0.6	-	-	us	
“L” SCL 幅宽	tLW	1.3	-	-	us	
SDA setup 时间	tSDS	100	-	-	ns	
SDA hold 时间	tSDH	100	-	-	ns	
总线无效时间	tBUF	1.3	-	-	us	
START condition hold 时间	tHD;STA	0.6	-	-	us	
START condition setup 时间	tSU;STA	0.6	-	-	us	
STOP condition setup 时间	tSU;STO	0.6	-	-	us	

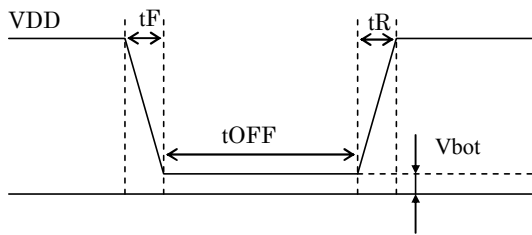


2 线 serial timing 波形

上电时的注意事项

在给 IC 上电时，IC 内部电路以及 RESET 电路会有一段时间处于不稳定的低电压区域，由于 VDD 的电压在上升造成 IC 内部完全没有被 RESET 这样的误操作有可能会发生。为了防止这样的情况发生附加了 P. O. R 电路以及软件 RESET 的功能。为了确保正常的 IC 内部 RESET，上电时必须满足以下的条件。

1. 为了使 P. O. R 电路工作而需满足 t_R ， t_F ， t_{OFF} ， V_{bot} 的推荐条件。



上升波形图

$t_R, t_F, t_{OFF}, V_{bot}$ 的推荐条件

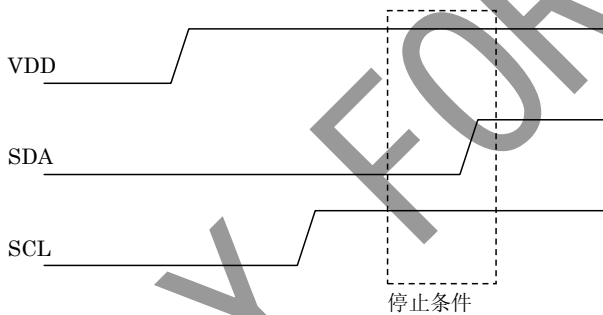
t_R	t_F	t_{OFF}	V_{bot}
1ms	1ms	100ms	0.1V 以下

注意：在 POR 电路有效时 TEST2 的引脚必须置“L”。

2. 在无法满足以上的条件时，电源上升后请采取以下的对策。

注意：TEST2 引脚置高时，为了让 POR 电路变为无效必须采取以下的对策。

- (1) STOP 条件为在 SCL=H 的状态下，SDA 由 L 变为 H



- (2) 在 ICSET 命令中执行 Software Reset 寄存器。

外形尺寸

封装 TSSOP-C48V

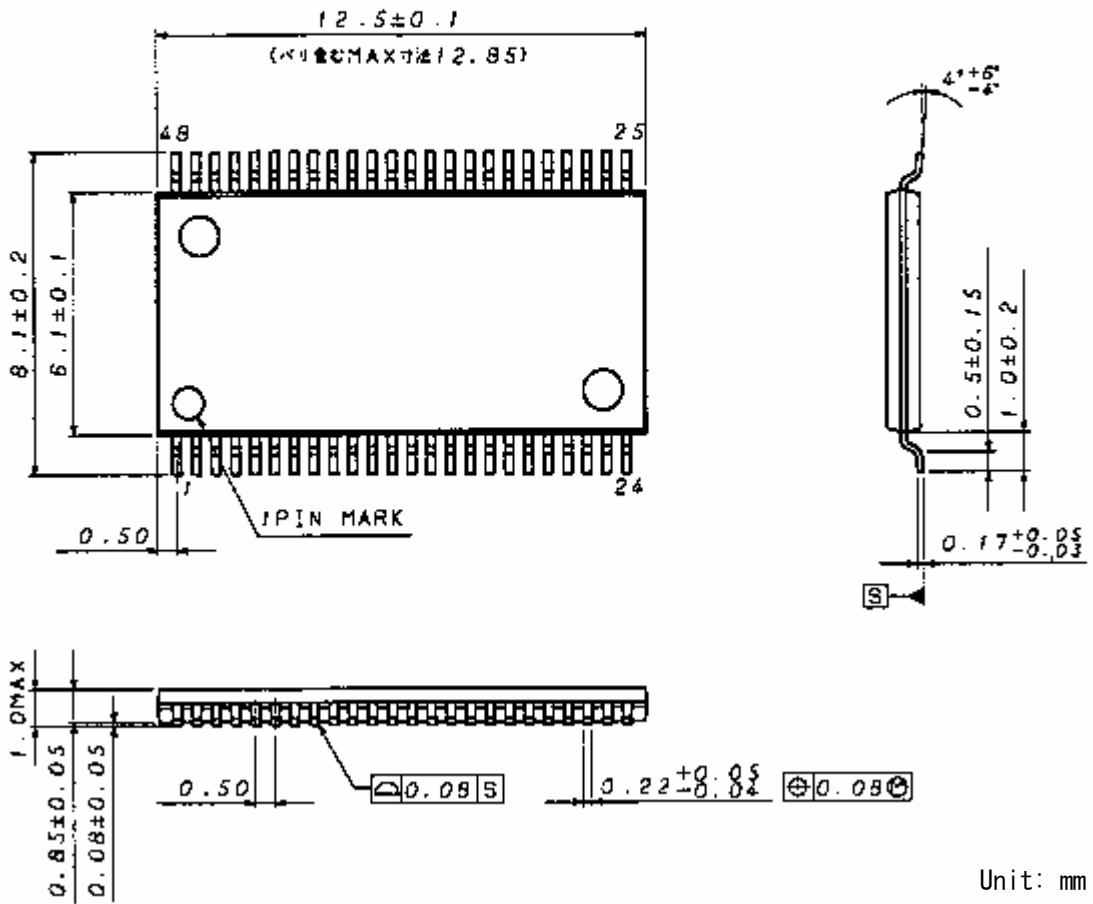
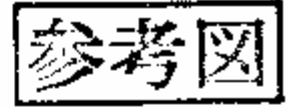


图4 外形尺寸图

修改历史

- Rev0.1 ... 新规程作成
- Rev0.2 ... 更新
- Rev0.3 ...
 - P5 TEST2 引脚功能变更
 - P6 Acknowledge 功能变更
 - P17 PowersaveSR 命令变更
 - P19 BlinkControl 命令变更
 - P24 推荐工作条件的变更
 - P25 输入输出等价电路图变更
 - P26 电器特性变更
 - P27 启动电源的注意事项的变更

ONLY FOR GETSOON