## Quartus II 中管脚上拉电阻(弱上拉)的设置方法

在使用 Altera 的 FPGA 时候,由于系统需求,需要在管脚的内部加上上拉电阻。 Quartus II 软件中在 Assignment Editor 中可以设置。具体过程如下: 1. 在菜单 Assignments 中选择 Assignment Editor.



Status A X Nodule Progress Z Tin RTL Viewer Preprocess 100 8 00:0 From To Assignment Name Value Enabled Node Finder... Select Time Group... 社得批項

Info: set\_location\_assignment PIN\_3 -to x

Node Finder			最后点击0K按	a 🔀
Named: ×	Filter: Pins: all		iize List 👝 🗖	ок
Look in: 🔤		👻 🚬 🔽 Include s	ubentities <u>Stop</u>	Cancel
Nodes Found:		Selected Nodes:	点击Li	st
Name	Assignments T	Name	Assignments T	
<b>₽</b> p	PIN_1 Ir	🗩  wpsel p	PIN_1 Ir	
🐵 ро	PIN_2 C	🗇 lwpsellpo	PIN_2 0	
🕪 w	PIN_3 Ir	Iwpsellw	PIN_3 Ir	
🐵 wo	PIN_4 C	🗇  wpsel wo	PIN_4 O	
信号显示	▲			
1				

## 3. 选择 Node Finder 选项后弹出如下界面

首先点击 List 按钮,这里可以根据需求,列出仅仅需要加弱上拉的管脚.或者把所 有的管脚都找到.

4. 把需要加上拉电阻的管脚加上弱上拉约束.方法参见下图说明.



5. 完成后保存设置即可.