

基于 FPGA 的可编程数字滤波器系统

尹朝亮, 区家明, 沈金成, 邓晓平
武汉大学电子信息学院, 武汉 (430079)
E-mail:vyin@163.com

摘要: 本系统基于开关电容滤波器原理, 以单片机和 FPGA 为控制核心制作程控滤波器。系统前级放大器由固定增益放大电路和程控 D/A 衰减器组成, 采用集成开关电容可编程滤波器芯片 max262 作为主体滤波器, 利用归一化思想设计四阶无源椭圆型低通滤波器, 以 DDS 技术产生扫频信号制作幅频特性测试仪。本系统扩展了带通、带阻滤波器设置, 截止频率处波形失真度测量和频谱分析等功能, 以键盘和 LCD 显示作为人机交互, 界面友好。

关键词: 程控放大 归一化滤波器设计 开关电容滤波 DDS FFT

1. 引言

在数字信号处理领域, 滤波器的设计是必不可少的, 但在不同的场合对滤波器的要求是不同的。本文针对这个问题, 提出了用数字的方法来控制和设计相应的滤波器, 并将滤波器设计时所要用的到幅频分析仪集成到本系统中, 让本系统的实用性大大增加。本系统还能利用 FPGA 实现的 FFT 对信号进行特定频点的频谱和失真分析度分析, 为所设计的滤波提供更多的特性分析, 扩大了应用范围。另外, 系统以四阶无源椭圆型低通滤波器的幅频特性作为本系统的自校正标准, 大大提高了系统的适应性。

2. 系统方案选择与总体设计

2.1 放大器的选择与论证

方案一: 采用增益可控的运放 AD603。通过改变 AD603 增益控制引脚的电压差实现程控放大。但一阶的 AD603 不能满足增益最高 60dB 的要求, 如果进行级联, 实现 0~60dB 的增益动态范围, 需要考虑 AD603 的衰减特性作增益分配, 不便于计算和控制。

方案二: 采用固定增益放大加 D/A 程控衰减的方法。首先对信号进行足够增益的放大, 然后利用 DAC 输出信号与参考电压的比例关系, 从参考端输入信号, 通过改变控制字达到对输出信号衰减控制的目的。此方案只要选择合适的 DAC, 就可以达到高精度和高灵敏度的增益控制, 配合前级信号预放大, 可实现增益可编程的放大器。

由于系统对增益控制精度要求较高, 所以本系统采用方案二。

2.2 主体滤波器的选择

方案一: 设计电阻可调的 RC 有源滤波器。利用数字电位器代替 RC 有源滤波器其中一个电阻达到对该滤波器截止频率的改变。但此方案由于单电阻对截止频率调节范围的局限, 同时数字电位器也存在量化程度的局限, 很难实现高精度。

方案二: 采用连续时间方式有源滤波器芯片, 通过选通外围设计电阻来实现截止频率可调。此方案要实现 1KHz 步进可调, 就需要构建庞大的电路, 无论从焊接和调试的角度都不可取。

方案三：采用开关电容式滤波器芯片。通过程序控制对该芯片进行 Q 值，阶次，中心频率/截止频率的设置，可以实现通用的滤波器设计，而且控制简单，且精度较高，阻带衰减程度也能满足要求。

综上所述，本系统采用方案三。

2.3 信号采集方案

方案一：采用二极管模拟峰值检波，然后通过 A/D 转换对该直流电压进行采集，完成对信号峰值的检测。此方案可简单地用模拟方法检测正弦信号峰值，而且精度较高。但检测小信号的峰值时误差较大。

方案二：采用 ADC 对信号进行采集。然后用 FFT 算法分析该信号的特征，包括有效值，频率成分等。此方案电路实现简单，但此方案缺点是算法比较复杂。

由于两种方案各有优缺点，可以根据实际选用，本系统采用方案一对信号幅频特性进行分析，采用方案二分析输出信号幅值以达到反馈控制和频谱分析的目的。

2.4 系统总体设计与方框图

本系统采用固定增益放大电路以及 D/A 程控衰减电路组成前级放大器^[1]，以集成开关电容滤波器芯片 MAX262 设计主体滤波器，以归一化思想设计四阶椭圆滤波器，用 AD9851 产生 DDS 扫频信号测试滤波器的幅频特性以完成整个系统的设计，后期信号采集运用模拟峰值检波和 A/D 转换的方法。系统总体方框图如下：

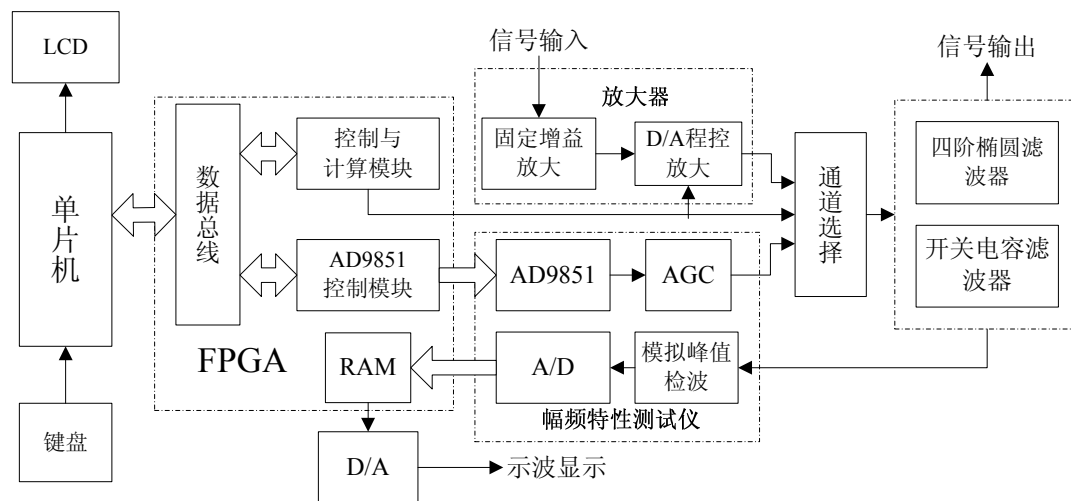


图 1 系统总体设计方框图

3. 系统理论分析与计算

3.1 开关电容滤波器

开关电容滤波器以有源滤波为例，其基本原理是以带高速开关的电容替代滤波器中的电阻元件来作为等效可控电阻，如图 2-1 所示。T1, T2 为受频率远高于信号频率的两路互为反相的同步时钟控制的等效开关。由于两开关交错导通，所以电容 C1 会不断地把从电压源得到的电荷转移到电容 C2 上，由此可计算出每个时钟周期内

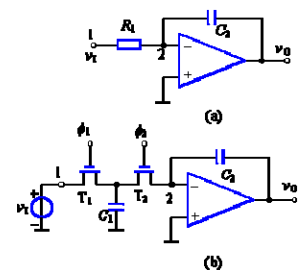


图 2 开关电容原理

$$i = \frac{c_1 v_1}{T_c}$$

节点 1, 2 间的平均电流为 $\frac{c_1 v_1}{T_c}$ ，当 T_c 足够小时，就可以得到等效积分时间常数

$\tau = T_c \frac{c_2}{c_1}$ ，通过改变时钟周期 T_c 和电容比值 C_2/C_1 就可以改变影响滤波器频率响应的时

间常数，达到控制的目的。

3.2 椭圆低通滤波器理论分析与设计

椭圆低通滤波器是基于椭圆函数低通响应^[3]，利用归一化思想设计的低通滤波器。其衰减特性可表示为 $A_{dB} = 10 \lg [1 + \varepsilon^2 Z_n^2(\Omega)]$ ，其中 ε 由波纹确定， $Z_n(\Omega)$ 为 n 阶的椭圆函数，对于偶数 n 阶的椭圆函数，其极点和零点可表示为：

$$Z_n(\Omega) = \frac{(a_2^2 - \Omega^2)(a_4^2 - \Omega^2) \cdots (a_m^2 - \Omega^2)}{(1 - a_2^2 \Omega^2)(1 - a_4^2 \Omega^2) \cdots (1 - a_m^2 \Omega^2)}$$

其中 $m=n/2$ 。所以对于四阶的椭圆函数，在阻带和通带内会存在相等的波纹，而且阻带内的陷波点数为 1 个。因此椭圆滤波器在通带和阻带内特性都允许起伏，而且具有最好的截止特性，但它对元件值的要求特别严格。

所谓归一化，就是把已知滤波器的所有电抗元件都除以一个频率标度系数 (FSF)，将该滤波器的响应标定到 (移到) 不同的频率范围。

利用归一化思想设计，通过选定椭圆滤波器的最小阻带衰减分贝数 A_{\min} ，出现 A_{\min} 的最低阻带频率 Ω_s ，通带波纹 R_{dB} 以及陡度系数 A_s ，查表得到一组归一化参数，最后利用公式 $C' = \frac{C}{FSF \times Z}$ 和 $L' = \frac{L \times Z}{FSF}$ 对实际参数进行换算，其中 Z 为滤波器的特征阻抗，以完成对椭圆滤波器的设计。

所以根据要求，本系统取椭圆低通滤波器参数 $R_{dB}=0.5\text{dB}$ ， $A_{\min}=70\text{dB}$ ， $\Omega_s=3.91$ ，参考《电子滤波设计手册》^[3]中表 12-56 选取适合的参数进行设计。

4. 主要电路模块设计

4.1 放大器模块

放大器采用固定增益放大与 D/A 程控衰减器级联结合的方法。固定增益放大器由两阶宽带，精密运放 OPA637 构成，每级增益约为 30dB；程控放大采用电流型 12bit 的 D/A 芯片 MX7541，其参考端最大输入信号为 $\pm 25\text{V}$ ，能满足输入信号动态范围的要求。而 12 位分辨率确保增益最小步进的要求。D/A 程控衰减器的输入，输出信号电压满足公式：

$$V_{out} = -V_{REF} \times \left(\frac{code}{4096} \right)$$

，固定增益放大电路图及 D/A 程控放大电路略。

4.2 主体滤波器电路

主体滤波器采用开关电容式可编程滤波器芯片MAX262,此芯片内置两个两阶可编程的滤波器,可单独设置64级中心频率和128级Q值,最大中心频率为75KHz,且可以分别设置成各种滤波器或进行级联,其接口电路图如下^[5]:

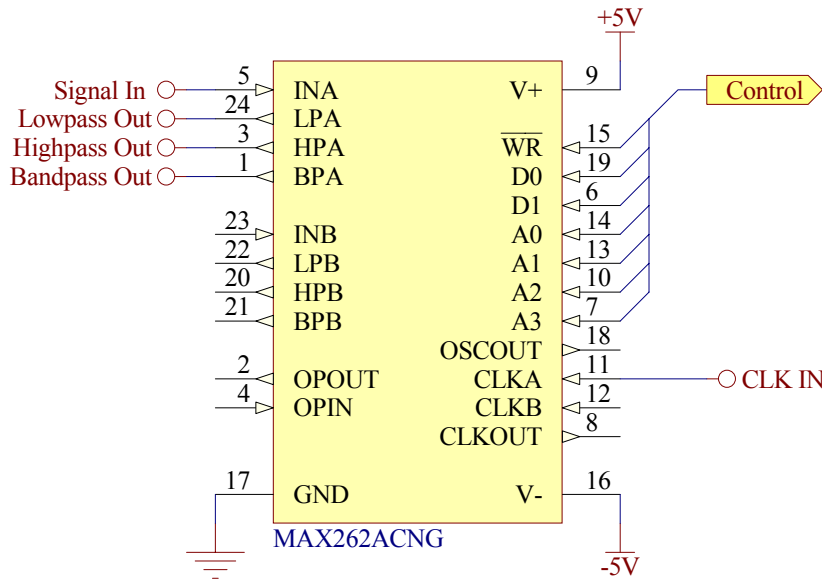


图3 系统总体设计方框图

4.3 椭圆滤波器电路

本滤波器设计基于上述理论分析,通过公式对选取的归一化参数进行换算,得出设计电路参数。并通过 Multisim 软件仿真,仿真结果略,电路图如下:

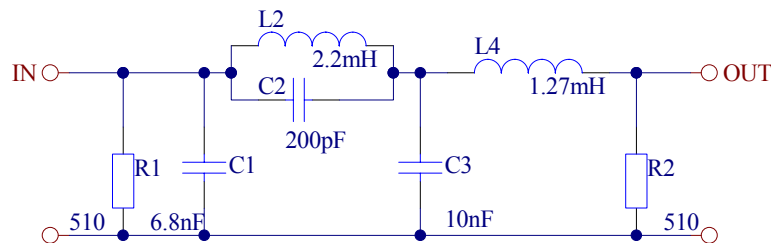


图4 椭圆滤波器设计电路

4.4 信号采集电路

峰值检波电路由二极管电路和电压跟随器组成^[2]。当输入电压正半周通过时,检波管导通,对电容C充电^[4]。适当选择电容值,使电容放电速度大于充电速度使电容两端的电压保持在最大电压处而实现峰值检波。峰值电压输出用具有7通道8位的ADC芯片MAX118进行采样。峰值检波电路图与MAX118接口电路图分别略去。

4.5 扫频信号发生器

本系统采用AD9851产生DDS扫频信号,信号输出通过一个七阶的椭圆滤波器,对高频信号进行滤波,最终信号输出再经过一个增益可变的AD603运放和三极管构成负反馈电路AGC,对DDS波形输出通过无源滤波之后有不同程度衰减的信号进行增益补偿,使信号的输出稳定在一定的幅值上。AD9851接口电路如下,其它电路图略。

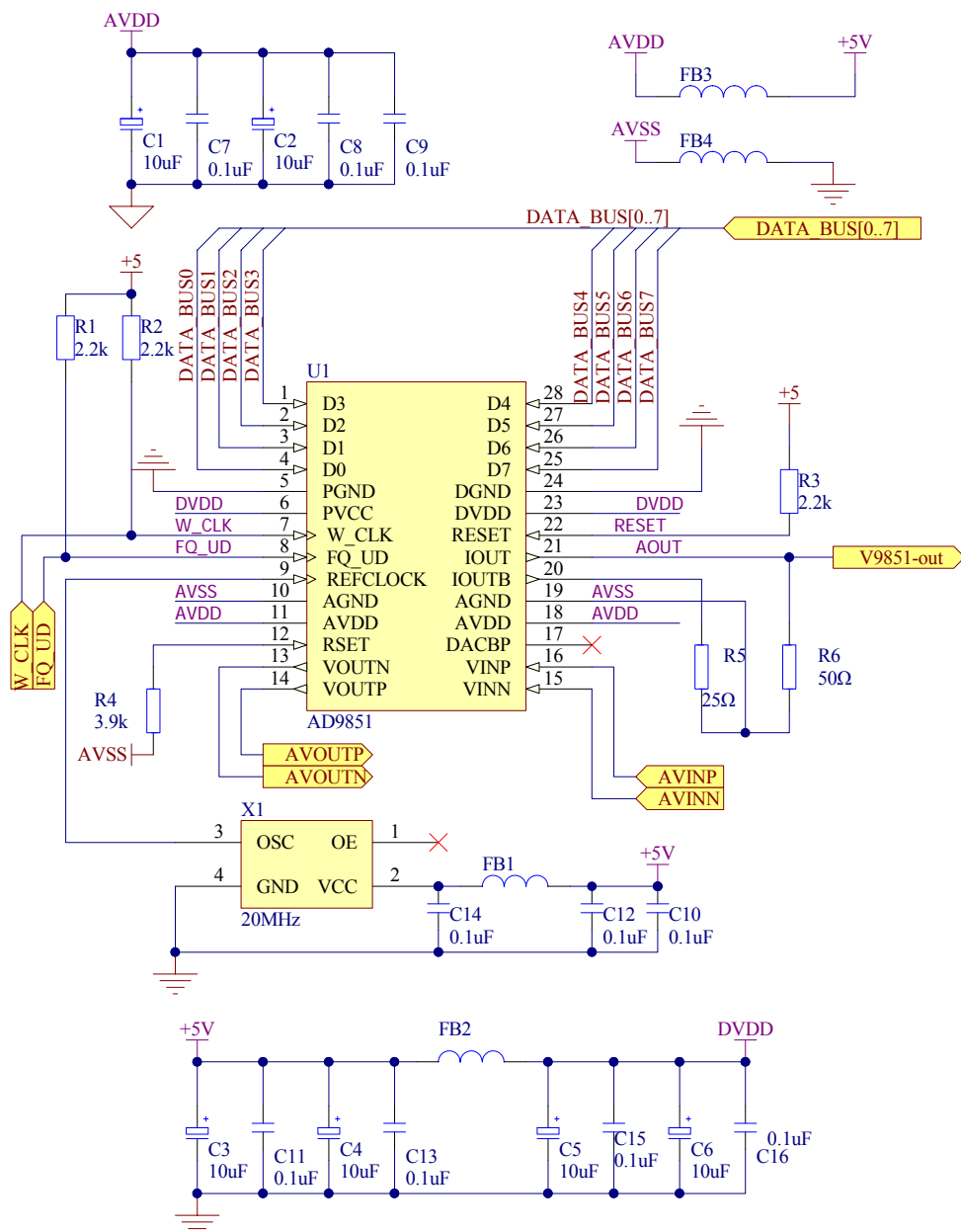


图 5 系统总体设计方框图

5. 系统软件设计

本系统的程序设计采用模块化的思想。与此同时模块内部采用层次化的设计，将硬件接口处理及初始化部分作为底层的子程序，控制硬件接口的开断并向上层提供接口读取的数据；中间层程序完成对底层数据的收集和处理，把数据的结果上传最终的上层功能控制程序，不直接与硬件打交道；最后主程序通过调用相关的功能控制模块实现对整个系统的构建，本系统的主程序流程图如下：

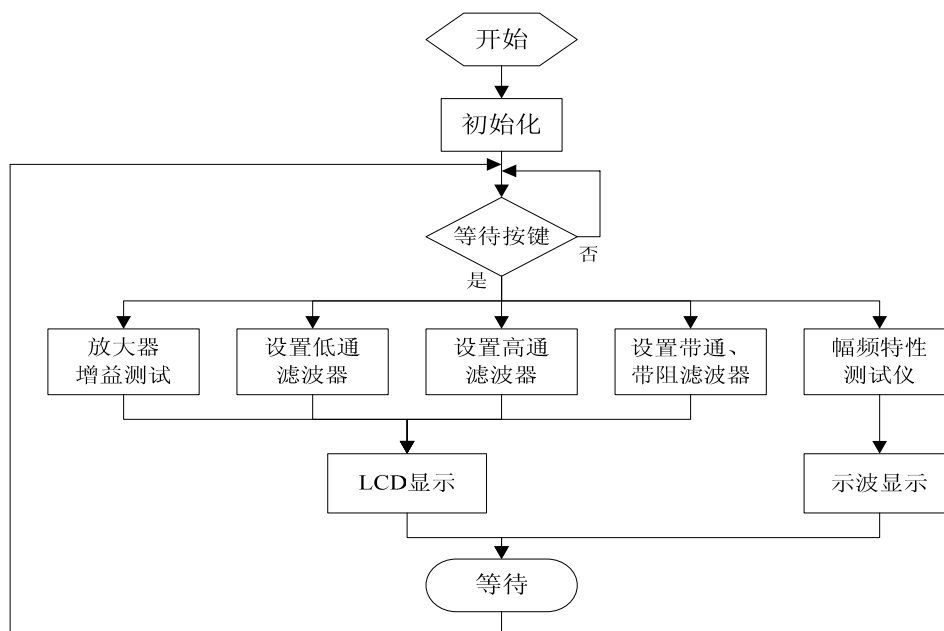


图 6 主程序流程

6. 总结

本系统以固定增益放大电路加 D/A 程控衰减器组成前级放大器能实现高精度的增益控制，增益为 10dB 时输出波形无明显失真。程控滤波器采用集成开关电容滤波器，通过适当的软件补偿和校正可准确设置滤波器的截止频率。本系统有较高的实用价值，能够分别设置成低通、高通、带通和带阻滤波器，且 Q 值和截止频率可设定，具有滤波器幅频分析能力和信号频域分析能力，这使得本系统在实际应用上得到了较大的提升。

参考资料

- [1] 李朝青. 单片机原理及接口技术. 北京: 北京航空航天大学出版社, 1999 年 3 月
- [2] 谢自美. 电子线路设计·实验·测试(第 2 版). 湖北: 华中科技大学出版社. 2000 年 7 月
- [3] [美]阿瑟·B·威廉斯. 电子滤波设计手册. 北京: 电子工业出版社. 1986 年 2 月
- [4] 谢自美. 电子线路综合设计. 湖北: 华中科技大学出版社. 2006 年
- [5] 邓重一. 基于可编程芯片 MAX262 的有源滤波器[J]. 单片机与嵌入式系统应用, 2005, (05).

FPGA-based Programmable Digital Filter System

YIN Chaoliang, OU Jiaming, SHEN Jincheng, DENG Xiaoping
(School of Electronic Information, Wuhan University, Wuhan 430079)

Abstract

This system is based on the principle of switched capacitor filter, and uses MCU and FPGA as the core to control the system. The pre-amplifier module includes a fixed and a programmable gain amplifier DA attenuator. Using programmable switched-capacitor filter integrated chip MAX262 as the main filter, it uses Normalization theory to design the four-order elliptic low-pass filter. DDS theory is adopted to produce Amplitude-frequency characteristics tester. The system extends the settings of band-pass and band-stop filter, and can measure the cut-off frequency, distortion and spectrum. Moreover, all functions can be set by the keyboard and displayed by LCD.

Keywords: PGA, Normalization theory of filter design, switched-capacitor filter, DDS, FFT