

## MI200E 电力线载波通讯芯片

### 简述:

MI200E 是一款专门针对低压电力线进行优化设计的高集成度、高性能的电力线载波通讯芯片。

MI200E 是一个可工作于码分多址(CDMA)方式的半双工调制解调芯片。并且提供载波侦听和有效帧指示信号，可方便地实现基于共享信道的网络接入协议。

### 性能参数:

- 电力线频率范围: 45Hz~62.7Hz
- 载波频率与带宽:
  - 57.6 ± 16KHz
  - 76.8 ± 16KHz
  - 115.2 ± 16KHz
- 通讯速率: 200bps~1.6Kbps (220V/50Hz)  
240bps~1.92Kbps (110V/60Hz)
- 电源: Single +5V
- 接口类型: SPI
- 最小输入信号信噪比: ≥-16dB
- 输出功率: 0.4W(@10Ohm Load)
- DPA 效率: ≥60%

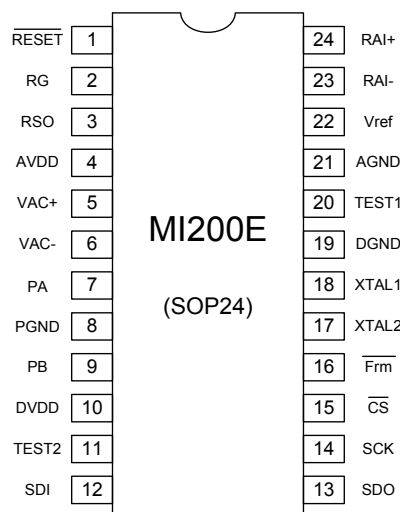
### 特点:

- 可变扩频增益
- 可适用于不同环境的传输速率
- 三种可选的载波频率
- 八个可选的扩频码
- 内置 CRC-16 硬件校验电路
- 内置开关电容带通滤波器 (BPF)
- 内置数字功率放大器 (DPA)
- 符合 EN50065-1 以及 IEC61000-3-8 标准
- 提供 SPI 接口
- SOP-24/ TSSOP-24 封装

### 应用领域:

- 远程自动抄表
- 能源管理
- 安防报警系统
- 智能家居控制
- 路灯控制系统

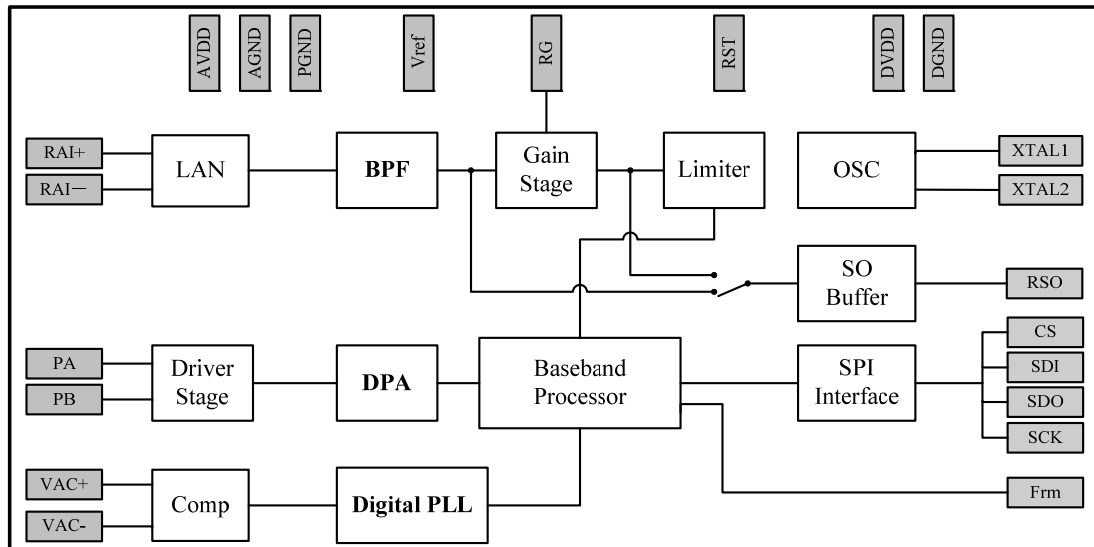
### 引脚示意图



## 目录

1. 系统结构图.....	3
2. 引脚定义.....	4
3. 额定参数.....	5
4. 电气特性.....	6
5. 调制原理.....	7
6. SPI 接口 .....	8
6.1 控制器接口.....	8
6.2 相关引脚.....	8
6.3 SPI 读指令时序 .....	9
6.4 SPI 写指令时序 .....	9
7. 晶体振荡电路.....	10
8. 信号发送电路.....	10
9. 信号接收电路.....	11
10. 功能描述.....	12
载波选择.....	12
速率选择.....	12
11. 控制寄存器.....	13
寄存器列表.....	13
寄存器说明.....	14
12. 封装信息.....	20

## 1. 系统结构图



## 2. 引脚定义

名称	序号	类型	功能描述
Reset	1	输出	复位。低电平有效。
RG	2		接收信号地。在接收信号进行放大时提供内部接地，该脚与模拟电源地之间接一个 100nF 的滤波电容。
RSO	3	输出	接收信号输出（测试用）。在该引脚上可以测量到经过放大及滤波后的信号。
AVDD	4	电源	模拟电源。电压范围 $5V \pm 10\%$ 。应尽可能减小该电源纹波，可以在该电源的 5V 与模拟地之间并接 $10\mu F$ 和 $100nF$ 的电容。
VAC+	5	输入	过零信号输入端
VAC-	6	输入	过零信号输入端
PA	7	输出	数字功放的半桥输出 A
PGND	8	地	数字功放的电源地。该脚与电源 DVDD 之间并接 $10\mu F$ 和 $100nF$ 的电容。
PB	9	输出	数字功放的半桥输出 B
DVDD	10	电源	数字电源。电压范围 $5V \pm 10\%$ ，在该电源的 5V 与数字地之间并接 $10\mu F$ 和 $100nF$ 的电容。
TEST2	11		测试引脚。实际应用时接 DGND。
SDI	12	输入	SPI 接口的数据输入端。在时钟的下降沿打入数据，参见接口时序图。
SDO	13	输出	SPI 接口的数据输出端。数据在时钟的上升沿移出。该脚闲时为高阻态。参见接口时序图。
SCK	14	输入	SPI 接口的同步时钟输入端。所有的 SPI 接口数据与此时钟保持同步。参见接口时序图。该时钟采用了施密特触发器 The SCLK has a Schmitt-trigger input for use with a clock source that has a slow edge transition time (e.g., optic-isolator outputs).
$\overline{CS}$	15	输入	片选引脚。4 线制串行口管脚之一。低电平时有效。参见接口时序图。
$\overline{Frm}$	16	输出	帧指示引脚。当帧头被正确接收到时输出低有效电平。该信号可以通过 SPI 寄存器读取。
XTAL2	17	输出	连接晶振脚。为 MI200E 提供时钟源。当 XTAL1 脚提供外部时钟时该脚可以驱动 CMOS 负载。
XTAL1	18	输入	外部时钟输入脚。为 MI200E 提供时钟源。晶振频率 12MHz。振荡电路推荐使用小于 $33pF$ 电容 ( $22pF$ )。
DGND	19	地	数字电源地。为了更好抑制噪声数字地应通过磁珠与模拟电源地在一点连接。
TEST1	20		测试引脚。实际应用时接 DGND。
AGND	21	地	模拟电源地。通过磁珠与数字电源地在一点连接。
Vref	22		参考电平。电平为 AVDD 的二分之一。在该电源与模拟地之间并接 $1\mu F$ 和 $100nF$ 电容。该电平仅作参考使用。
RAI-	23	输入	芯片接收的模拟信号输入负端
RAI+	24	输入	芯片接收的模拟信号输入正端

### 3. 额定参数

Symbol	Parameter	Value	Unit
AVDD	模拟电源	-0.3~6	V
DVDD	数字电源	-0.3~6	V
VDPA	数字功放电源	-0.3~6	V
AGND/DGND	模拟/数字地	-0.3~0.3	V
V <sub>I</sub>	数字输入电压	DGND-0.3 DVDD+0.3	~ V
V <sub>O</sub>	数字输出电压	DGND-0.3 DVDD+0.3	~ V
I <sub>O</sub>	数字输出电流	-10~+10	mA
T <sub>amb</sub>	工作温度	-40~+85	°C
T <sub>stg</sub>	储藏温度	-50~+150	°C
All pin's ESD	抗静电电压	±5000	V

## 4. 电气特性

( $AV_{DD}=DV_{DD}=+5V$ ,  $PGND=AGND=DGND=0V$ ,  $-40^{\circ}C \leq T_{amb} \leq +85^{\circ}C$ , 特殊指定除外)

Symbol	Parameter	Test Conditions/Comments	Min.	Typ.	Max.	Unit
$AV_{DD}, DV_{DD}$	电源电压		4.5	5.0	5.5	V
$I_{DD}$	模拟电源电流	发送和接收模式	4.0	4.5	5.0	mA
$D_{DD}$	数字电源电流	接收模式	4.0	5.0	6.0	mA
		发送模式 (无负载)	25	30	35	mA
<b>Digital I/O</b>						
$V_{IH}$	输入逻辑高电平		2.0			V
$V_{IL}$	输入逻辑低电平				0.8	V
$V_{OH}$	输出逻辑高电平	$I_{OH} = 2mA$	4.5			V
$V_{OL}$	输出逻辑低电平	$I_{OL} = 2mA$			0.4	V
<b>Oscillator</b>						
$V_{IHx}$	XTAL1 输入逻辑高电平	外部时钟	3.0			V
$V_{ILx}$	XTAL1 输入逻辑低电平	外部时钟			2.0	V
DC	XTAL 时钟占空比	外部时钟	20		80	%
Xtal	晶振频率		12			MHz
$T_{CLOCK}$	晶振周期		83.33			ns
$Xtal_{ESR}$	晶振内阻				100	Ohm
$Xtal_{CL}$	晶振外接电容			22	33	pF
<b>Receiver</b>						
$V_{IN}$	输入灵敏度 (普通模式)			2	4	mV <sub>RMS</sub>
	输入灵敏度 (高灵敏度模式)			500		μV <sub>RMS</sub>
$V_{IN}$	最大不失真输入信号			1.8	2	V <sub>RMS</sub>
$R_{IN}$	输入阻抗		60	80	100	KΩ

## 5. 调制原理

MI200E 采用的是复杂正交调制原理，该原理应用在信号衰减变化剧烈的无线信道或电力线信道有极优越的表现。利用该原理能极大的改善 MI200E 性能表现，它能够更有效地阻止相位和正交之间的关联所带来的消极影响。

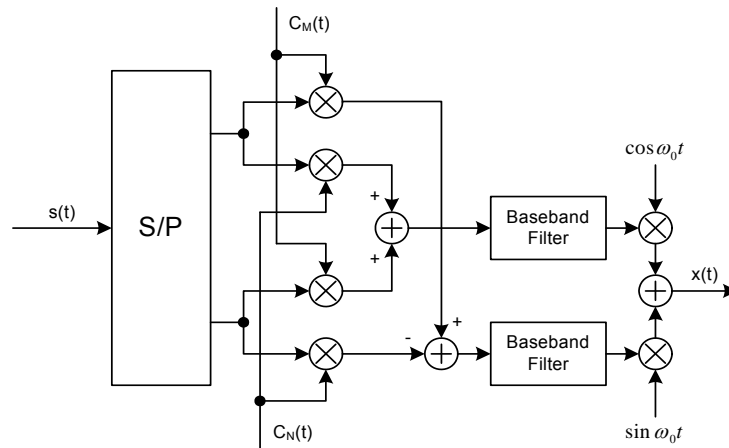


图 1 MI200E 的复杂正交调制原理图

## 6. SPI 接口

### 6.1 控制器接口

MI200E 通过一个 SPI 接口(从模式) 实现与主控制器的数据交换。

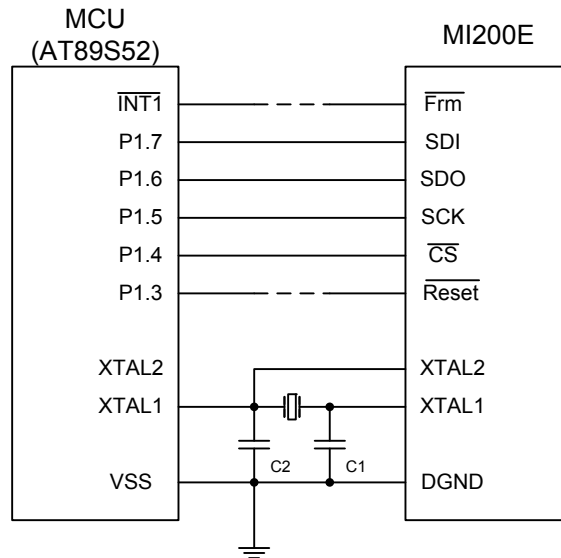


图 2 主控制器接口

MI200E 是基于能直接与绝大多数主流微控制器通过 SPI 接口连接而设计的一款 PLC 调制解调芯片。

MI200E 设有多个 8 位指令寄存器。经过 SDI 输入来访问，在 SCK 的上升沿输入数据。整个操作期间 CS 引脚必须置低电平。

CS 置低电平后，在时钟的第一个上升沿采样输入数据。SCK 是静态的，允许用户停止时钟然后复位操作。

### 6.2 相关引脚

#### SDO—串行数据输出

在读指令周期内，数据通过该引脚在串行时钟的下降沿移出。

#### SDI—串行数据输入

所有的操作码、字节地址、数据通过该引脚写入寄存器。串行数据在时钟的上升沿被锁存。

#### SCK—串行时钟

串行时钟控制串行总线上的数据输入输出时序。出现在 SDI 管脚上的操作码、地址或数据在时钟的上升沿被锁存，而 SDO 引脚上的数据则是在时钟的下降沿变化。

#### CS—片选

CS 高电平时，MI200E 未被选中操作，此时 SDO 引脚输出为高阻状态，除了内部写操作之外，MI200E 的 SPI 接口将处于保持模式。CS 低电平时 MI200E 的 SPI 接口有效(处于激活模式)，需要注意的是上电后，进行 SPI 口的任何操作之前应先将 CS 电平由高到低转换。



信号引脚	描述
CS	片选输入
SDO	串行数据输出
SDI	串行数据输出
SCK	串行时钟输入

表 1 引脚名称

### 6.3 SPI 读指令时序

MI200E 的读指令时序如图 3 所示，请按照图 3 与表 2 的时序要求进行操作。在读取 MI200E 内部寄存器时，需要先写入要读取的寄存器的地址。

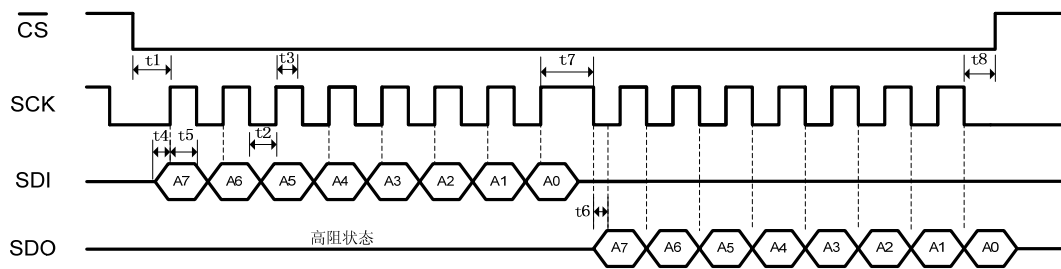


图 3. 读取寄存器时序图

### 6.4 SPI 写指令时序

MI200E 的写指令时序如图 4 所示，请按照图 3 与表 2 的时序要求进行操作。

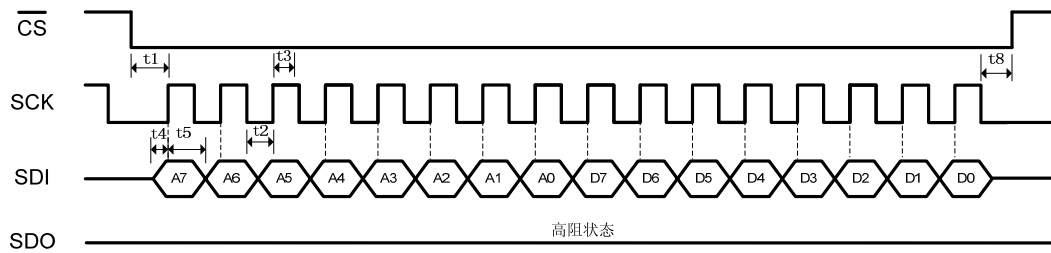


图 4. 写寄存器时序图

t1	> t2	t2	> 480ns
t3	> 480ns	t4	> t2-45ns
t5	< t3+45ns	t6	> 300ns
t7	≥ t3	t8	≥ t2

表 2 时序参数

## 7. 晶体振荡电路

XTAL1 和 XTAL2 分别是反相放大器的输入和输出引脚，该反相器可配置为使用片上振荡器，如图 5a 所示，使用石英晶体振荡器。若使用外部时钟源驱动芯片则 XTAL2 不作连接，时钟源由 XTAL1 接入，如图 5b 所示。



图 5 (a). 晶振连接图

(b). 外部时钟驱动配置

## 8. 信号发送电路

通过内置的数字功率放大器，MI200E 能够提供卓越的发送功率驱动能力。

图 6 所示为详细的 MI200E 的发送电路以及与电力线的接口电路。

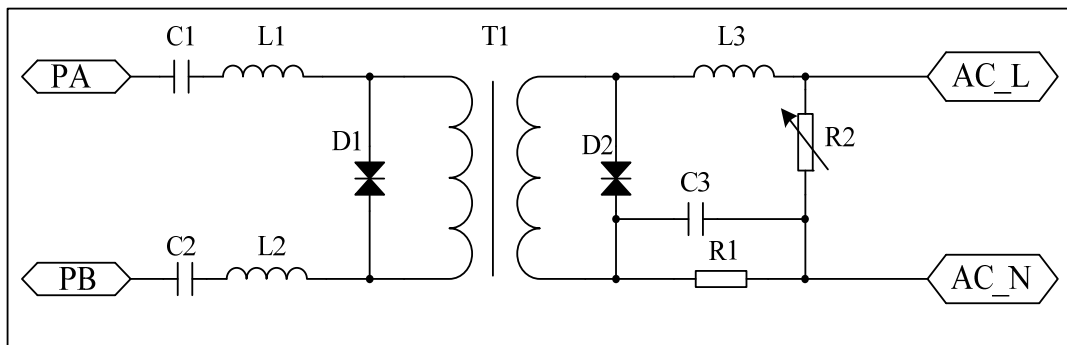


图 6 发送模拟信号电路

## 9. 信号接收电路

RAI+/RAI- 是模拟信号接收端的差分输入引脚。

RSO 是模拟信号接收后输出的测试引脚，通过该引脚可以监测内部接收信号。

RG 是接收信号地引脚。为信号放大提供芯片内部的接地。该引脚与模拟地之间需接一个去藕电容。

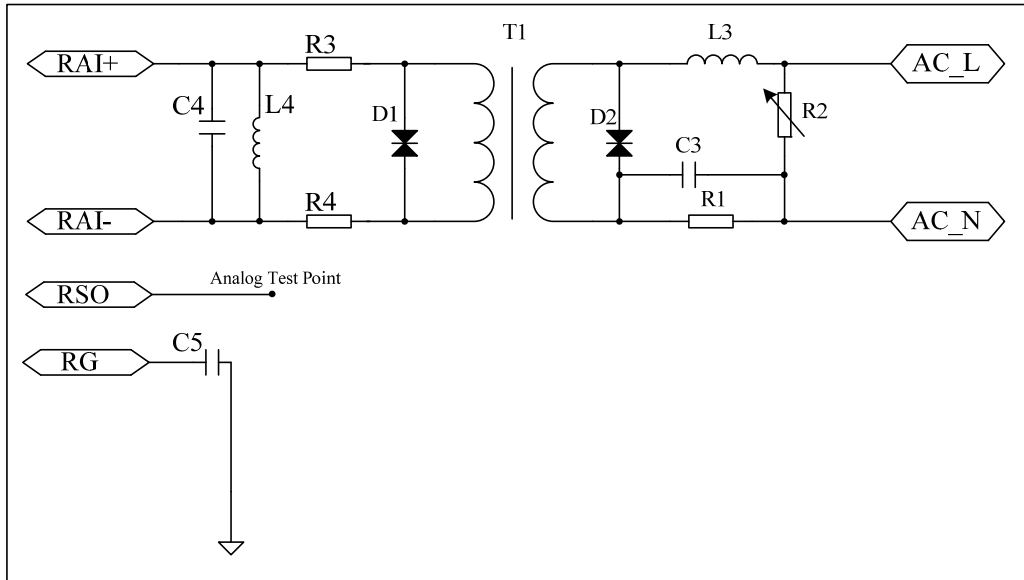


图 7 模拟信号接收电路

## 10. 功能描述

### 载波选择

MI200E 有三种不同载波频率可供选择:

57.6±16KHz, 76.8±16KHz, 115.2±16KHz.

Fre[1:0]	F(KHz)
00	57.6±16
01	76.8±16
10	-
11	115.2±16

表 3

### 速率选择

MI200E 可选择不同的传输速率。

AC Frequency(Hz)	SS[1:0]	Baud Rate(bps)
50	00	200
	01	400
	10	800
	11	1600
60	00	240
	01	480
	10	960
	11	1920

表 4

## 11. 控制寄存器

### 寄存器列表

Register Name	W/R	Power On Value	Default Value	Register Address	Description
RDMR	R	0xff		0x81	读模式寄存器
WRMR	W			0x01	写模式寄存器
RDSR	R	0x00		0x82	读状态寄存器
WRSR	W			0x02	写状态寄存器
RDRR	R	0x00		0x83	读接收模式寄存器
RDRB0	R	0x00		0x84	读接收数据寄存器
WRTB0	W			0x04	写发送数据寄存器
RDAR	R	0xff	0xff	0x87	读模拟信号处理配置寄存器
WRAR	W			0x07	写模拟信号处理配置寄存器
WRACD	W	0x00		0x0a	配置发送帧头延时寄存器
WRTDR	W	0x00		0x0b	配置接收帧头延时寄存器
WRTH0	W	0x66	0x58	0x0c	配置载波检测门限寄存器 (帧同步之前)
WRTH1	W	0x50	0x0a	0x0d	配置载波检测门限寄存器 (帧同步之后)
WR_F1FRE	W	0x00	0x66	0x10	配置第一级 BPF 中心频点
WR_F1Q	W	0x00	0x88	0x11	配置第一级 BPF Q 值
WR_F2FRE	W	0x00	0x66	0x12	配置第二级 BPF 中心频点
WR_F2Q	W	0x00	0x88	0x13	配置第二级 BPF Q 值
WR_F3FRE	W	0x00	0x66	0x14	配置第三级 BPF 中心频点
WR_F3Q	W	0x00	0x88	0x15	配置第三级 BPF Q 值
RD_CRC_H	R	0x00		0xa8	读取发送时 CRC-16 高位
RD_CRC_L	R	0x00		0xa9	读取发送时 CRC-16 低位

\*\*注: 当 MI200E 上电后, 寄存器的值将变为 POWER ON VALUE, 而在对 MI200E 进行初始化配置时, 请参考 Default Value。

## 寄存器说明

### Mode Configuration Register

RDMR/WRMR 指令提供了对模式配置寄存器的存取，模式配置寄存器在任意时刻可读，甚至在写周期也是一样。模式配置寄存器格式如下：

Read:0X81 / Write:0X01

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RX_TX	Code2	Code1	Code0	SS1	SS0	Fre1	Fre0

#### Bit 7 (RX\_TX):

接收/发送选择位

- 0: 发送状态。DPA 使能。
- 1: 接收状态。DPA 关闭。

#### Bit 6~4 (Code2~0):

扩频码选择

通过对 Code[2:0]的设置选择不同的扩频码字。

- 000~111: code 0 ~ code 7.

#### Bit 3~2 (SS1~0):

波特率选择

- 00: 扩频码长度 = 4, 数据速率 = 1600/1920 bps
- 01: 扩频码长度 = 8, 数据速率 = 800/960 bps
- 10: 扩频码长度 = 16, 数据速率 = 400/480 bps
- 11: 扩频码长度 = 32, 数据速率 = 200/240 bps

#### Bit 1~0 (Fre1~0):

载波频率选择

- 00: 载波频率 = 57.6KHz
- 01: 载波频率 = 76.8KHz
- 10: 未定义
- 11: 载波频率 = 115.2KHz

### Status Register

RDSR 提供了对状态寄存器的读写控制，状态寄存器可以在任意时刻被读出，包括在写周期内。状态寄存器的格式如下：

Read:0X82 / Write:0X02

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
TI	RI	Carr	Frame	EPF	-	CRC	-

#### Bit 7 (TI):

发送中断标志。在发送缓冲寄存器的数据发送完毕之后由硬件置位，必须由软件复位。当TI=1时，发送FIFO (2 bytes)为空，此时MCU 可以通过SPI 接口写入新的待发送字节。在MCU 往发送缓冲区写入新的字节之前，TI 位必须由MCU 复位。

#### Bit 6 (RI):

接收中断标志。在接收缓冲寄存器的数据满之后由硬件置位，必须由软件复位。当RI=1 时，接收缓冲区里的两个8bit 的数据已经准备好，此时MCU 可以通过SPI 接口读出这两个字节的数据。在MCU 读出这两个字节的数据之后，必须复位RI。

#### Bit 5 (Carr):

载波检测标志位。当MI200E 接收到符合MI200E 类型的扩频信号时，载波检测标志位置位。扩频信号消失4~10ms 之后，载波检测标志位复位到‘0’。载波检测标志位是一个只读标志位。

#### Bit 4 (Frame):

帧指示标志位。当帧同步字被正确接收到的时候，帧指示标志位置位。当Carr 位0 的时候帧指示标志位复位。Frame 是一个只读标志位。MI200E 外部的Frm 管脚和内部的Frame 一致。

#### Bit 3 (EPF):

分组结束标志位。该标志复位时，MI200E 将把接收机部分复位到初始状态。  
(sync\_final = 0, training\_OK = 0, and counters = 0)

#### Bit 1 (CRC):

CRC 正确标志位。当一个分组的数据被正确接收时，CRC\_OK 置位。

### Receiving Mode Configuration Register

接收模式配置寄存器提供了用于指示数据分组(Packet)的基本参数(数据速率、分组长度)的8个可读位bit, RSS[1:0]: 接收数据的扩频因子, RL[5:0]: 接收数据的分组长度(以字word 为单位), 接收模式寄存器在进行分组数据的接收的时候具有重要的意义。一个数据分组在被接收时, 首先要知道这个分组采用的数据速率, 以及分组的长度, 以便接收机能按照正确的格式来接收这个数据分组。

Read:0X83

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RSS1	RSS0	RL5	RL4	RL3	RL2	RL1	RL0

#### Bit 7~6 (RSS 1~0):

接收到的传输速率

#### Bit 5~0 (RL5~0):

接收数据长度 (以 Word 为单位)

### AC Delay Parameter Register

可微调发送帧头的延时时间。

Write:0X0a

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
ACD7	ACD6	ACD5	ACD4	ACD3	ACD2	ACD1	ACD0

### Transmitter Delay Receiver Parameter Register

可微调接收帧头的延时时间。

Write:0X0b

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
TDR7	TDR6	TDR5	TDR4	TDR3	TDR2	TDR1	TDR0



### Analog Signal Processing Configuration Register

模拟信号处理配置寄存器用于对模拟信号通道的参数进行设置。

当HSB 为1 时，高灵敏度模式开启。在MI200E 的接收灵敏度受限时，能提高通信能力。

OA[2:0]用于设置数字功率放大器的输出信号幅度。

Read:0X87 / Write:0X07

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
HSB	-	RSOS	BPFPD	RSBFPD	OA2	OA1	OA0

#### Bit 7 (HSB):

高灵敏度接收模式

1: 高增益模式

0: 普通模式

#### Bit 5 (RSOS):

RSO 输出选择

1: RSO接BPF 输出

0: RSO接20 倍增益放大器输出

#### Bit 4 (BPFPD):

带通滤波器 Power Down 模式

1: 正常模式

0: Power Down 模式

#### Bit 3 (RSBFPD):

RSO Power Down 模式

1: 正常模式

0: Power Down 模式

#### Bit 2~0 (OA 2~0):

输出幅度选择

111: 7 V<sub>PP</sub>

110: 6 V<sub>PP</sub>

101: 5 V<sub>PP</sub>

100: 4 V<sub>PP</sub>

011: 3.5 V<sub>PP</sub>

010: 3 V<sub>PP</sub>

001: 2.5 V<sub>PP</sub>

000: 2 V<sub>PP</sub>

### Carrier Detection Threshold Register (Before Frame Sync)

当 Frame 为“0”时，检测载波信号。参考值为 0X58。

Carrier Detection Threshold Register (BFS) 被用来设置载波检测的前门限值。

Write:0X0c

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
CDTB7	CDTB6	CDTB5	CDTB4	CDTB3	CDTB2	CDTB1	CDTB0

### Carrier Detection Threshold Register (After Frame Sync)

当 Frame 为“1”时，检测载波信号。参考值为 0X0A。

Carrier Detection Threshold Register (AFS) 被用来设置载波检测的后门限值。

Write:0X0d

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
CDTA7	CDTA6	CDTA5	CDTA4	CDTA3	CDTA2	CDTA1	CDTA0

MI200E 内部包含一个具有三个工作频段的可编程带通滤波器，可通过模式配置寄存器中的 Fre1/Fre0 来选择工作频段(57.6/76.8/115.2KHz)，同时提供以下各寄存器对不同三个工作频点进行特性的微调。WR\_F1FRE 确定一频段(57.6±16KHz)的频率控制寄存器，由它确定带通滤波器的两个参差调谐的谐振频率；WR\_F1Q 确定一频段(57.6±16KHz)的两个谐振频率点的 Q 值；WR\_F2FRE 确定二频段(76.8±16KHz)的频率控制寄存器，由它确定带通滤波器的两个参差调谐的谐振频率；WR\_F2Q 确定二频段(76.8±16KHz)的两个谐振频率点的 Q 值；WR\_F3FRE 确定三频段(115.2±16KHz)的频率控制寄存器，由它确定带通滤波器的两个参差调谐的谐振频率；WR\_F3Q 确定三频段(115.2±16KHz)的两个谐振频率点的 Q 值；在芯片初始化程序中，这些寄存器的初始值均需要设置为 0x88。

### Adjustment Value of 1st Frequency Point for BPF Register

Write:0X10

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
AVF17	AVF16	AVF15	AVF14	AVF13	AVF12	AVF11	AVF10

### Adjustment Value of 1st Q parameter for BPF Register

Write:0X11

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
AVQ17	AVQ16	AVQ15	AVQ14	AVQ13	AVQ12	AVQ11	AVQ10

### Adjustment Value of 2nd Frequency Point for BPF Register

Write:0X12

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
AVF27	AVF26	AVF25	AVF24	AVF23	AVF22	AVF21	AVF20

**Adjustment Value of 2nd Q parameter for BPF Register**

Write:0X13

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
AVQ27	AVQ26	AVQ25	AVQ24	AVQ23	AVQ22	AVQ21	AVQ20

**Adjustment Value of 3rd Frequency Point for BPF Register**

Write:0X14

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
AVF37	AVF36	AVF35	AVF34	AVF33	AVF32	AVF31	AVF30

**Adjustment Value of 3rd Q parameter for BPF Register**

Write:0X15

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
AVQ37	AVQ36	AVQ35	AVQ34	AVQ33	AVQ32	AVQ31	AVQ30

**High 8 bits CRC Value for Transmitted Data Register**

发送时 CRC-16 高 8 位。

Read:0Xa8

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
CRCH7	CRCH6	CRCH5	CRCH4	CRCH3	CRCH2	CRCH1	CRCH0

**Low 8 bits CRC Value for Transmitted Data Register**

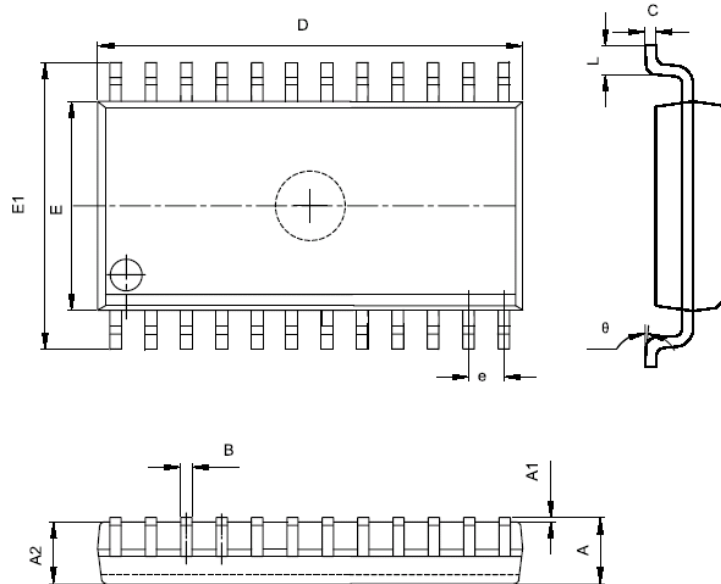
发送时 CRC-16 低 8 位。

Read:0Xa9

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
CRCL7	CRCL6	CRCL5	CRCL4	CRCL3	CRCL2	CRCL1	CRCL0

## 12. 封装信息

### SOP24



Symbol	Dimensions In Millimeters		Dimensions In Inches	
	Min	Max	Min	Max
A	2.280	2.630	0.090	0.104
A1	0.100	0.300	0.004	0.012
A2	2.180	2.330	0.086	0.092
B	0.350	0.510	0.014	0.020
C	0.204	0.360	0.008	0.014
D	15.200	15.600	0.598	0.614
E	7.400	7.600	0.291	0.299
E1	10.000	10.650	0.394	0.419
e	1.270(TYP)		0.050(TYP)	
L	0.400	1.270	0.016	0.050
$\theta$	0°	8°	0°	8°