

# 8位单片微控制器GMS97C2051数据手册

## 一、概述

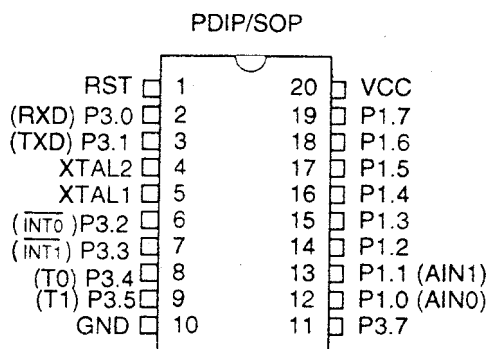
### 1.1 一般说明

GMS97C2051是一个有2k字节可编程EPROM的高性能的微控制器。本器件与工业标准MCS-51™的指令组和引脚兼容。LG半导体公司的GMS97C2051是一种功能强大的微控制器，它对很多嵌入式控制应用提供了一个高度灵活的有效的解决方案。GMS97C2051有以下特点：2k字节EPROM、128字节RAM、15根I/O线、二个16位定时/计数器、五个向量二级的中断结构、一个全双向的串行口、一个精密的模拟比较器、片内振荡器和时钟电路。此外，GMS97C2051支持二种软件可选的电源节约方式。空闲方式停止CPU而让RAM、定时/计数器、串行口和中断系统继续有效。掉电方式保存RAM的内容但振荡器停振以禁止芯片所有的其它功能直到下一次硬件复位。

### 1.2 特点

- 与MCS-51™产品兼容
- 2k字节可编程EPROM
- 4.25V至5.5V电压工作范围
- 12MHz/24MHz工作频率
- 具有加密阵列的二级程序存储器加锁
- 128字节SRAM
- 15根可编程I/O线
- 二个16位定时/计数器
- 可编程的串行USART
- 五个中断源
- 输出可直接驱动LED
- 片内模拟比较器
- 低功耗空闲和掉电方式

### 1.3 引脚配置



### 1.4 引脚说明

**Vcc** 电源电压。

**GND** 地。

**Port 1** 口1是一个8位双向I/O口。口引脚P1.2至P1.7提供内部上拉。P1.0和P1.1需要外部上拉。P1.0和P1.1也可以分别用作片内精密模拟比较器的正输入端 (AIN0) 和负输入端 (AIN1)。口1的输出缓冲器能吸入10mA电流并能直接驱动LED显示。当“1”被写入口1的各引脚时，它们可被用作输入脚。当引脚P1.2至P1.7被用作输入并被外部拉低时，由于内部上拉它们将供出电流 ( $I_{L}$ )。

当EPROM编程时和编程检验时Port 1也接收代码数据。

**Port 3** 口3的引脚P3.0至P3.5、P3.7是7个带有内部上拉的双向I/O引脚。P3.6是片内比较器的输出脚而不能作为普通的I/O脚访问。Port 3的输出缓冲器可吸入10mA。当“1”写入Port 3引脚时，它们被内部的上拉拉高并被用作输入。作为输入口，被外部拉低的Port 3引脚将因为上拉而供出电流 ( $I_{L}$ )。

Port 3也能用作如下表所列GMS97C2051的各种特殊功能：

引脚	功能
P3.0	RXD (串行输入口)
P3.1	TXD (串行输出口)
P3.2	$\overline{\text{INT0}}$ (外部中断0)
P3.3	$\overline{\text{INT1}}$ (外部中断1)
P3.4	T0 (定时器0外部输入端)
P3.5	T1 (定时器1外部输入端)

Port 3在EPROM编程时和编程检验时也接收某些控制信号。

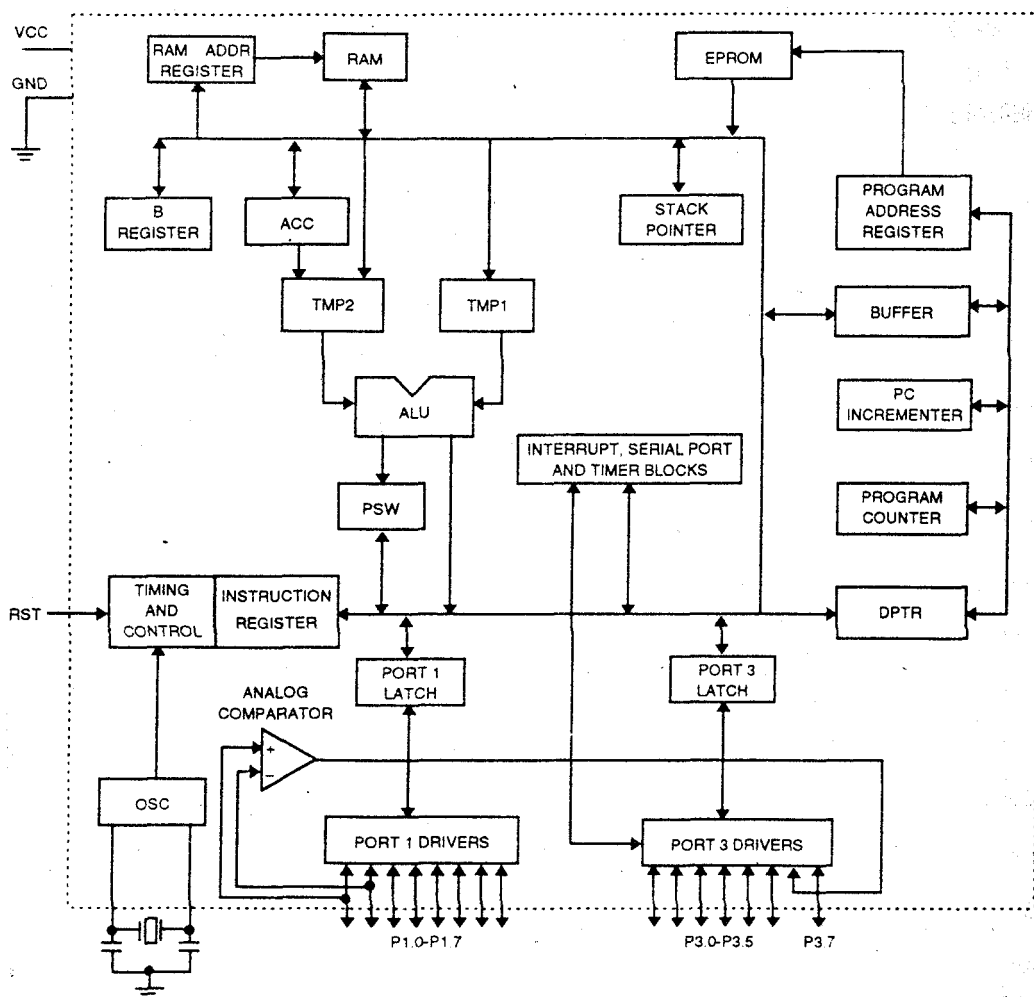
**RST** 复位输入。只要RST一变高，所有的I/O引脚都复位为“1”。在振荡器工作时，保持RST脚为高电位二个机器周期，器件即复位。

这个引脚在EPROM编程时，也接收12.75V编程电源电压 ( $V_{pp}$ )。

**XTAL1** 反相振荡器的放大器输入端和内部时钟工作电路的输入端。

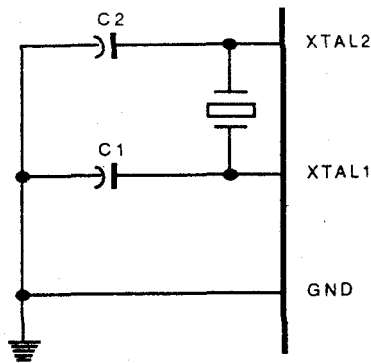
**XTAL2** 反相振荡器的放大器输出端。

## 1.5 方框图



## 1.6 推荐的振荡器电路

XTAL1和XTAL2各为内部放大器的输入和输出端，这个放大器可被配置为一个片内振荡器如图1所示。为了由一个外部时钟源来驱动芯片，XTAL2必须空着不接而XTAL1被驱动如图2所示。



注：用晶体时C1、C2=30pF±10pF（包括分布电容）。

图1 振荡器连接

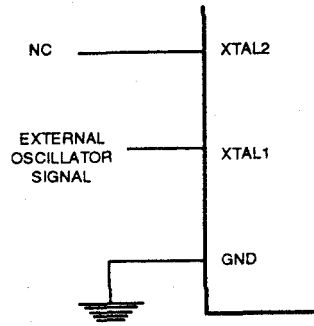


图2 外部时钟驱动

## 二、特殊功能寄存器

被称为特殊功能寄存器（SFR）空间的片内存储器的地址如表1、表2和表3所示。

注意：并不是所有的地址都被占据，没有占据的地址可能在片内并不存在。对这些地址读出时，通常会得到随机的数据，而写入时将会有不确定的效应。

用户软件对这些表中未列出的地址，务必不要写入“1” 因为它们可能在将来产品中赋予新的功能。在这种情况下，复位时或不工作时这些位的值将总是为0。

表1 GMS97C2051的SFR地址和复位值

0F8H								0FFH
0F0H	B							0F7H
	00000000							
0E8H								0EFH
0E0H	ACC							0E7H
	00000000							
0D8H								0DFH
0D0H	PSW							0D7H
	00000000							
0C8H								0CFH
0C0H								0C7H
0B8H	IP							0BFH
	XXX00000							
0B0H	P3							0B7H
	11111111							
0A8H	IE							0AFH
	0XX00000							
0A0H								0A7H
98H	SCON	SBUF						9FH
	00000000	XXXXXXXX						
90H	P1							97H
	11111111							
88H	TCON	TMOD	TL0	TL1	TH0	TH1		8FH
	00000000	00000000	00000000	00000000	00000000	00000000		
80H		SP	DPL	DPH			PCON	87H
		00001111	00000000	00000000			0XXX0000	

表2 SFR各个“位”的安排

Address	Register	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
81 <sub>H</sub>	SP								
82 <sub>H</sub>	DPL								
83 <sub>H</sub>	DPH								
87 <sub>H</sub>	PCON	SMOD	-	-	-	GF1	GF0	PD	IDLE
88 <sub>H</sub>	TCON	TF1	TR1	TF0	TR0	IE1	IT1	IE0	IT0
89 <sub>H</sub>	TMOD	GATE	C/ $\bar{T}$	M1	M0	GATE	C/ $\bar{T}$	M1	M0
8A <sub>H</sub>	TL0								
8B <sub>H</sub>	TL1								
8C <sub>H</sub>	TH0								
8D <sub>H</sub>	TH1								
90 <sub>H</sub>	P1								
98 <sub>H</sub>	SCON	SM0	SM1	SM2	REN	TB3	RB8	TI	RI
99 <sub>H</sub>	SBUF								
A8 <sub>H</sub>	IE	EA	-	-	ES	ET1	EX1	ET0	EX0
B0 <sub>H</sub>	P3								
B8 <sub>H</sub>	IP	-	-	-	PS	PT1	PX1	PT0	PX0
D0 <sub>H</sub>	PSW	CY	AC	F0	RS1	RS0	OV	F1	P
E0 <sub>H</sub>	ACC								
F0 <sub>H</sub>	B								

- : This Bit Location is reserved



Bit manipulation is available

Bit manipulation is not available

表3 SFR表和它们的地址

符号	名称	地址
*ACC	累加器	E0H
*B	B寄存器	F0H
DPH	数据指针高字节	83H
DPL	数据指针低字节	82H
*PSW	程序状态字	D0H
SP	堆栈指针	81H
PCON	电源控制	87H
*IE	中断使能控制	A8H
*IP	中断优先级控制	B8H
*P1	□1	90H
*P3	□3	B0H
SCON	串行控制	98H
SBUF	串行数据缓冲器	99H
*TCON	定时/计数器控制	88H
TH0	定时/计数器0高字节	8CH
TH1	定时/计数器1高字节	8DH
TL0	定时/计数器0低字节	8AH
TL1	定时/计数器1低字节	8BH
*TMOD	定时/计数器方式控制	89H

\* = 可位寻址的SFR

### 三、定时/计数器0和1

GMS97C2051有二个16位的定时/计数器寄存器：Timer0和Timer1。作为一个定时器，每个机器周期寄存器增1。这样，寄存器计数机器周期。因为一个机器周期有12个振荡器周期，所以计数率是振荡器频率的1/12。作为一个计数器，该寄存器在相应的外部输入脚P3.4/T0和P3.5/T1上出现从1至0的变化时增1。由于需要二个机器周期来辨认一次1到0的变化，所以最大的计数率是振荡器频率的1/24。外部的输入端P3.2/INT0和P3.3/INT1可以被编程用作一个便于测量脉冲宽度的门。定时/计数器0和1可以用于如表4所列的4种工作方式。图3说明输入时钟逻辑。

表4 定时/计数器0的工作方式

方式	说 明	TMOD			
		Gate	C/T	M1	M0
0	具有5位预分频器的8位定时/计数器	x	x	0	0
1	16位定时/计数器	x	x	0	1
2	8位自动加载的定时/计数器	x	x	1	0
3	(定时器0)：TL0是一个由标准的定时器0控制位控制的8位定时/计数器，TH0是由定时器1控制的一个8位定时器。	x	x	1	1

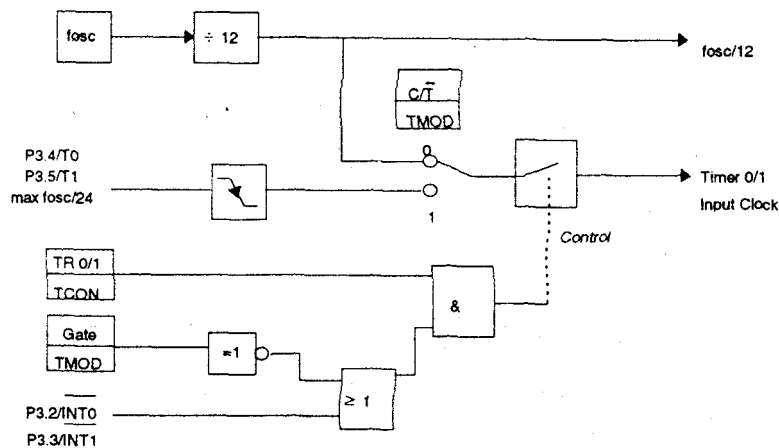


图3 定时/计数器0和1输入时钟逻辑

### 四、串行接口（USART）

串行接口是一个全双工的，即它可以同时接收和发送的接口。它可以工作在如表5中所说明的四种方式（一种同步方式，三种异步方式）。可用的波特率可由表6中给出的公式计算。

表5 USART工作方式

方式	SCON		波特率	说 明
	SM0	SM1		
0	0	0	$f_{osc}/12$ (固定)	移位寄存器： 串行数据通过RXD进入和保存。 TXD输出移位时钟。 8个数据位以LSB在前发送/接收。
1	0	1	由定时器设置 (可变)	8位UART： 10位通过TXD发送，或者通过RXD接收。 一个起始位（0），8个数据位（LSB在前）， 以及一个停止位（1）。
2	1	0	$f_{osc}/64$ 或 $f_{osc}/32$ (固定)	9位UART： 11位通过TXD发送，或者通过RXD接收。 一个起始位（0），8个数据位（LSB在前）， 一个可编程的第9数据位和一个停止位。
3	1	1	由定时器设置 (可变)	9位UART： 除波特率可变外，与方式2相同。

表6 计算波特率的公式

波特率产生处	串行口方式	波特率
振荡器	0	$f_{osc}/12$
	2	$(2^{SMOD} \times f_{osc}) / 64$
定时器1 (定时器1方式2)	1, 3	$(2^{SMOD} \times \text{定时器1溢出率}) / 32$
	1, 3	$(2^{SMOD} \times f_{osc}) / [32 \times 12 \times (256 - TH1)]$

## 五、中断系统

GMS97C2051提供5个中断源(二个外部中断、二个定时器中断和一个串行口中断)，具有两级优先级。图4给出了中断源全面的概貌并说明了请求和控制标志。

一个低优先级的中断会由于高优先级的中断而自动被中断，但不会由于另一个低优先级的中断而中断。一个高优先级的中断不会被任何其它的中断源所中断。

如果同时收到两个不同优先级的请求，则较高优先级的请求被接收。如果同样优先级的请求同时接收到，则内部的查询序列决定接受那一个请求。这样，如表8所示在每个优先级中有一个由查询序列决定的第二优先结构。

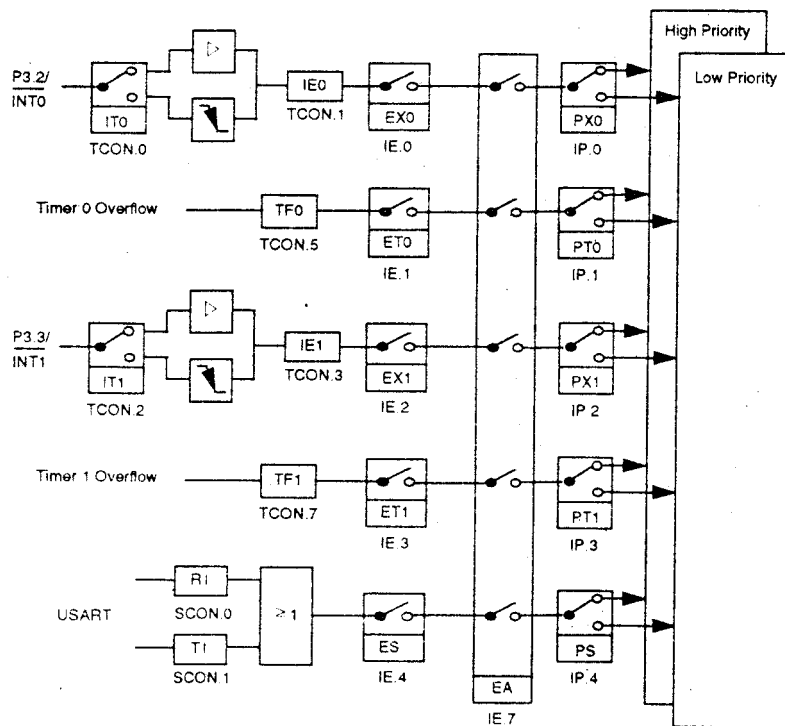


图4 中断请求源

表7 中断源和它们相应的中断向量

中断	源	向量地址
外中断0	IE0	0003H
定时器0	TF0	000BH
外中断1	IE1	0013H
定时器1	TF1	001BH
串行口中断	RI+TI	0023H
系统复位	RST	0000H

表8 中断级内的优先

中断源	优先级
外中断0	最高         最低
定时器0中断	
定时器1 中断	
串行口中断	
外中断1	IE1

## 六、关于某些指令的限制

GMS97C2051是LG半导体公司生产的微控制器系列中一种经济的和高性价比的成员。它有1k字节的EMROM程序存储器。它与MCS-51结构完全兼容，并能用MCS-51指令组编程。但是当利用某些指令来对此器件编程时，有少数是必须考虑的。

### 6.1 分支指令

LCALL、LJMP、ACALL、AJMP、SJMP、JMP@A+DPTR

这些无条件分支指令只有在编程者注意到分支的目的地址必须落在程序存储器的物理边界之内（对GMS97C2051地址是00H至3FFH）才能正确地执行。违反物理空间限制将引起不知道的程序运行情况。

CJNE[ $\square$ ]、DJNZ[ $\square$ ]、JB、JNB、JC、JNC、JBC、JZ、JNZ

对这些条件分支指令也适用上述同样的规则。超出存储器边界将引起错误的执行。

对涉及中断的应用，80C51规定的中断服务子程序的地址位都已经保存。

### 6.2 MOVX有关的指令，数据存储器

GMS97C2051有128字节内部数据存储器。这样，在GMS97C2051中堆栈深度被限制为128字节，即所有RAM的数量。该器件不支持外部DATA存储器的访问，也不支持外部程序存储器的执行。所以，程序中不能包含MOVX[ $\square$ ]指令。

一个典型的80C51汇编器仍可用来汇编指令，即使它们违反了上面所说的限制。控制器用户的责任是知道所用器件的物理特点和限制并相应地调整所用的指令。

## 七、省电方式

有两种省电方式可供使用，即空闲方式（Idle Mode）和掉电方式（Power Down Mode）。

### 7.1 空闲方式

在空闲方式，CPU让自己睡眠而所有片内的外围都保持激活。这种方式由软件调用。在本方式时片内RAM和所有的特殊功能寄存器的内容都不改变。空闲方式可由任何使能的中断或一次硬件复位来终止。如果不使用外部上拉则P1.0和P1.1必须被置为‘0’，如果使用外部上拉则置为‘1’。

当空闲方式由一次硬件复位终止时，必须注意，这时器件通常要恢复程序的执行，在内部的复位规则起作用以前，它要停止等待两个机器周期。在这时，片内硬件禁止访问内部RAM，但不禁止访问端口引脚。当空闲方式由复位终止时，为了消除对端口引脚不希望的可能性的写入的可能性，在调用空闲方式指令后面的指令必须不是向端口引脚或外部存储器写入的指令。

### 7.2 掉电方式

寄存器PCON中的PD和IDLE位各用来选择掉电方式和空闲方式。如果同时向PD和IDLE写入，则PD优先。表9给出省电方式的综述。运行于掉电方式时，Vcc的功耗将被减到最小。但是，必须保证在掉电方式被调用之前Vcc不降低，并且在掉电方式终止之前Vcc恢复到它的正常工作电平。复位信号终止掉电方式也使振荡器重新起振。在Vcc恢复到它的正常工作电平之前不要进行复位操作。必须让复位保持足够长的作用时间以便振荡器起振和稳定（与上电复位相似）。

表9 省电方式综述

方式	输入指令举例	通过下述方法退出	注释
空闲（Idle）方式	ORL PCON, #01H	—0 允许中断 —0 硬件复—0 位	CPU选通关闭 CPU状态寄存器保持其数据 外围设备处于激活状态
掉电（Power-Down）方式	ORL PCON, #02H	硬件复位	振荡器停止 片内RAM和SFR的内容被保留 复位重新定义所有的SFR但不改变片内RAM的内容

## 八、EPROM编程

GMS97C2051用一种修改过的快速脉冲编程（Quick-Pulse Programming<sup>TM</sup>）算法进行编程。它所使用的Vpp（编程电源电压）值及P3.2（PROG）上的脉冲宽度和个数与旧方法不同。

GMS97C2051包含二个特征字节，它们可以被读出且可被EPROM编程系统来识别器件。特征字节识别出器件为LGS所制造。

表10示出读特征字节的逻辑电平，用于对程序存储器编程的逻辑电平，加密表以及保密位。用于快速脉

冲编程的电路接法和波形示于图5和图8。图6表示用于正常程序存储器校验的电路接法。

## 8.1 EPROM编程和校验

### 1. 内部的地址计数器

GMS97C2051包含一个内部的EPROM地址计数器，它在RST的上升边时总是被设置为07FFH，而后在P3.0上每置班‘H’而增加，通过P3.0引脚电平的不断变化地址计数器也不断增加。

### 2. 编程算法

推荐以下步骤对GMS97C2051进行编程。

#### 1) 上电步骤

在V<sub>cc</sub>和GND引脚间加电源使晶体振荡器工作。

置P3.0为‘H’

置RST至GND

让所有其它引脚浮空，等待10ms以上。

#### 2) 置引脚RST至‘H’和引脚P3.2至‘H’。

3) 加适当的‘H’或‘L’逻辑电平的组合至P3.3、P3.4、P3.5、P3.7引脚以选择在EPROM编程方式表(表10)中编程操作的一种。

为了编程和校验：

#### 4) 将P3.0的电平拉到‘L’，并将加在P1.0至P1.7的数据代码送到地址0000H。

#### 5) 将RST升至12.75V以使能编程。

6) 如图8中所示将P3.2 (PROG) 加25个负脉冲。每个编程脉冲的低电平为100 μs (±10 μs) 而高电平最小为10 μs。

7) 为了校验编程数据，将RST从12.75V降低至逻辑‘H’电平并置引脚P3.3至P3.7为适当的电平。输出数据可从P1口的引脚读出。这时P3.0必须保持不变。

8) 为了编程一个字节至下一个地址，P3.0的电平要改变以使内部地址计数器增1。加一个新的数据至P1口的引脚。

#### 9) 重复5至8步，改变数据并增加地址计数器直至该阵列的全部2k字节都被编程。

### 3. 编程校验

如果未将闭锁位LB1和LB2编程，则代码数据可以通过P1口引脚读回。

6) 通过将RST从‘L’置为‘H’可将内部地址计数器置为07FFH而通过将P3.0从‘H’置为‘L’可将内部地址计数器复位为0000H。

7) 为了读出代码数据加适当的控制信号至引脚P3.3、P3.4、P3.5、P3.7并在P1口引脚上读输出数据。

8) 改变P3.0电平以增加内部地址计数器。

9) 从P1口引脚读下一个代码数据字节。

10) 重复步骤3和4直到全部阵列都被读出。

### 4. EPROM编程方式

EPROM编程方式如表10所示。

表10 EPROM编程方式

方式	RST	P3.2/PROG	P3.3	P3.4	P3.5	P3.7
读特征	1	1	0	0	0	0
编程代码数据	V <sub>pp</sub>		0	1	1	1
校验代码数据	1	1	0	0	1	1
编程加密表	V <sub>pp</sub>		0	1	0	1
编程保密位1	V <sub>pp</sub>		1	1	1	1
编程保密位	V <sub>pp</sub>		1	1	0	0

注释：1. “0”=该引脚为有效低电平，“1”=该引脚为有效高电平。

2. V<sub>pp</sub>=12.75V±0.25V。

3. 在编程和校验期间V<sub>cc</sub>=5V±10%。

4. P3.2/PROG接收25个编程脉冲同时V<sub>pp</sub>保持在12.75V。每一个编程脉冲低电平时间为100 μs (±10 μs) 而高电平时间的最小值为10 μs。



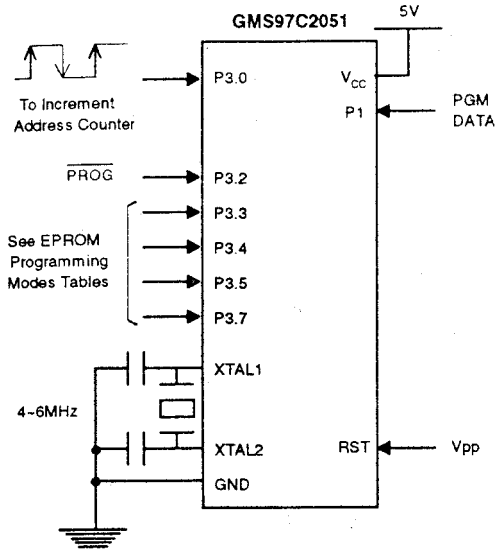


图5 编程EPROM存储器

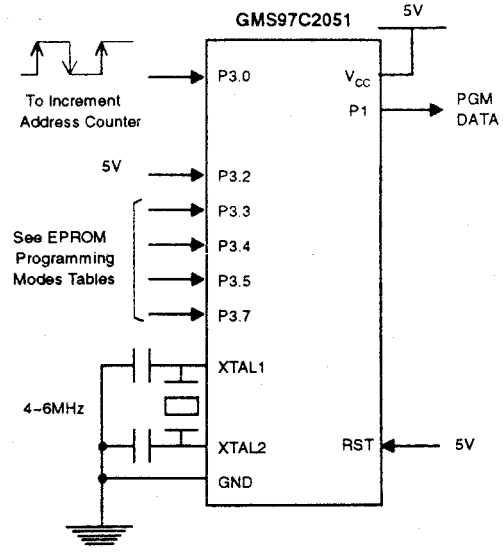


图6 校验EPROM存储器

## 5. EPROM编程和校验特性及时序图

EPROM编程和特性表见表11，时序、波形图见图7和图8。

表11 EPROM编程和校验特性表

$T_A=21$  至  $27$  ,  $V_{CC}=5.0V\pm 10\%$

参 数	符号	最小	最大	单位
编程电源电压	$V_{pp}$	12.5	13.0	V
编程电源电流	$I_{pp}$		50	mA
振荡器频率	$1/t_{CLCL}$	4	6	MHz
地址设置至PROG为暂'	$t_{AVGL}$	$48t_{CLCL}$		
数据设置至PROG为暂'	$t_{DVGL}$	$48t_{CLCL}$		
PROG后数据保持	$t_{GHDX}$	$48t_{CLCL}$		
P3.4 ( $\overline{ENABLE}$ ) 高至 $V_{pp}$	$t_{EHS}$	$48t_{CLCL}$		
$V_{pp}$ 设置至PROG为暂'	$t_{SHGL}$	10		$\mu s$
PROG后 $V_{pp}$ 保持	$t_{GHSL}$	10		$\mu s$
PROG宽度	$t_{GLGH}$	90	110	$\mu s$
PROG高至PROG为暂'	$t_{GHGL}$	10		$\mu s$
P3.4 ( $\overline{ENABLE}$ ) 低至数据有效	$t_{ELQV}$		$48t_{CLCL}$	
P3.4 ( $\overline{ENABLE}$ ) 后数据浮空	$t_{EHQZ}$	0	$48t_{CLCL}$	

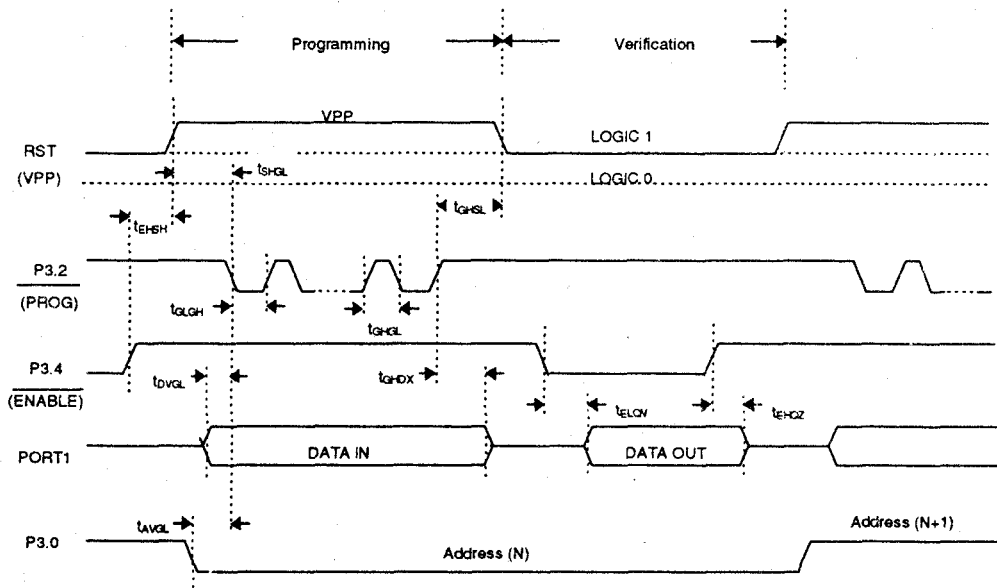


图7 EPROM编程和校准时序图

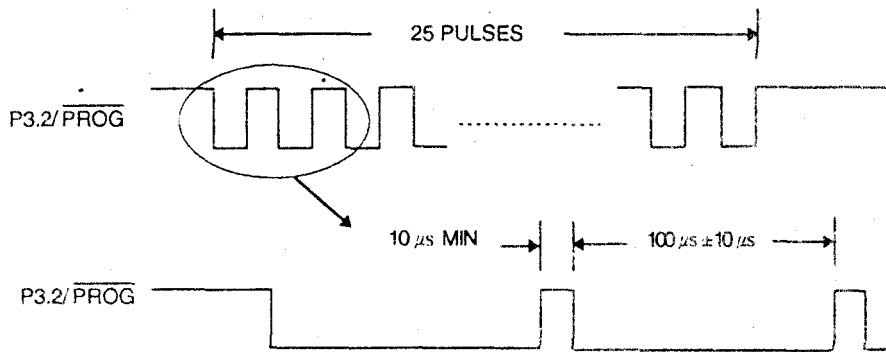


图8 编程波形图

8.2 程序存储器锁定位

两级程序锁定 (Program Lock) 系统包括2个锁定 (Lock) 位和32字节的加密阵列 (Encryption Array)，它们可用于保护程序存储器以防止软件被非法复制。

1. 加密阵列 (Entryption Array)

在EPROM阵列中有32个字节开始未被编程 (全1) 的加密阵列。在校验期间内，每当字节被寻址时，地址线被用来选择加密阵列字节。然后该字节和代码字节摻瑪或 (exclusive-NORed, XNOR)，产生加密的校验字节 (Encrypted Verify byte)。

在阵列处于未编程状态 (全1) 的情况下，该算法将以其原先未修改的形式返回代码。我们建议，每当使用加密阵列时，至少有一个锁定位 (Lock Bit) 被编程。

2. 锁定位保护方式

	程序锁定位		保护类型
	LB1	LB2	
1	U	U	无程序锁定特性
2	P	U	禁止对EPROM再编程
3	P	P	与方式2相同，校验也被禁止

U: 未被编程, P: 已被编程

3. 读特征字节 (Signature Bytes)

除了P3.5和P3.7需要被拉至逻辑低电平外，利用与正常的000H和001H单元校验相同的步骤可以读出特征字节。其值为：

- (00H) =表示由LGS制造
- (01H) =表示GMS97C2051

## 九、特性

### 9.1 极限参数

偏置情况下的环境温度 ( $T_A$ )	-40至+85
储存温度 ( $T_{ST}$ )	-65至+150
$V_{CC}$ 引脚相对于地 ( $V_{SS}$ ) 的电压	-0.5V至6.6V
任何引脚相对于地 ( $V_{SS}$ ) 的电压	-0.5V至 $V_{CC}+0.5V$
在过载情况期间任何引脚的输入电流	-10mA至+10mA
在过载情况期间所有输入电流的绝对和	100mA
功耗	TBD

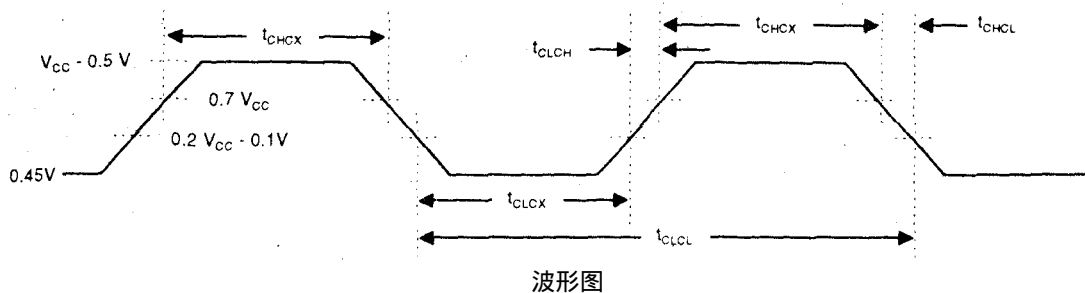
注释：强度超出所列的极限参数可能导致器件的永久性损坏。这些仅仅是极限参数，并不意味着在极限参数条件下或在任何其他超出本手册工作条件一节中所示参数的情况下器件能有效地工作。延长在极限参数条件下的工作时间会影响器件的可靠性。在过载情况 ( $V_{IN}>V_{CC}$ 或 $V_{IN}<V_{SS}$ ) 期间， $V_{CC}$ 引脚相对于地 ( $V_{SS}$ ) 的电压必须不超过极限参数所规定的值。

### 9.2 直流特性

$V_{CC}=5V+10\%$ ,  $-15\%$ ,  $V_{SS}=0V$ ,  $T_A=0$  至70

Parameter	Symbol	Limit Values		Unit	Test Condition
		Min	Max		
Input Low Voltage	$V_{IL}$	-0.5	$0.2V_{CC}-0.1$	V	
Input High Voltage (Except XTAL1, RST)	$V_{IH}$	$0.2V_{CC}+0.9$	$V_{CC}+0.5$	V	
Input High Voltage (XTAL1, RST)	$V_{IH1}$	$0.7V_{CC}$	$V_{CC}+0.5$	V	
Output Low Voltage (ports 1,3)	$V_{OL}$		0.45	V	$I_{OL}=10mA, V_{CC}=5V$
Output High Voltage (ports 1,3)	$V_{OH}$	2.4 $0.75V_{CC}$ $0.9V_{CC}$		V	$I_{OH}=-80\mu A, V_{CC}=5V\pm 10\%$ $I_{OH}=-30\mu A$ $I_{OH}=-12\mu A$
Logical 0 Input Current (ports 1,3)	$I_{IL}$		-50	$\mu A$	$V_{IN}=0.45V$
Logical 1-to-0 Transition Current (ports 1,3)	$I_{TL}$		-750	$\mu A$	$V_{IN}=2V$
Input Leakage Current (Port P1.0, P1.1)	$I_{LI}$		$\pm 10\mu A$	$\mu A$	$0 < V_{IN} < V_{CC}$
Comparator Input Offset Voltage	$V_{OS}$		200	mV	$V_{CC}=5V$
Power supply current:					
Active mode, 12Mhz	$I_{CC}$		20	mA	$V_{CC}=5.0V$
Idle mode, 12Mhz	$I_{CC}$		12	mA	$V_{CC}=5.0V, P1.0\&P1.1=0$ or $V_{CC}$
Active mode, 24Mhz	$I_{CC}$		30	mA	$V_{CC}=5.0V$
Idle mode, 24Mhz	$I_{CC}$		15	mA	$V_{CC}=5.0V, P1.0\&P1.1=0$ or $V_{CC}$
Power Down mode	$I_{PD}$		100	$\mu A$	$V_{CC}=5.0V, P1.0\&P1.1=0$ or $V_{CC}$

### 9.3 外部驱动时钟波形图及参数表

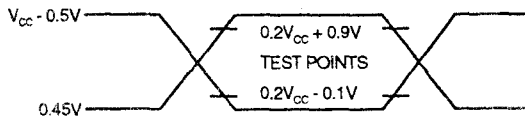


参数表

符号	参数	GMS97C2051		GMS97C2051-24		单位
		最小	最大	最小	最大	
1/t <sub>CLCL</sub>	振荡器频率	3.5	12	3.5	24	MHz
t <sub>CLCL</sub>	时钟周期	83.3	285.7	41.7	285.7	ns
t <sub>CHCX</sub>	高电平时间	20	t <sub>CLCL</sub> - t <sub>CLCX</sub>	12	t <sub>CLCL</sub> - t <sub>CLCX</sub>	ns
t <sub>CLCX</sub>	低电平时间	20	t <sub>CLCL</sub> - t <sub>CHCX</sub>	12	t <sub>CLCL</sub> - t <sub>CHCX</sub>	ns
t <sub>CLCH</sub>	上升时间	-	20	-	20	ns
t <sub>CHCL</sub>	下降时间	-	20	-	20	ns

### 9.4 交流测试波形图

交流测试波形图见图9和图10所示。



Note: 1. AC Inputs during testing are driven at  $V_{CC} - 0.5V$  for a logic 1 and  $0.45V$  for a logic 0. Timing measurements are made at  $V_{IH}$  min. for a logic 1 and  $V_{IL}$  max. for a logic 0.

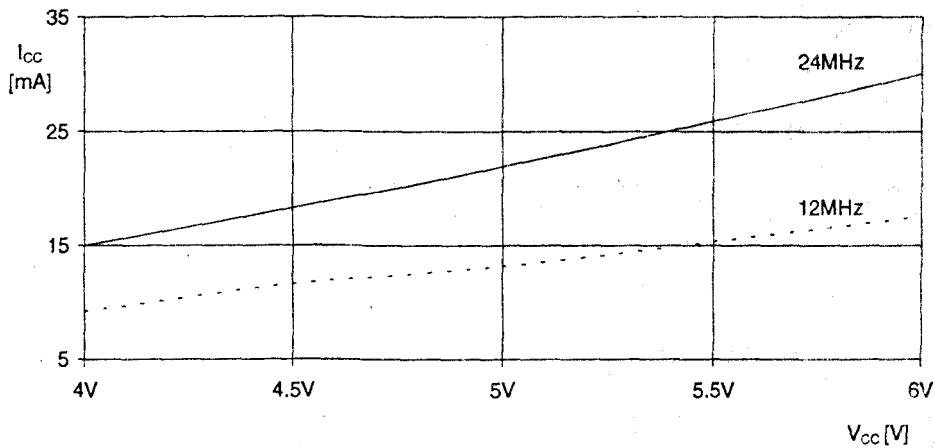
图9 交流测试：输入、输出波形



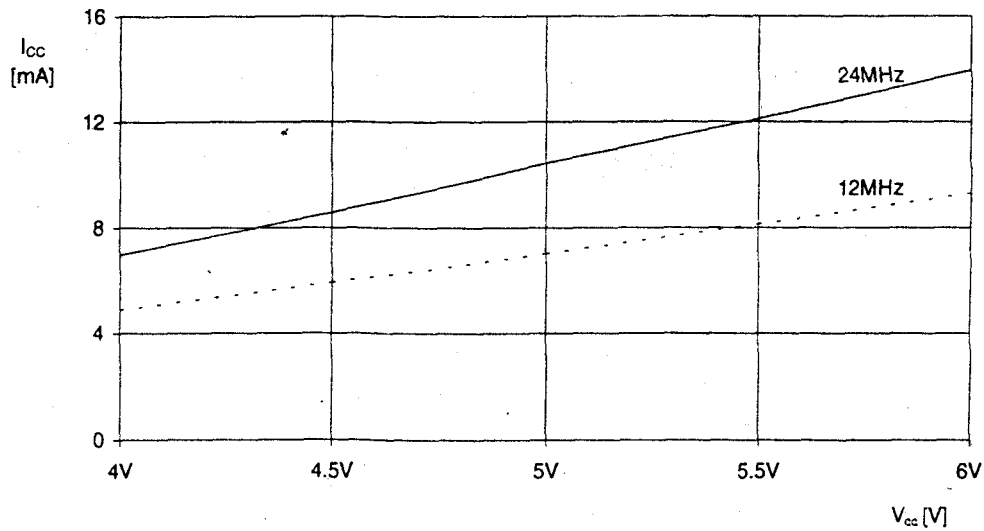
Note: 1. For timing purposes, a port pin is no longer floating when a  $100mV$  change from load voltage occurs. A port pin begins to float when a  $100mV$  change from the loaded  $V_{OH}/V_{OL}$  level occurs.

图10 交流测试：浮空波形

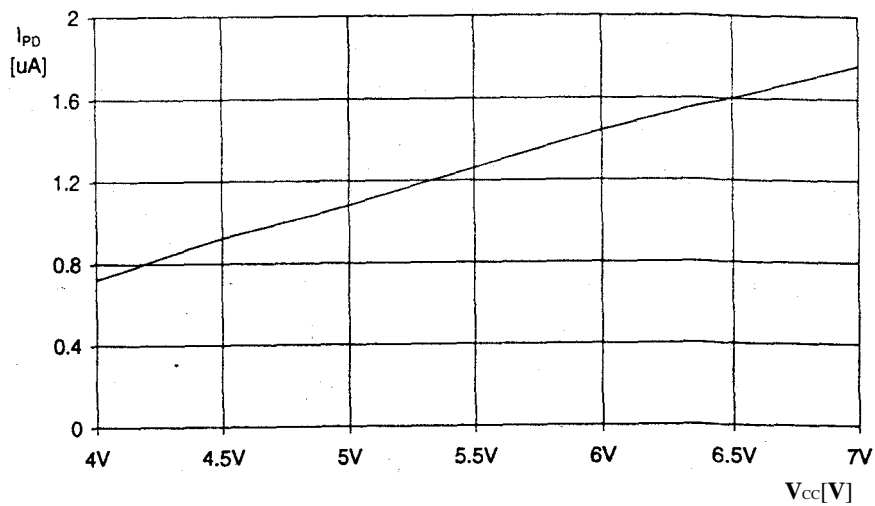
### 9.5 I<sub>CC</sub>及I<sub>PD</sub>典型值



I<sub>CC</sub>典型值（工作方式）



I<sub>CC</sub>典型值 (空闲方式)



I<sub>PD</sub>典型值 (掉电方式)

- 注：1. XTAL1接GND (掉电方式得到I<sub>CC</sub>)。  
 2. P1.0和P1.1=V<sub>CC</sub>或GND。  
 3. 锁定位编程。

### 十、定货信息及封装类型

#### 定货信息

速度 (MHz)	电源	代码	封装	工作范围
12	2.7V至5.5V	GMS97L2051 <sup>(1)</sup>	20 PDIP	商业的 (0 至70 )
		GMS97L2051-D <sup>(1)</sup>	20 SOP	
	4.25V至5.5V	GMS97C2051	20 PDIP	
		GMS97C2051-D	20 SOP	
24	4.25V至5.5V	GMS97C2051-24	20 PDIP	
		GMS97C2051-24D	20 SOP	

注<sup>(1)</sup>：正在开发。

#### 封装类型

封装类型		
20 PDIP	20 Lead, 0.300"	Wide, Plastic Dual Inline Package(PDIP)
20 SOP	20 Lead, 0.300"	Wide, Plastic Gull Wing Small Outline(SOP)