

## 仪表放大器的正确使用方法

### 1、将现实世界的讯号连到仪表放大器时所应避免的一些常见应用问题

仪表放大器 (instrumentation amplifier) 被广泛地应用在现实世界中的数据截取。然而, 设计工程师在使用它们时, 却经常会出现不当使用的情形。具体来说, 尽管现代仪表放大器具有优异的共模抑制 (common-mode rejection, CMR), 但设计工程师必须限制总共模电压及信号电压, 以避免放大器内部输入缓冲的饱和。不幸的是, 设计工程师经常忽略此一要求。

其它常见的应用问题则是由以下因素所引起的, 包括以高阻抗源驱动仪表放大器的基准端; 在增益很高的情况下来操作低供电电压的仪表放大器电路; 仪表放大器输入端与交流耦合, 但却没有提供直流对地的返回路径; 以及使用不匹配的 RC 输入耦合组件。

### 2、仪表放大器快速入门

仪表放大器是具有差分输入和单端输出的死循环增益电路区块。仪表放大器一般还有一个基准输入端, 以便让使用者可以对输出电压进行上或下的位准移位 (level-shift)。使用者还可以一个或多个的内部或外部电阻来设定增益。

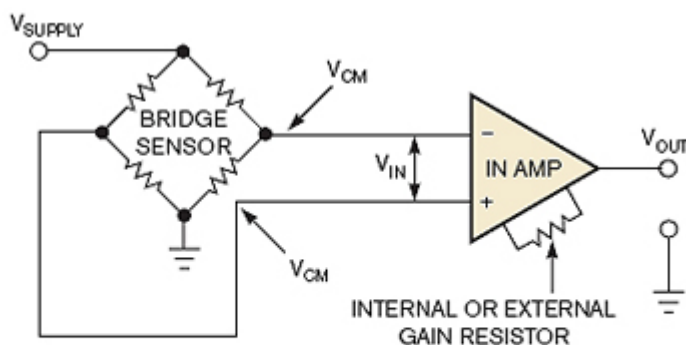


图 1. 设计工程师可以将仪表放大器用于经典的桥式电路。此时, 直流共模电压可以轻易地占到供电电压很大的百分比。

图 1 是一个桥式前置放大器 (bridge-preamplifier) 电路, 这是一种典型的仪表放大器应用电路。当检测到讯号时, 该桥式电阻 (bridge-resistor) 值即改变, 使得桥的平衡被破坏, 而引起它的差分电压改变。此一信号输出即是差分电压, 它可以直接连接到仪表放大器的输入端。另外, 在零信号 (zero-signal) 情况下, 在两条线路上也都会出现恒定的直流电压。在这两条输入线路上的直流电压是相同的, 或是共模的。

正常情况下, 仪表放大器会抑制共模直流电压, 或同时出现在两根在线的任何电压, 如噪声和嗡嗡声 (hum), 而放大两线间电压差距的差分讯号电压。

### 3、CMR: 运算放大器与仪表放大器的对比

对许多应用来说, 要从噪声、嗡嗡声或直流偏移电压背景中提取出微弱的信号, CMR 特性非常重要。运算放大器和仪表放大器都具有某种 CMR 特性。但是, 仪表放大器能阻止共模信号出现在放大器的输出端。而运算放大器虽然也有 CMR, 但共模电压通常会以单一增益 (unity gain), 随着信号传送到输出端。

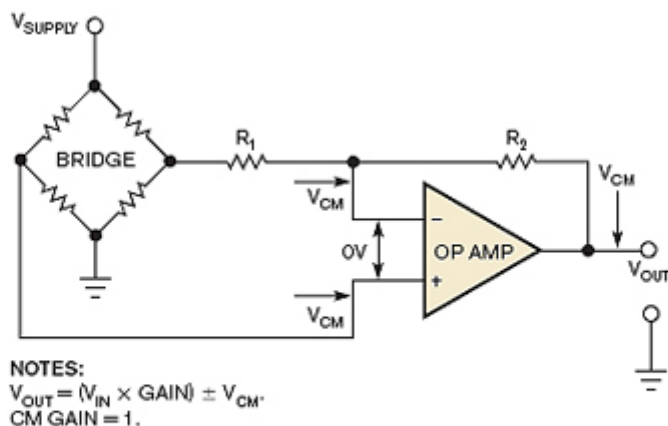


圖 2. 這個反相放大器電路使用了一個運算放大器。此時，兩個信號電壓與共模電壓都出現在放大器的輸出端。

图 2 是一个连接到输入源（桥式传感器）的运算放大器。该桥输出（bridge output）骑乘在一共模直流电压之上。由于运算放大器的输出端与结合点之间有外接的反馈电路，+ 输入端（+ input）的电压与 - 输入端（- input）的相同。因此，运算放大器在理想情况下，其输入端为 0V。于是，对于 0V 的差分输入电压，运算放大器的输出电压必定为  $V_{CM}$ 。

在实际应用中，运算放大器的死循环增益可以放大讯号，而共模电压只接收单一增益。这种增益上的差别降低了共模电压在信号电压中所占百分比。但是，共模电压还是出现在输出端，而由于它的存在，缩小了放大器可用的输出摆幅。基于许多理由，任何出现在运算放大器输出端的共模直流电压或交流信号都极不受欢迎。

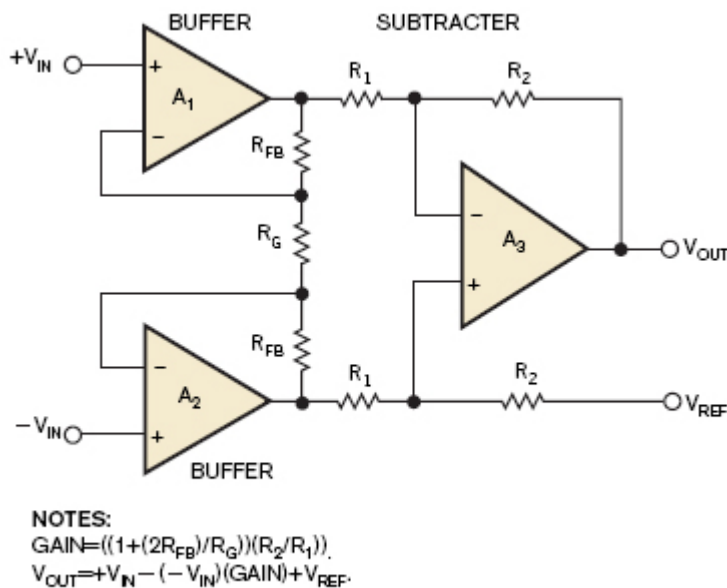


圖 3. 用三隻運算放大器搭成的一個普通儀表放大器。

图 3 是一个常用的三运算放大器仪表放大器电路。现今如 Analog Devices 的 AD8221 这样的仪表放大器 IC，一般也包括所有这些器件。由于采用运算放大器，仪表放大器电路的输入缓冲级 A1 和 A2 可以将信号电压放大，而共模电压则只收到单一增益。但是，现在每个缓冲器的输出端同时驱动一个减法器电路 A3，它只让差分电压通过，并且有效地抑制任何共模电压。

当直流共模输入电压使得单电源的仪表放大器电路不能工作时，一个会影响由三个运算放大器配置成之单片器件的问题就会发生。设计工程师经常会选用单电源仪表放大器，所以

它们便可利用单一的低压电源来工作。但接下来他们就遇到麻烦了。

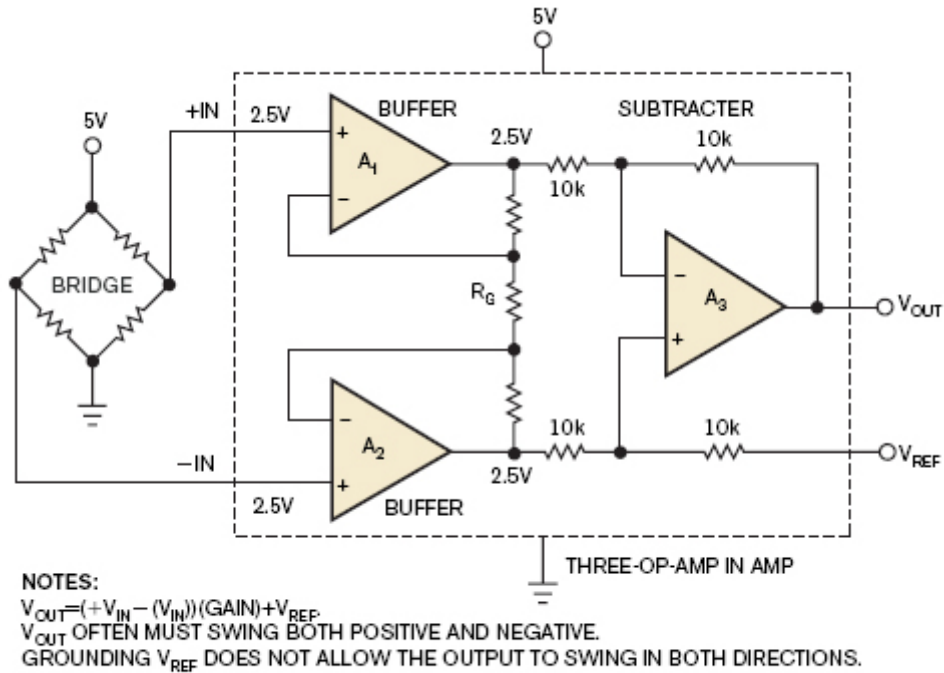


圖 4. 一種三運算放大器的儀表放大器可展示出已降低的共模電壓範圍。

以一个利用单 5V 直流单一供应电压工作的的仪表放大器桥式电路为例（图 4）。很多设计工程师只是简单地将仪表放大器的基准输入端  $V_{REF}$  接地，就像双电源工作情况那样。

在这个简化的案例中，利用一个采用等值电阻的桥电路，缓冲器的（零信号（zero-signa）输出（ $A_1$  和  $A_2$ ）均为 2.5V 直流。这种情况发生的原因是，因为仪表放大器的缓冲器是以共模电压的单一增益来运作。由于两个缓冲器都将相同的 2.5V DC 加到仪表放大器的输出减法器上，减法器会试图摆向 0V。事实上，即使具有良好“轨至轨”效能的放大器也不能一直摆到负电源（在此一案例中，“接地”或 0V），所以一个明显的错误早就存在了。显然地，试图向仪表放大器信号输出负值摆动的任何电阻桥信号都不会有任何结果。此时电路基本上已经没有功能了，而一位粗心大意的设计工程师可能会很容易地忽略此一问题，因为在没有共模电压时，仪表放大器的输出看起来没有什么异样。

解决此一常见问题的办法是在仪表放大器的基准端加一个 2.5V 的半供电电压(half the supply voltage)，这样， $A_3$  的输出就会确定在供电电压的中间。于是该输出可以在这个中间电压的上下摆动。当然，在这种情况下，低电压、单电源电路的动态范围一般要低于双电源供电的情况。

当低供应电压及高放大器增益使得仪表放大器电路失效（inoperative）时，就会出现类似的问题。当仪表放大器在很高的增益（如 1000）工作时，这是非常常见的（图 5）。此时，10 mV p-p 的输入电压乘以一个 1000 的增益，可以在两个输出端  $A_1$  和  $A_2$  之间会产生一个 10V p-p 的信号。当使用  $\pm 15V$  电源时，这不是问题。但当电路用单 5V 甚至双 5V 电源供电时，仪表放大器就无法工作了。并且，如果电路中原来就有高直流共模电压的桥式放大器，将更增加复杂性。

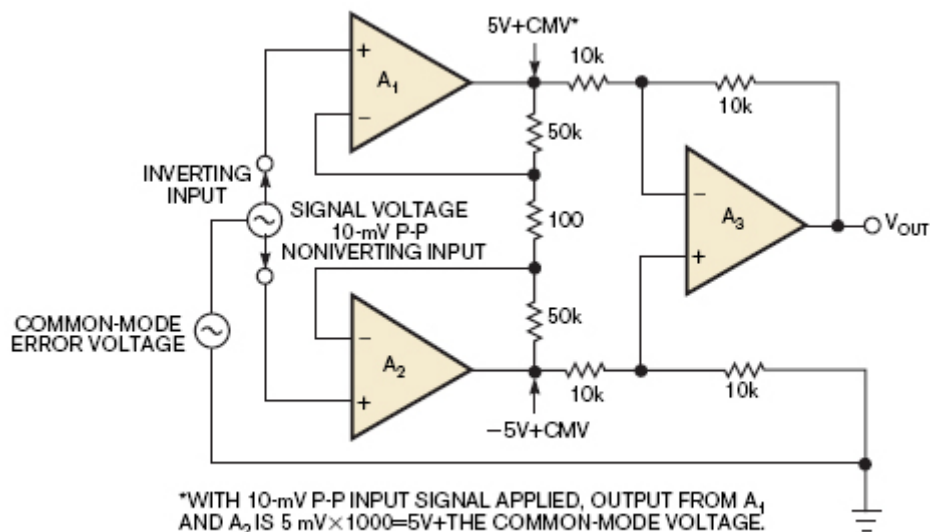


图 5. 高增益与低供电电压会造成缓冲放大器的裁割。

使用单片 IC 的使用者无法利用到缓冲输出端 A1 和 A2，而只能看到最终输出端的情况，即 A3 输出端。再者，这种情况产生的严重设计问题是无法探测到的，有时只有当产品在交付使用后才会发现。

另外常见的应用问题是源自于利用低单一供电电压作业，并采用标准的非轨至轨器件（standard, non-rail-to-rail device）。像 Analog Devices AD623 这样的高质量轨至轨仪表放大器的输出摆幅向上可以到正电压轨 0.5V 之下，向下可以到接地 0.01V 之上。它的输入电压范围也相似。此时，放大器的输出摆幅几乎与供电电压相等。因此，当使用单 5V 电源时，放大器的输出摆幅大约为 4.49V。不幸的是，有些设计工程师忘记了放大器的余量问题（headroom），在设计中使用了标准的非轨至轨产品。即使是一个很好的双电源仪表放大器，其输出摆幅也只是在两个轨之间约 2V 以内。因此，当使用单 12V 电源，仪表放大器的输出以 6V 为中心时，轨至轨放大器的摆幅可以为  $\pm 5.5V$ ，而标准产品则可能只有  $\pm 4V$  的输出摆幅（11V p-p 与 8V p-p 之比较）。

另外，当设计工程师试图用高阻抗源驱动仪表放大器的基准端时，也会出现一些应用问题。在多数常见仪表放大器中，基准输入端的典型阻抗值为 20 至 125 k $\Omega$ 。如果使用像运算放大器这一类的低阻抗源来直接驱动基准端，就不会有问题。但经常有设计工程师粗心大意地把一个电阻分压器当作一低成本的比例输出（ratio-metric）基准源，最终就会产生严重的错误（图 6）。

在一个典型的三运算放大器仪表放大器中，基准输入端是输出减法器电路的一部分。它本身的输入阻抗是固定的，近似等于 RREF1 与 RREF2 之和，通常是  $2 \times RREF$ 。在基准端与公共地之间外接电阻 R2 会使 A3 减法器失去平衡，造成 CMR 误差。一种可以尽量减小此一问题的办法是将 R2 的值降低到大约为 RREF1 与 RREF2 之和的 0.1%（对 60 dB CMR 而言）。但是，对于 10 k $\Omega$  的 RREF 和 RREF2（总输入 Z 为 20000  $\Omega$ ），R2 要求是 20  $\Omega$ 。但这么小的电阻会在分压网络中无谓地消耗掉大量电流。另外，还有 RREF1 和 RREF2 与 R2 的分流问题，这会造成基准电压的误差。

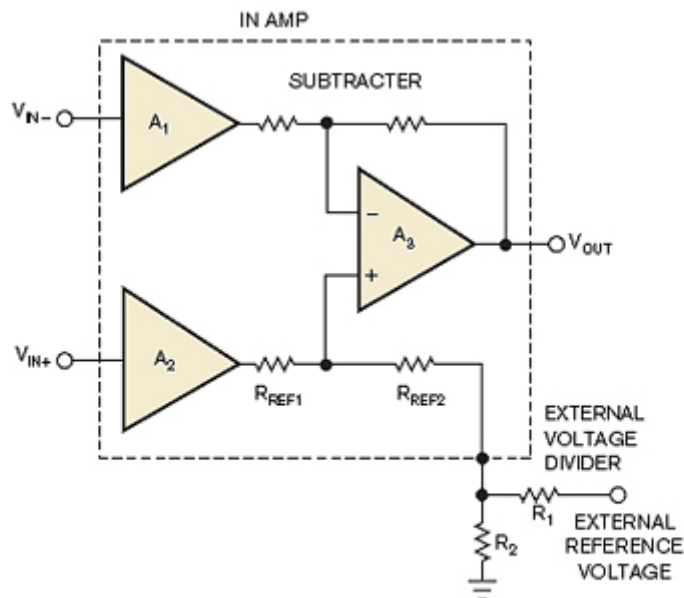


圖 6. 用高 Z 源驅動基準輸入端可以引入誤差。此時，由於  $R_{REF1}$  和  $R_{REF2}$  是不平衡的， $R_2$  的電阻會產生一個 CMR 誤差。由  $R_{REF1}$  和  $R_{REF2}$  所造成的  $R_2$  分流，會帶來額外的電壓基準誤差。

这些问题综合起来，就会为采用运算放大器缓冲器驱动基准端提供一强而有力的论据（图 7）。运算放大器有低的输出阻抗（通常小于  $1\ \Omega$ ），因而不会产生明显的 CMR 误差。注意，本应用中采用两个 1% 的电阻，由于电阻不匹配产生的增益误差最大为 2%。

**對雙電源作業而言，  
有一種簡單的  
解決方法：  
只要在每個輸入  
端與地之間各  
加接一個大阻抗值的  
直流返回電阻。**

由于直流 CMR 的限制，以及很多电路并不需要真正的直流响应，于是诱使设计工程师在仪表放大器电路的输入采用交流耦合。一种常见的错误方法是简单地在每个仪表放大器输入端串接一个适当值的电容（图 8）。

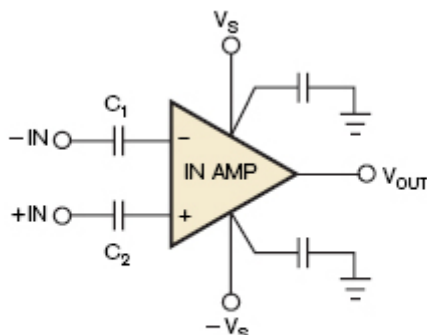


圖 8. 交流耦合儀表放大器中常見的錯誤步驟。

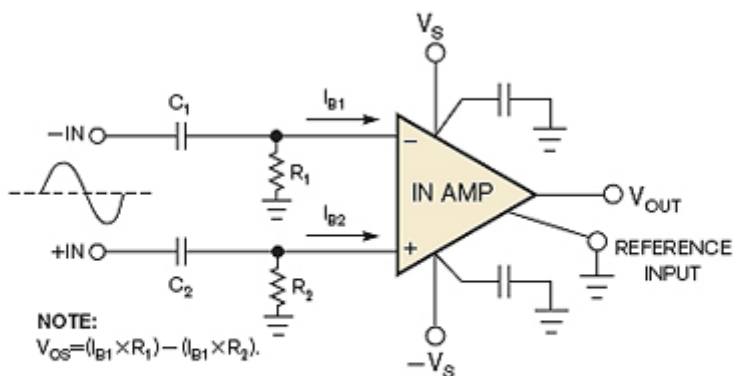


圖 9. 在雙電源情況下，在每個輸入端與地之間連接一個高值電阻，以提供所需的直流返回路徑。

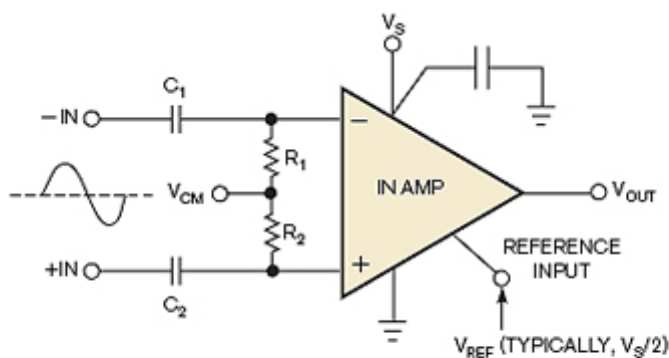


圖 10. 直流耦合、單電源儀表放大器電路通常需要一個加到每個輸入端的直流共模電壓  $V_{CM}$ 。

同样的，由于单片式仪表放大器是一个完整封装的 IC，使用者经常不清楚里面的结构。因此，采用这种“悬浮 (floating)”输入连接的仪表放大器没有直流基准。输入偏置电流会对交流耦合电容 (C1 和 C2) 充电，直到它们超过输入共模电压为止。换句话说，根据不同方向的输入偏置电流，电容会充电到供电电压或低至接地电压。在采用 FET 输入器件和大容量电容时，可能要花几分钟时间仪表放大器才会停止工作。一次常规的实验测试可能无法发现问题，因此，完全避免问题出现就很重要。但幸运的是，对双电源作业而言，有一种简单的解决方法：只要在每个输入端与地之间各加接一个大阻抗值的直流返回电阻 (dc return resistor)，如图 9。这样，两个输入端都有对地的直流基准，只有受到输入信号驱动时才会变化。

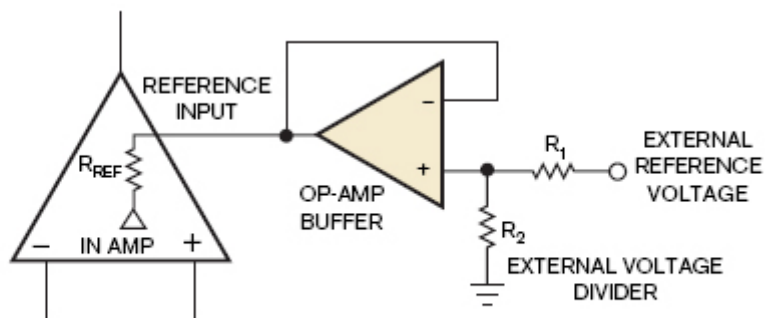


圖 7. 增加一個運算放大器緩衝放大器，將儀表放大器基準端與分壓器隔離開來。

对于单电源供电的仪表放大器，交流耦合更复杂一些，一般需要在每个输入端加一个直

流共模电压 VCM (图 10)。这是一个必要的步骤, 因为仪表放大器的输出不能摆到负供电电压以下 (在此一例子中, 就是接地)。如果仪表放大器输出电压要向下再摆几个毫伏, 信号就会被截割 (clipped)。

为 VCM 和 VREF 选择合适的电压值是下一个要考虑的重要设计问题, 特别是在低供电电压应用中。一般来说, 将 VCM 设为预期输入动态范围的中间值, 而 VREF 则取预计输出动态范围的中间值。假设预期输入信号 ( $-IN - (IN)$ ) 为 +1V 至 -2V。此时, 仪表放大器的输入缓冲器需要向 VCM 的正、负方向摆动。因此, 必须将 VCM 升到地电位以上才能满足此一情况发生的要求。假设仪表放大器工作在单一增益, 可将 VCM 设为 2V 或略高, 这样可为负方向留出一个 2V 的余量。但付出的代价是正向的摆幅将不足 2V。如果仪表放大器的增益大于 1, 则修改 VCM 的设定, 使缓冲器输出端能有完整摆幅, 不会被截割。

找出输出中间值的方法也类似: 估计出仪表放大器输出摆幅的大小与方向, 大多数情况下应是  $V_{IN} \times \text{gain} + V_{CM}$ , 然后再加一个基准电压 VREF, 它即是该输出范围的中点。

在选择交流耦合电路中直流返回电阻值时, 要在偏置误差与输入耦合电容的实体尺寸和电气容量之间作出折衷。输入电阻值越大, 所需输入耦合电容值就越小。这样可以同时节省成本和占用电路板的面积。但不利之处是大阻值输入电阻会由于输入偏置电流而增加偏置电压误差。偏置电压漂移和电阻噪声也会增高。

如果电阻值较小, 则 C1 和 C2 需要选用更大的电容值, 才能提供相同的 -3 dB 转角频率 (corner frequency)。即:

$$f_{-3\text{dB}} = 1 / (2 \pi R_1 C_1)$$

其中,  $R_1=R_2$  和  $C_1=C_2$ 。

除非在交流耦合电容的每一端都有够高的直流电压, 否则就应使用无极性 (nonpolarized) 电容。像电解电容这些电容在没有适当的直流偏置情况下, 会表现得像二极管。如果要使组件尽量小, 可以选用 0.1  $\mu\text{F}$  以下的电容。一般情况下, 电容值越低, 该电容的价格就越低, 尺寸也越小。输入耦合电容的额定电压需要够高, 以防止被可能出现的瞬变输入电压击穿。最后还要注意: 避免使用高 K 值 (高介电常数) 的陶瓷电容, 它可能会引入谐波失真。

表 1 交流耦合仪表放大器输入级的推荐元件值

-3-dB low frequency roll-off (Hz)	RC-coupling components		Input-bias current $I_B$ (nA)	$V_{OS}$ ( $\Delta V_{CM}$ ) at each input	$V_{OS}$ error for 2% $R_1, R_2$ mismatch, assuming $I_{B1}=I_{B2}$ ( $\mu\text{A}$ )
	$C_1, C_2$ ( $\mu\text{F}$ )	$R_1, R_2$ ( $\Omega$ )			
2	0.1	1M	2	2 mV	40
2	0.1	1M	10	10 mV	200
30	0.047	115k	2	230 $\mu\text{V}$	5
30	0.1	53.6k	10	536 $\mu\text{V}$	11
100	0.01	162k	2	324 $\mu\text{V}$	7
100	0.01	162k	10	1.6 mV	32
500	0.002	162k	2	324 $\mu\text{V}$	7
500	0.002	162k	10	1.6 mV	32

在交流耦合情况下, 两个直流返回电阻的不匹配会造成输入偏置的不平衡 ( $I_{B1} - I_{B2}$ ), 从而产生一个输入偏置电压误差 (图 9)。表 1 给出了各种电路频宽下 R、C 组件值, 以及两种输入偏置电流下的  $V_{OS}$  误差。

作者介绍:

Charles Kitchin 是 Analog Devices 的硬件应用工程师。他主要负责撰写技术出版品和开发应用电路。他已经发表了 80 多篇技术文章和设计方法、三本书、还有很多应用说明。

Lew Counts 是 Analog Devices 公司先进线性产品部的副总裁，并在 1984 年获得 Analog Devices 公司部门科学家的最高荣誉。

参考文献:

1. Kitchin, Charles and Lewis Counts, A Designer's Guide to Instrumentation Amplifiers, Second Edition, available free from Analog Devices at [www.analog.com/analog\\_root/static/technology/amplifiersLinear/InstrumentationAmplifiers/designersGuide.html](http://www.analog.com/analog_root/static/technology/amplifiersLinear/InstrumentationAmplifiers/designersGuide.html).